



การจำลองวงจรรองความถี่หลายหน้าที่รูปแบบกระแส
ที่ใช้โครงสร้างของวงจรอินทิเกรเตอร์สามารถปรับค่า
ตัวประกอบคุณภาพได้อย่างอิสระ

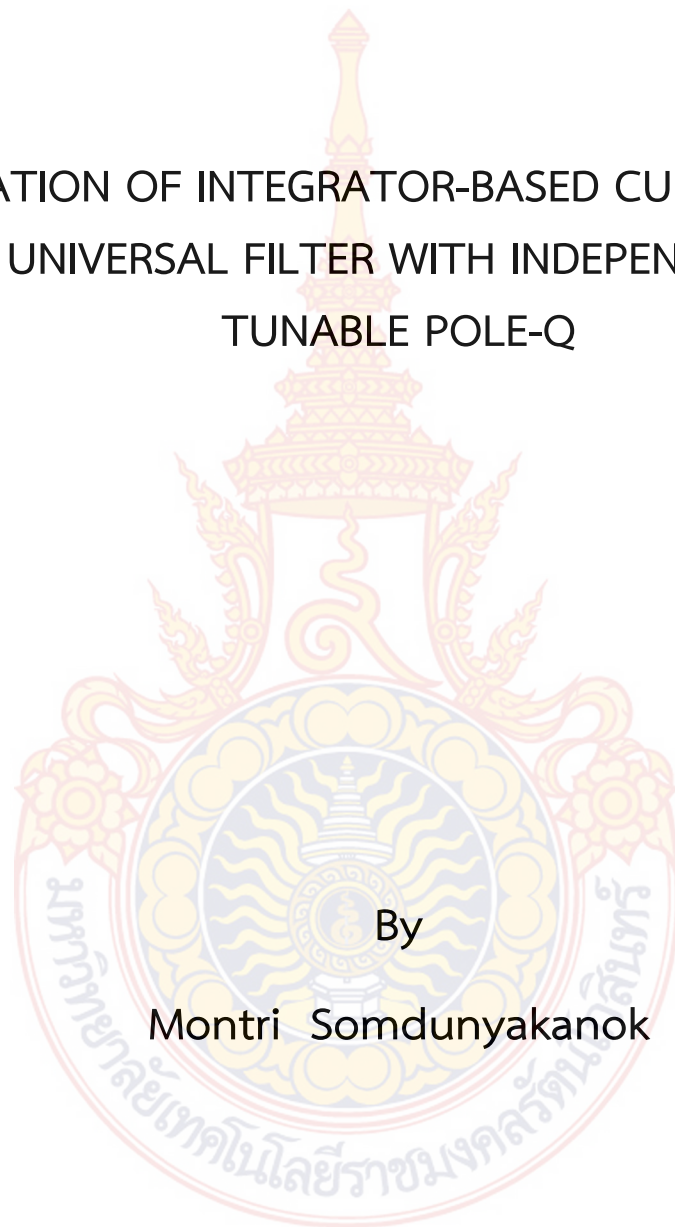
โดย
ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์
มนตรี สมดุลยกนก

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved

สนับสนุนงบประมาณโดย
มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์
ประจำปีงบประมาณ 2556

SIMULATION OF INTEGRATOR-BASED CURRENT-MODE
UNIVERSAL FILTER WITH INDEPENDENT
TUNABLE POLE-Q



By

Montri Somdunyanok

ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved

Granted by

Rajamangala University of Technology Rattanakosin

Fiscal year 2012

กิตติกรรมประกาศ

ผู้วิจัยขอขอบคุณอาจารย์ บุคคลและองค์กรที่มีส่วนช่วยเหลือในการทำงานวิจัยนี้ให้สำเร็จ
ลุล่วงลงได้ดังนี้

สาขาวิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคล
รัตนโกสินทร์ ที่สนับสนุนพื้นที่ในการทำงานวิจัยนี้ รศ.ดร.พิพัฒน์ พรหมมี สาขาวิชาวิศวกรรม
โทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ให้คำปรึกษาคำแนะนำใน
การทำวิจัย ทำให้บทความวิจัยนี้สำเร็จลุล่วงลงได้เป็นอย่างดี

ผู้วิจัยขอขอบคุณ มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์ และ สถาบันวิจัยและ
พัฒนา ที่ให้การสนับสนุนเงินทุนในการทำวิจัยจากงบประมาณเงินรายได้ ประจำปี 2556
คุณประโยชน์ใดๆ อันพึงเกิดจากงานวิจัยฉบับนี้ ผู้วิจัยขอมอบให้แก่ บิดา มารดา ครู อาจารย์ และผู้
เกี่ยวข้องทุกท่านด้วยความเคารพยิ่ง

มนตรี สมดุลยภน
สิงหาคม 2556

ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved

บทคัดย่อ

รหัสโครงการ : Inno 10/2/2556
 ชื่อโครงการ : การจำลองวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่ใช้โครงสร้างของวงจรอินทิเกรเตอร์สามารถปรับค่าตัวประกอบคุณภาพได้อย่างอิสระ
 ชื่อนักวิจัย : ดร. มนตรี สมดุยกนก

งานวิจัยนี้นำเสนอ การจำลองวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่ใช้โครงสร้างของวงจรอินทิเกรเตอร์สามารถปรับค่าตัวประกอบคุณภาพได้อย่างอิสระ ซึ่งสังเคราะห์มาจากฟังก์ชันของวงจรกรองความถี่ที่ต้องการออก

อาศัยวงจรโอทีเอแบบซีมอสชนิดหลายเอาต์พุตกับตัวเก็บประจุแบบต่อลงกราวนด์เป็นอุปกรณ์หลัก เพื่อออกแบบเป็นวงจรกรองความถี่หลายหน้าที่โดยใช้โครงสร้างของวงจรอินทิเกรเตอร์เพียง 3 วงจร

ทั้งนี้วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ พบว่า

1. สามารถกำหนดฟังก์ชันถ่ายโอนได้ 5 รูปแบบ คือ วงจรกรองความถี่ต่ำผ่าน (LP) วงจรกรองความถี่สูงผ่าน (HP) วงจรกรองความถี่ที่ต้องการผ่าน (BP) วงจรกรองความถี่ที่ต้องการออก (BR) และวงจรกรองผ่านทุกความถี่ (AP) ภายในวงจรเดียวกันโดยไม่ต้องมีการเปลี่ยนแปลงโครงสร้างใด ๆ ของวงจร
2. สามารถปรับตัวประกอบคุณภาพ (Q_p) ได้ทางอิเล็กทรอนิกส์หรือตัวเก็บประจุได้อย่างเป็นอิสระจากค่าความถี่ตอบสนอง (ω_p)
3. มีค่าความไว (Sensitivities) ต่ออุปกรณ์แอคทีฟและพาสซีฟต่ำ
4. คุณลักษณะสมบัติของวงจรกรองความถี่ที่นำเสนอนี้ ถูกจำลองการทำงานด้วยโปรแกรม PSpice โดยผลลัพธ์ที่ได้อยู่ในลักษณะที่สอดคล้องกับผลลัพธ์ในทางทฤษฎี

ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved

คำสำคัญ : วงจรกรองความถี่หลายหน้าที่ วงจรอินทิเกรเตอร์ ตัวประกอบคุณภาพ

E-mail Address : montri.som@rmutr.ac.th

ระยะเวลาโครงการ : ตุลาคม 2555 - กันยายน 2556

Abstract

Code of project : Inno 10/2/2556
Project name : Simulation of Integrator-Based Current-Mode Universal Filter with Independent Tunable Pole-Q
Researcher name : Dr. Montri Somdunyanok

This paper presents the simulation of integrator-based current-mode universal filter with independent tunable pole-Q, synthesized from band-reject filter function.

The employing only multi-output OTAs, including with grounded capacitors. The designed universal filter circuit consists of three integrator circuits.

The proposed universal filter current-mode provides following advantage,

1. It can be realized as five different filtering transfer functions, low-pass filter (LP) high-pass filter (HP) band-pass filter (BP) band-reject filter (BR) and all-pass filter (AP), within the same circuit.

2. Its quality factor (Q_p) can be electronically or capacitor adjusted independent of its frequency response (ω_p)

3. Its low active and passive sensitivities.

4. The characteristics of the proposed circuit are simulated based on the PSpice program simulator and all results agree well with the theoretical results.

ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved

Keywords : Universal Filter Circuit Integrator Circuit Pole Quality

E-mail Address : montri.som@rmutr.ac.th

Period of project : October 2012 – September 2013

สารบัญ

	หน้า
กิตติกรรมประกาศ	ก
บทคัดย่อภาษาไทย	ข
บทคัดย่อภาษาอังกฤษ	ค
สารบัญ	ง
สารบัญตาราง	ช
สารบัญภาพ	ซ
บทที่ 1 บทนำ	1
1. ความเป็นมาและความสำคัญของปัญหา	1
2. วัตถุประสงค์การวิจัย	2
3. ขอบเขตของการวิจัย	2
4. นิยามศัพท์เฉพาะ	3
5. ผลการวิจัยที่คาดว่าจะได้รับ	3
6. ประโยชน์ที่คาดว่าจะได้รับจากโครงการ	3
7. แนวทางในการนำผลการวิจัยไปใช้ประโยชน์	4
8. สรุป	4
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง	5
1. มอสทรานซิสเตอร์	5
2. มอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์	6
3. วงจรเสมือนสัญญาณขนาดเล็กของมอสทรานซิสเตอร์	12
3.1 แบบจำลองระดับหนึ่ง	14
3.2 แบบจำลองระดับสอง	14
3.3 แบบจำลองระดับสาม	14
4. ทฤษฎีและหลักการทำงานของวงจรขยายความนำหรือโอทีเอ	14
4.1 ทฤษฎีการทำงานเบื้องต้นของวงจรขยายความนำหรือโอทีเอ	14
4.2 วงจรจ่ายกระแสคงที่และวงจรสะท้อนกระแส	16
4.3 วงจรสมมุทธ์และโครงสร้างของวงจรขยายความนำ	18
4.4 แบบจำลองสัญญาณขนาดเล็กของวงจรขยายความนำ	20
5. ทฤษฎีและหลักการทำงานของวงจรอินทิเกรเตอร์	21
6. วงจรกรองความถี่หลายหน้าที่	26
6.1 กรณีที่ค่าซีโรทั้งสองของสมการมีตำแหน่งบนระนาบ s (s -plane) ที่	
$s = 0$	27

สารบัญ (ต่อ)

	หน้า	
6.2	กรณีทีค่าซีโรทั้งสองของสมการมีตำแหน่งบน s-plane ที่ $s = \infty$	28
6.3	กรณีทีค่าซีโรของสมการมีตำแหน่งบน s-plane ที่ $s = 0$ หนึ่งตำแหน่งและอีกหนึ่งตำแหน่งที่ $s = \infty$	28
6.4	กรณีทีค่าซีโรของสมการมีตำแหน่งอยู่บนแกน $j\omega_p$ ของ s-plane	29
6.5	กรณีทีค่าซีโรของสมการทั้งสองมีค่าตำแหน่งอยู่ทางด้านขวามือของ s-plane โดยมีความสมมาตรกับโพล	30
7.	ค่าความไวของอุปกรณ์	31
8.	งานวิจัยที่เกี่ยวข้อง	33
8.1	งานวิจัยของ Nawrocki และ Klein	33
8.2	งานวิจัยของ Yichuang Sun	35
8.3	งานวิจัยของ Wang Chunhua และคณะ	40
9.	สรุป	42
บทที่ 3	วิธีดำเนินการวิจัย	43
1.	หลักการของวงจรที่นำเสนอ	43
2.	ทฤษฎีและหลักการ	44
2.1	สมการไบควอดเรตริก	44
2.2	วงจรโอทีเอหลายเอาต์พุตแบบซีมอส	45
2.3	วงจรอินทีเกรเตอร์แบบไม่สูญเสีย	46
3.	การออกแบบวงจรกรองความถี่หลายหน้าที่รูปแบบกระแส	46
4.	ผลกระทบจากความไม่เป็นอุดมคติของวงจรโอทีเอ	49
5.	สรุป	52
บทที่ 4	ผลการจำลองวงจรกรองความถี่หลายหน้าที่รูปแบบกระแส	54
1.	ตอนที่ 1 องค์ประกอบของการจำลองการทำงานของวงจรกรองความถี่หลายหน้าที่	54
2.	ตอนที่ 2 ผลจำลองการทำงานของวงจรกรองความถี่หลายหน้าที่	55
3.	สรุป	58
บทที่ 5	สรุปผล อภิปรายผลและข้อเสนอแนะ	59
1.	สรุปผลการวิจัย	59
2.	การอภิปรายผล	59
3.	ปัญหาที่พบในการวิจัย	60

สารบัญ (ต่อ)

	หน้า
4. ข้อเสนอแนะ	60
4.1 ข้อเสนอแนะจากการทำวิจัยในครั้งนี้	60
4.2 ข้อเสนอแนะจากการทำวิจัยในครั้งต่อไป	61
บรรณานุกรม	62
ภาคผนวก	65
ภาคผนวก ก	โปรแกรม PSpice ที่ใช้วิเคราะห์ในการวิจัย
ภาคผนวก ข	บทความวิจัยที่ได้รับการตีพิมพ์ในการประชุมวิชาการ
ประวัติผู้วิจัย	75

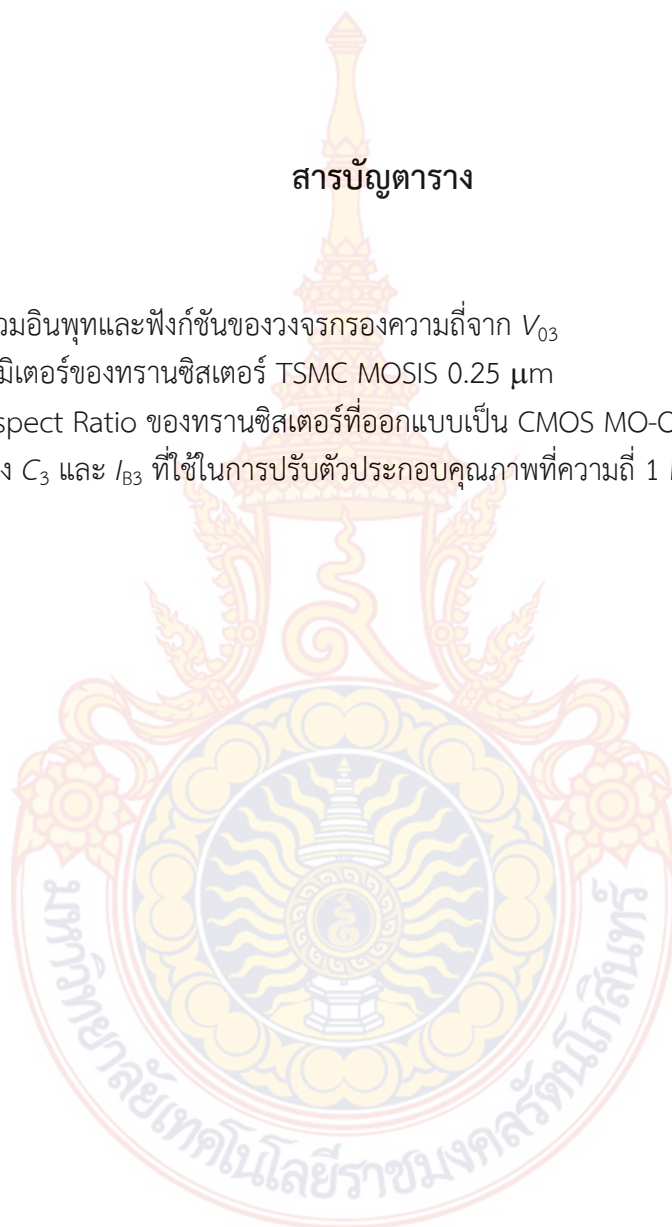
ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved

สารบัญตาราง

ตารางที่		หน้า
1	การรวมอินพุตและฟังก์ชันของวงจรรองความถี่จาก V_{03}	38
2	พารามิเตอร์ของทรานซิสเตอร์ TSMC MOSIS 0.25 μm	54
3	ค่า Aspect Ratio ของทรานซิสเตอร์ที่ออกแบบเป็น CMOS MO-OTA	55
4	ค่าของ C_3 และ I_{B3} ที่ใช้ในการปรับตัวประกอบคุณภาพที่ความถี่ 1 MHz	55



ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved

สารบัญภาพ

ภาพที่		หน้า
1	สัญลักษณ์มอสทรานซิสเตอร์ชนิดต่าง ๆ	6
2	โครงสร้างของมอสทรานซิสเตอร์ชนิดเอ็นแชนแนล	7
3	การทำงานของมอสทรานซิสเตอร์ในช่วงต่าง ๆ	8
4	การไบอัสมอสทรานซิสเตอร์ (ก) NMOS (ข) PMOS	10
5	กราฟความสัมพันธ์ระหว่าง I_D และ V_{DS} เมื่อ λ เท่ากับศูนย์	11
6	คุณสมบัติทางเอาต์พุทของมอสทรานซิสเตอร์	12
7	แบบจำลองสัญญาณขนาดเล็กของมอสเฟท (ก) ไม่พิจารณาผลของ λ ขณะทำงานในช่วงอิมิตัว (ข) พิจารณาผลของ λ โดยเพิ่มความต้านทานที่ทางออก	13
8	วงจรคูติฟเฟอร์เรนเซียลที่เป็นส่วนหน้าของวงจรมายความนำ	15
9	(ก) วงจรกระแสคงที่ (I_{REF}) สะท้อนกระแสเบื้องต้น (ข) คุณสมบัติทางเอาต์พุทของวงจรสะท้อนกระแส	17
10	สัญลักษณ์การสะท้อนกระแส (ก) แบบสะท้อนออก และ (ข) แบบสะท้อนเข้า	18
11	โครงสร้างของวงจรสะท้อนกระแสที่ต่อเป็นวงจรมายความนำ	19
12	โครงสร้างพื้นฐานภายในของโอทีเอชนิดหลายเอาต์พุทแบบซีมอส (CMOS MO-OTA)	19
13	สัญลักษณ์ของโอทีเอชนิดเอาต์พุทเดี่ยว	20
14	สัญลักษณ์ของโอทีเอชนิดหลายเอาต์พุท (MO-OTA)	20
15	แบบจำลองสัญญาณขนาดเล็กของวงจรมายความนำ	20
16	แบบจำลองสัญญาณขนาดเล็กของวงจรมายความนำ (ก) ชนิดเอาต์พุทเดี่ยว (ข) ชนิดหลายเอาต์พุท	21
17	สัญญาณความสัมพันธ์ของพื้นที่ที่เอาต์พุทของวงจรมายอินทิเกรเตอร์	22
18	ค่าโพลและซีโรว์บน s-plane ของวงจรมายความถี่อันดับสอง	22
19	ความสัมพันธ์ของกระแสและแรงดันของตัวเก็บประจุ	23
20	วงจรมายอินทิเกรเตอร์เบื้องต้น	23
21	ลักษณะของสัญญาณทางเอาต์พุทของวงจรมาย	24
22	การทำงานของวงจรมาย RC	24
23	กราฟแสดงการทำงานของวงจรมาย RC	25
24	สัญลักษณ์ของวงจรมายทรานส์คอนดัคเตอร์หรือโอทีเอ	26
25	วงจรมาย $g_m C$ อินทิเกรเตอร์พื้นฐาน	26
26	ค่าโพลและซีโรว์บน s-plane ของวงจรมายความถี่สูงผ่านอันดับสอง	27
27	การตอบสนองทางขนาดเชิงความถี่ของวงจรมายความถี่สูงผ่านอันดับสอง	27
28	ค่าโพลและซีโรว์บน s-plane ของวงจรมายความถี่ต่ำผ่านอันดับสอง	28
29	การตอบสนองทางขนาดเชิงความถี่ของวงจรมายความถี่ต่ำผ่านอันดับสอง	28

สารบัญญภาพ (ต่อ)

ภาพที่		หน้า
30	ค่าโพลและซีโรบน s-plane ของวงจรรองความถี่ที่ต้องการผ่านอันดับสอง	29
31	การตอบสนองทางขนาดเชิงความถี่ของวงจรรองความถี่ที่ต้องการผ่านอันดับสอง	29
32	ค่าโพลและซีโรบน s-plane ของวงจรรองความถี่ที่ต้องการออกอันดับสอง	30
33	การตอบสนองทางขนาดเชิงความถี่ของวงจรรองความถี่ที่ต้องการออกอันดับสอง	30
34	ค่าโพลและซีโรบน s-plane ของวงจรรองผ่านทุกความถี่อันดับสอง	30
35	การตอบสนองทางขนาดเชิงความถี่ของวงจรรองผ่านทุกความถี่อันดับสอง	31
36	การตอบสนองทางเฟสเชิงความถี่ของวงจรรองผ่านทุกความถี่อันดับสอง	31
37	วงจรรองความถี่หลายหน้าที่แบบไบควอดโดยใช้โอทีเอโดย Nawrocki และ Klein	33
38	โครงสร้างพื้นฐานแบบรูปและโอทีเอหลายอินพุทแบบที่ 1 โดย Yichuang Sun	36
39	โครงสร้างพื้นฐานแบบรูปและโอทีเอหลายอินพุทแบบที่ 2 โดย Yichuang Sun	39
40	วงจรรองความถี่หลายหน้าที่โดย Wang Chunhua และคณะ	41
41	บล็อกไดอะแกรมตามหลักการที่นำเสนอในงานวิจัย	45
42	วงจรอทีเอหลายเอาต์พุทแบบซีมอสพื้นฐาน	45
43	วงจรรองอินทิเกรเตอร์แบบไม่สูญเสีย (Lossless Integrator)	46
44	วงจรรองความถี่รูปแบบกระแสแบบหลายหน้าที่ปรับตัวประกอบคุณภาพได้	47
45	รูปแบบทั่วไปของวงจรอทีเอสำหรับใช้กำเนิดสัญญาณขนาดเล็ก	49
46	คุณสมบัติของวงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ เมื่อกำหนดให้ $I_B = 70\mu A, C = 2nF$	55
47	ผลตอบสนองทางแอมพลิจูดและเฟสของวงจรรองผ่านทุกความถี่ (APF) ที่ 1 MHz	56
48	การปรับค่าตัวประกอบคุณภาพของวงจรรองความถี่ที่ต้องผ่าน (BPF) จากการปรับ ค่า C_3	57
49	การปรับค่าตัวประกอบคุณภาพของวงจรรองความถี่ที่ต้องการผ่าน (BPF) จากการ ปรับค่า I_{B3}	57
50	ผลการปรับค่าความถี่ (f_0) ของวงจรรองความถี่ที่ต้องการผ่าน (BPF) จากการปรับค่า I_B	58

บทที่ 1

บทนำ

1. ความเป็นมาและความสำคัญของปัญหา

ปัจจุบันเทคโนโลยีทางด้านอิเล็กทรอนิกส์และโทรคมนาคมได้มีการวิวัฒนาการไปอย่างรวดเร็วและเทคโนโลยีที่จำเป็นส่วนหนึ่ง คือ เทคโนโลยีของการออกแบบวงจรอิเล็กทรอนิกส์ที่ได้มีการพัฒนาตามไปด้วยอย่างรวดเร็ว ทั้งระบบดิจิทัล (Digital) และระบบอนาล็อก (Analog) โดยวงจรด้านอนาล็อกส่วนใหญ่จะประกอบด้วยอุปกรณ์แบบแอกทิฟและแบบพาสซีฟหรือทั้งสองแบบ ซึ่งถ้าเป็นอุปกรณ์แบบแอกทิฟส่วนมากนิยมใช้ทรานซิสเตอร์หรือมอสทรานซิสเตอร์ในการออกแบบเป็นหลัก จากการออกแบบวงจรอิเล็กทรอนิกส์ในปัจจุบันส่วนใหญ่มักนิยมใช้ทรานซิสเตอร์ที่เป็นชนิดมอสเฟต (MOSFET: Metal Oxide Semiconductor Field-Effect Transistor) มาแทนทรานซิสเตอร์ชนิดไบโพลาร์ (BJT) สาเหตุเพราะทรานซิสเตอร์มอสเฟตมีข้อดีกว่าหลายอย่าง เช่น การสูญเสียกำลังงานต่ำกว่า ค่าของอินพุทอิมพีแดนซ์สูงกว่าและสามารถทำงานได้ดีขณะที่ใช้แรงดันไฟเลี้ยงต่ำ ซึ่งจะทำให้เกิดความร้อนน้อยกว่า จึงเน้นไปในด้านของการทำเป็นวงจรรวม (IC: Integrated Circuit) ที่โดยใช้เทคโนโลยีซีมอส ซึ่งกำลังเป็นที่นิยมกันอย่างมากในปัจจุบันด้วยเทคโนโลยี (VLSI : Very Large Scale Integration) ที่ใช้ในการออกแบบวงจรรวมจะทำให้ขนาดของชิพ (Chip) ที่ได้มีขนาดเล็กลงอย่างมากและมีการทำงานที่รวดเร็วขึ้น

จากงานวิจัยในอดีตพบว่า วงจรกรองความถี่อันดับสองแบบแอกทิฟที่มีอินพุทอิมพีแดนซ์สูงเป็นวงจรที่ได้รับความนิยม เนื่องจากวงจรมีการต่อแบบคาสเคดกันเพื่อสร้างเป็นวงจรกรองความถี่ที่มีอันดับสูงได้ง่าย (Fabre A., F. Dayoub, L. Duruisseau, and M. Kamoun, 1994) ในขณะที่เดียวกันวงจรกรองความถี่ที่ใช้ตัวเก็บประจุแบบต่อกราวด์เป็นวงจรที่เหมาะสมกับการนำไปสร้างเป็นวงจรรวม (Bhusan M. and R.W. Newcomb, 1967) วงจรกรองความถี่รูปแบบแรงดันโดยใช้วงจร (OTA : Operational Transconductance Amplifier) เป็นอุปกรณ์พื้นฐาน ถูกนำเสนอในวารสารต่าง ๆ เริ่มต้นจาก (Nawrocki R. and U. Klein, 1986) นำเสนอวงจรกรองความถี่ที่ใช้วงจรโอทีเอ 8 วงจรและตัวเก็บประจุแบบต่อกราวด์ 2 ตัว (Acar C., F. Anday and H. Kuntman, 1993 และ Sun Y. and J.K. Fidler, 1993) นำเสนอวงจรกรองความถี่ที่ใช้วงจรโอทีเอถึง 6 วงจรและตัวเก็บประจุแบบต่อกราวด์ 2 ตัว (Wu J. and C.Y. Xie, 1993 และ Wu J. and I.E. El-Masry, 1998) นำเสนอวงจรกรองความถี่ที่ให้เอาต์พุต 3 ชนิดได้ในวงจรเดียวกัน แต่อย่างไรก็ตามทั้งสองวงจรมีการใช้ตัวเก็บประจุสำหรับผ่านสัญญาณ ซึ่งทำให้ตัวเก็บประจุตัวนั้นกลายเป็นตัวเก็บประจุแบบลอยตัว จึงไม่เหมาะกับการนำวงจรไปต่อใช้งานแบบคาสเคดกันและยังทำให้เกิดความยุ่งยากในการนำไปผลิตเป็นวงจรรวม (Integrated circuits) เช่นกัน ส่วนใน (Chang C. and S. Pai, 2000, Chang C., B.M. Al-Hashimi and J.N. Ross, 2004, Wu J., 1994, Abuelma'atti, M.T. and A. Bentrucia, 2004, Sanchez-sinnencio E., R.L. Geiger and H. Nevarez-Lozano, 1988, Fabre A., O. Saaid, F. Wiest and C. Boucheron, 1995 และ Kerwin W. J., L.P. Huelsman and R.W. Newcomb,

1967) นำเสนอฟังก์ชันการถ่ายโอนแบบไบควอดเรติก (Biquadratic) ซึ่งเป็นหลักการที่ใช้กันอย่างกว้างขวางโดยนำมาวิเคราะห์ห่ออกแบบเป็นวงจรกรองความถี่ได้อย่างมีประสิทธิภาพ จากหลักการที่กล่าวมาได้มีการนำมาสร้างเป็นวงจรกรองความถี่ได้หลายๆ รูปแบบและโดยส่วนใหญ่จะใช้โครงสร้างของวงจรอินทิเกรเตอร์ (Integrator) เป็นหลัก ซึ่งวงจรที่นำเสนอในโครงการวิจัยนี้ใช้โอทีเอและตัวเก็บประจุแบบต่อลงกราวด์เป็นอุปกรณ์หลักเพียง 3 ชุด เพื่อนำมาสร้างเป็นวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสสามารถปรับค่าตัวประกอบคุณภาพได้อย่างอิสระจากค่าความถี่ตอบสนองและสามารถนำหลักการดังกล่าวนี้ไปสร้างเป็นวงจรรวมได้ต่อไป

งานวิจัยนี้นำเสนอ การจำลองวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสจากการใช้สมการตั้งต้นของวงจรกรองความถี่ที่ต้องการออก (BRF: Band-Reject Filter) เพื่อวิเคราะห์และออกแบบเป็นวงจรดังกล่าว อาศัยโครงสร้างของวงจรอินทิเกรเตอร์ (Integrator) ซึ่งมีการทำงานในลักษณะเดียวกันกับวงจรกรองความถี่ต่ำผ่านจึงมีผลทำให้ค่าอัตราการขยายของวงจรมากในย่านความถี่ต่ำถ้ามีการนำมาสร้างเป็นวงจรกรองความถี่ รวมไปถึงค่าแบนด์วิดท์ (Bandwidth) ของอุปกรณ์แอกทีฟในวงจรซึ่งมีคุณสมบัติคล้ายกับวงจรกรองความถี่ต่ำผ่านทำให้ค่าอัตราการขยายของวงจรมีค่าเสถียรขึ้น (Stable) ในย่านความถี่ต่ำ วงจรที่นำเสนอในโครงการวิจัยนี้ใช้เพียงโอทีเอและตัวเก็บประจุแบบต่อลงกราวด์เป็นอุปกรณ์หลักเพียงสามชุดเท่านั้น เพื่อนำมาสร้างเป็นวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสชนิดหลายอินพุตหนึ่งเอาต์พุต (MISO: Multiple-Input Single-Output) สามารถปรับจูนค่าตัวประกอบคุณภาพได้อย่างอิสระจากค่าความถี่ตอบสนอง โดยมีค่าความไวต่ออุปกรณ์ค่อนข้างต่ำ อีกทั้งยังให้คุณสมบัติของวงจรกรองความถี่รูปแบบต่าง ๆ เช่น วงจรกรองความถี่สูงผ่าน (HPF: High-Pass Filter) วงจรกรองความถี่ต่ำผ่าน (LPF: Low-Pass Filter) วงจรกรองความถี่ที่ต้องการผ่าน (BPF: Band-Pass Filter) วงจรกรองความถี่ที่ต้องการออก (BRF: Band-Reject Filter) และวงจรกรองแบบผ่านทุกความถี่ (APF: All-Pass Filter) ได้อย่างครบถ้วน จากการกำหนดฟังก์ชันการถ่ายโอนทั้ง 5 รูปแบบภายในวงจรเดียวกัน หลักการที่นำมาสร้างวงจรประมวลสัญญาณอนาล็อกสำหรับงานวิจัยในครั้งนี้ สามารถที่จะนำไปสร้างเป็นวงจรรวมในอนาคตได้ ซึ่งวงจรทั้งหมดได้มีการออกแบบโดยใช้เทคโนโลยีซีมอส

2. วัตถุประสงค์การวิจัย

1. เพื่อทำการวิเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่ใช้โครงสร้างของวงจรอินทิเกรเตอร์สามารถปรับค่าตัวประกอบคุณภาพได้อย่างอิสระ
2. เพื่อจำลองผลการเลียนแบบการทำงานของวงจรที่ออกแบบขึ้นด้วยโปรแกรม PSpice และเปรียบเทียบผลลัพธ์ในทางทฤษฎี

3. ขอบเขตของการวิจัย

เพื่อทำการศึกษา วิเคราะห์และออกแบบวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่ใช้โครงสร้างของวงจรอินทิเกรเตอร์สามารถปรับค่าตัวประกอบคุณภาพได้อย่างอิสระตามหลักการที่ได้มีการนำเสนอ ทำการจำลองผลการเลียนแบบการทำงานของวงจรที่ออกแบบขึ้นด้วยโปรแกรม PSpice และเปรียบเทียบผลลัพธ์ที่ได้กับหลักการทางทฤษฎี

4. นิยามศัพท์เฉพาะ

Gate	หมายถึง ขั้วเกต (Gate) ของมอสทรานซิสเตอร์
Drain	หมายถึง ขั้วเดรน (Drain) ของมอสทรานซิสเตอร์
Source	หมายถึง ขั้วซอส (Source) ของมอสทรานซิสเตอร์
Width	หมายถึง ระยะห่างระหว่างขั้วเดรนและขั้วซอสเป็นความกว้างของมอสทรานซิสเตอร์ (W หรือ Channel Width)
Length	หมายถึง ระยะห่างระหว่างขั้วเดรนและขั้วซอสเป็นความยาวของมอสทรานซิสเตอร์ (L หรือ Channel Length)
V_{DD}	หมายถึง แรงดันไฟเลี้ยงบวกสำหรับวงจร
V_{SS}	หมายถึง แรงดันไฟเลี้ยงลบสำหรับวงจร
CMOS	หมายถึง คอมพิวเตอร์ทำรีมอส
MO-OTA	หมายถึง วงจรขยายความนำชนิดหลายเอาต์พุต
Universal Filter	หมายถึง ตัวกรองความถี่หลายหน้าที่
ω_p	หมายถึง ค่าความถี่ตอบสนอง
Q_p	หมายถึง ค่าตัวประกอบคุณภาพ
Non-Saturation	หมายถึง ช่วงการนำกระแสไม่อิ่มตัว
PSpice	หมายถึง โปรแกรมเลียนแบบการทำงานของวงจรไฟฟ้าอิเล็กทรอนิกส์
Model	หมายถึง แบบจำลองที่ใช้อ้างอิงเป็นสมการต่าง ๆ

5. ผลการวิจัยที่คาดว่าจะได้รับ

1. ได้องค์ความรู้เรื่องของวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสและวงจรอินทิเกรเตอร์
2. ได้องค์ความรู้เรื่องการปรับค่าตัวประกอบคุณภาพได้อย่างอิสระจากค่าความถี่ตอบสนอง
3. ได้วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่ใช้โครงสร้างของวงจรอินทิเกรเตอร์แบบซีมอสที่สามารถปรับค่าตัวประกอบคุณภาพได้อย่างอิสระจากค่าความถี่ตอบสนอง

6. ประโยชน์ที่คาดว่าจะได้รับจากโครงการ

1. เชิงองค์ความรู้
 - ทำให้ทราบถึงการทำงานของวงจรกรองความถี่หลายหน้าที่รูปแบบกระแส
 - ทำให้ทราบถึงการทำงานของวงจรอินทิเกรเตอร์แบบซีมอส
 - สามารถออกแบบวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสจากวงจรอินทิเกรเตอร์แบบซีมอสที่เหมาะสมสำหรับการปรับค่าตัวประกอบคุณภาพได้อย่างอิสระจากค่าความถี่ตอบสนอง
2. เชิงสาธารณะ
 - ส่งเสริมให้เกิดงานวิจัยใหม่ๆ ในประเทศไทย
 - มีการถ่ายทอดเทคโนโลยีสู่กลุ่มเป้าหมายอย่างถูกวิธีและเป็นระบบ

3. เชิงพาณิชย์

- ลดการใช้เทคโนโลยีที่ซับซ้อน
- ลดต้นทุนการผลิต การเปลี่ยนแปลงอุปกรณ์ เนื่องจากสามารถนำวงจรที่สร้างขึ้นไปออกแบบเป็นวงจรรวมด้านเทคโนโลยีซีมอสได้อย่างเหมาะสม

7. แนวทางในการนำผลการวิจัยไปใช้ประโยชน์

1. เพื่อตีพิมพ์ เผยแพร่ ผลงานวิจัยและชื่อเสียงของมหาวิทยาลัยต้นสังกัด
2. ได้วงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่ใช้โครงสร้างของวงจรรวมที่เกรเตอร์สามารถปรับค่าตัวประกอบคุณภาพได้อย่างอิสระทางอิเล็กทรอนิกส์ ที่มีค่าความไวต่ออุปกรณ์ค่อนข้างต่ำ โดยใช้แรงดันไฟเลี้ยงต่ำและใช้กำลังงานน้อย
3. เพื่อพัฒนาเทคนิคความรู้ใหม่ทางด้านวิศวกรรมศาสตร์และอุตสาหกรรมการวิจัยให้มากขึ้น
4. สามารถนำผลการวิจัยไปประยุกต์ต่อยอด โดยการออกแบบและสร้างเป็นวงจรรวมในอนาคตได้ง่ายขึ้น

8. สรุป

โครงการวิจัยนี้นำเสนอ การจำลองวงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่ใช้โครงสร้างของวงจรรวมที่เกรเตอร์สามารถปรับค่าตัวประกอบคุณภาพได้อย่างอิสระ โดยเนื้อหาจะแบ่งออกเป็น 5 บท โดยบทที่ 1 จะกล่าวถึงบทนำ ความเป็นมา หลักการและเหตุผล ความสำคัญของปัญหาอันเป็นที่มาของโครงการวิจัย วัตถุประสงค์ของโครงการ นิยามศัพท์เฉพาะ ขอบเขตของงานวิจัย ผลการวิจัยที่คาดว่าจะได้รับ ประโยชน์ที่ได้รับและการพัฒนางานวิจัยเพื่อนำไปใช้ประโยชน์ส่วนเนื้อหาในบทต่อมามีดังต่อไปนี้

บทที่ 2 จะกล่าวถึงวรรณกรรมและงานวิจัยที่เกี่ยวข้อง ซึ่งประกอบด้วย มอสมทรานซิสเตอร์ ทฤษฎีการทำงานของวงจรรขยายความนำ (OTA) แบบซีมอส วงจรรวมที่เกรเตอร์ วงจรรองความถี่หลายหน้าที่รูปแบบกระแส และการคำนวณค่าความไวของอุปกรณ์

บทที่ 3 จะกล่าวถึง วิธีดำเนินการวิจัย ซึ่งประกอบด้วย หลักการของวงจรที่นำเสนอ ทฤษฎีและหลักการของ สมการไบควอดเตรตริก วงจรโอทีเอหลายเอาท์พุทแบบซีมอสและวงจรรวมที่เกรเตอร์แบบไม่สูญเสีย จนกระทั่งการออกแบบวงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ และผลกระทบจากความไม่เป็นอุดมคติของวงจรรวมโอทีเอ

บทที่ 4 จะกล่าวถึง ผลการจำลองวงจรรองความถี่หลายหน้าที่รูปแบบกระแส ในกรณีการจำลองการทำงานของวงจรรองความถี่หลายหน้าที่ และในกรณีผลจำลองการทำงานของวงจรรองความถี่หลายหน้าที่

บทที่ 5 จะเป็นบทสรุปและข้อเสนอแนะต่างๆ ในโครงการวิจัยนี้

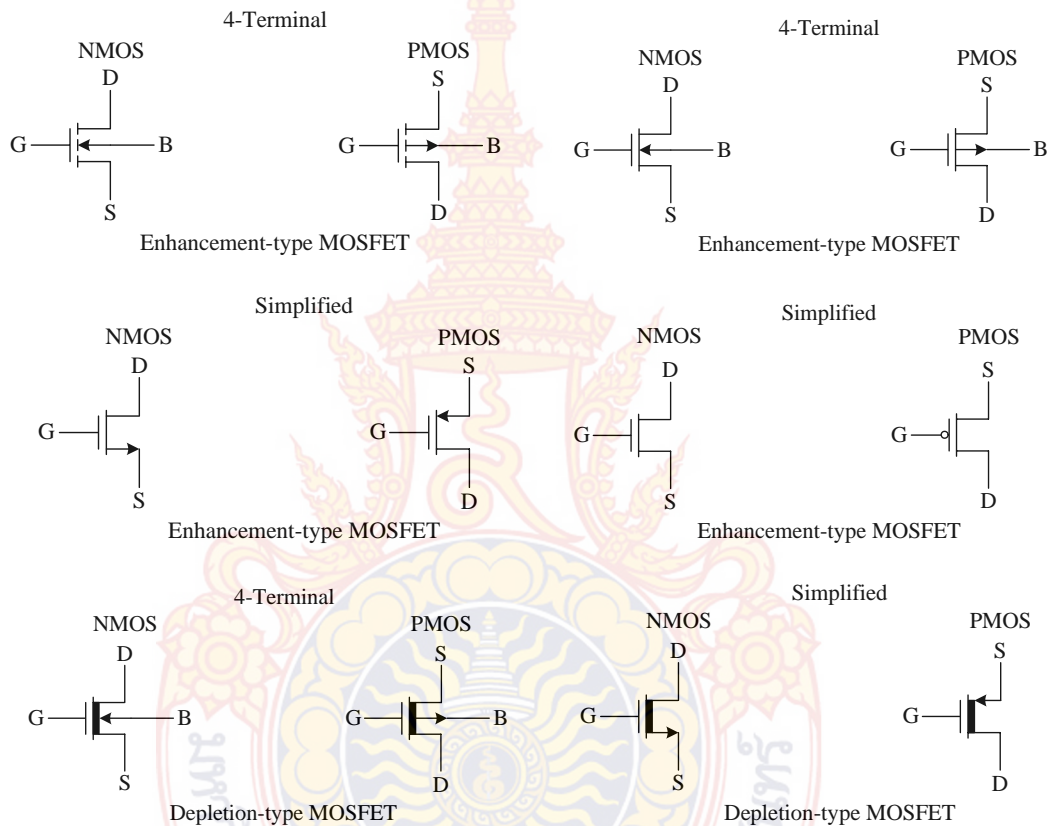
บทที่ 2 ทฤษฎีที่เกี่ยวข้อง

ในบทนี้ได้กล่าวถึง ทฤษฎีและหลักการทำงานของมอสทรานซิสเตอร์ชนิดเอ็นแชนแนล แบบจำลองของมอสทรานซิสเตอร์ วงจรเสมือนสัญญาณขนาดเล็กของมอสทรานซิสเตอร์ ทฤษฎีและหลักการทำงานของวงจรขยายความนำ ทฤษฎีและหลักการทั่วไปของวงจรอินทิเกรเตอร์ ทฤษฎีและหลักการของวงจรรองความถี่หลายหน้าที่ ค่าความไวของอุปกรณ์และงานวิจัยที่เกี่ยวข้อง

1. มอสทรานซิสเตอร์ (Phillip E. A. and D.R. Holberg, 2011)

มอสทรานซิสเตอร์ (MOS Transistor) คือ อุปกรณ์ที่ใช้หลักการของสนามไฟฟ้าควบคุมการไหลของกระแสที่ผ่านตัวมัน แนวความคิดเกี่ยวกับมอสทรานซิสเตอร์ได้มีการพัฒนามาก่อนการสร้างไบโพลาร์ทรานซิสเตอร์ (Bipolar Transistor) โดยในต้นทศวรรษที่ 1930 ได้มีหลักฐานแสดงถึงการจดสิทธิบัตรสำหรับอุปกรณ์ที่คล้ายกับซิลิกอนมอสเฟท (MOSFET) ของสมัยใหม่ แต่ไม่ได้สร้างขึ้นจากซิลิกอน ในอดีตกระบวนการสร้างมีความยากมาก การควบคุมรอยสัมผัสหรือรอยต่อของฉนวนกับสารกึ่งตัวนำยังมีความยุ่งยาก อีกทั้งขาดความเข้าใจในกระบวนการของฉนวนและสารกึ่งตัวนำ จึงทำให้อุปกรณ์ที่คล้ายมอสเฟทในสมัยนั้นไม่สามารถนำไปใช้งานจริงได้ จวบจนกระทั่งมีการเกิดขึ้นมาของกระบวนการ Silicon Planar และเทคโนโลยีสมัยใหม่ที่สามารถควบคุมรอยต่อระหว่างออกไซด์และซิลิกอนได้เป็นอย่างดี ทำให้มอสทรานซิสเตอร์สามารถนำมาใช้งานได้จริงและเป็นที่แพร่หลายในปลายทศวรรษที่ 1970 จนกระทั่งถึงปัจจุบัน มอสเป็นทรานซิสเตอร์ที่ทำงานโดยผลของสนามไฟฟ้าสามารถแบ่งออกเป็นประเภทต่าง ๆ ได้หลายแบบขึ้นอยู่กับเกณฑ์ที่ใช้ในการแบ่ง อาทิเช่น ถ้าแบ่งตามชนิดของพาหะที่ใช้ในการนำกระแสจะสามารถแบ่งได้เป็นสองชนิด คือ มอสทรานซิสเตอร์ชนิดเอ็นแชนแนล (N-Channel MOS Transistor) เป็นทรานซิสเตอร์ที่ใช้อิเล็กตรอนในการนำกระแสและมอสทรานซิสเตอร์ชนิดพีแชนแนล (P-Channel MOS Transistor) เป็นทรานซิสเตอร์ที่ใช้โฮลเป็นพาหะในการนำกระแส สัญลักษณ์ของมอสทรานซิสเตอร์ชนิดพีและเอ็นแชนแนลแสดงดังภาพที่ 1 แต่ถ้าแบ่งมอสทรานซิสเตอร์ตามลักษณะการทำงานสามารถแบ่งได้สองลักษณะ คือ ทรานซิสเตอร์แบบเอ็นแชนแนลโหมด (Enhancement Mode Transistor) และแบบดีพลีชันโหมด (Depletion Mode Transistor)

All rights reserved

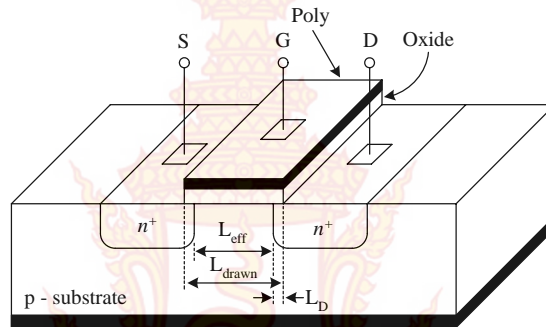


ภาพที่ 1 สัญลักษณ์มอสทรานซิสเตอร์ชนิดต่าง ๆ

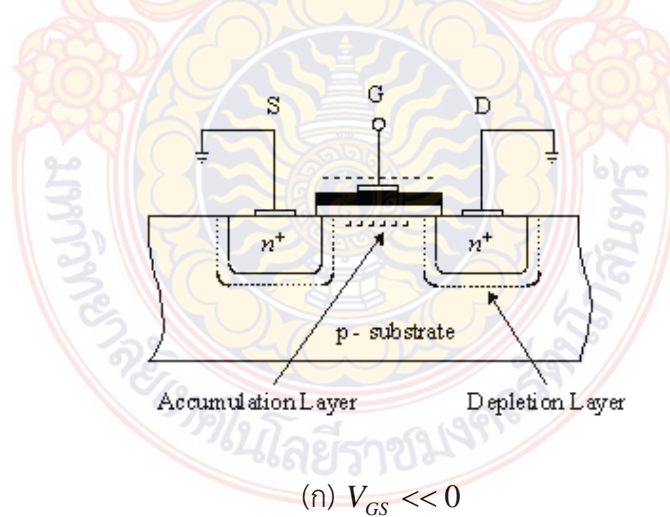
2. มอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์

มอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์นิยมใช้อย่างแพร่หลายมากกว่าชนิดดีฟิชั่น เพราะสร้างได้ด้วยเทคโนโลยีซีมอสแบบมาตรฐานไม่ต้องใช้วิธีการที่พิเศษ แสดงดังภาพที่ 2 โครงสร้างมอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์แบบเอ็นแซนแนล ส่วนของซอร์ส (Source) และเดรน (Drain) สร้างขึ้นจากการแพร่อะตอมของสารเจือชนิดเอ็น (N-Type) ที่มีความหนาแน่นสูง (n^+) เข้าไปในแผ่นผลึกฐานรอง (Body หรือ Substrate) ของสารกึ่งตัวนำชนิดพี (P-Type) ซึ่งเป็นแผ่นผลึกซิลิกอนรูปเดี่ยว ส่วนของเกต (Gate) จะเป็นโลหะหรือชั้นของโพลีซิลิกอนที่ซ้อนอยู่บนชั้นของออกไซด์โดยมีโลหะอลูมิเนียมเป็นขั้วต่อไฟฟ้า การทำงานของมอสทรานซิสเตอร์ชนิดเอ็นฮานซ์เมนต์อธิบายเกี่ยวกับทรานซิสเตอร์ชนิดเอ็นแซนแนล พิจารณาได้ตามโครงสร้างดังภาพที่ 3 การทำงานในช่วงต่างๆ ของ V_{DS} และ V_{GS} จากภาพ 3(ก) ซอร์ส เดรนและฐานต่อลงกราวด์ ในกรณีนี้จะมีผลทำให้ทรานซิสเตอร์ทำงานคล้ายกับตัวเก็บประจุ โดยเกตและผิวของซิลิกอนใต้ฉนวนซิลิกอนไดออกไซด์ทำหน้าที่เหมือนแผ่นระนาบ (Plate) ของตัวเก็บประจุ ซึ่งมีซิลิกอนไดออกไซด์ทำหน้าที่เป็นฉนวนคั่นระหว่างกลาง ถ้า V_{GS} มีค่าเป็นลบประจุพาหะชนิดบวกหรือโฮล (Hole) จะถูกดูดเข้ามาสะสมบริเวณแซนแนลมีผลให้บริเวณแซนแนลเป็น p^+ และเรียกว่า “แซนแนลสะสม” (Accumulate Channel) บริเวณซอร์สและเดรนที่เป็น n^+ แยกจากกันด้วยแซนแนล p^+ เมื่อมองในลักษณะวงจรมูลแล้วพบว่ามีลักษณะของไดโอดสองตัวต่อกันหลังชนกัน ดังนั้นถ้าจะมีกระแสไหล

ได้แรงดันที่ซอร์สและเดรนจะต้องมีค่ามากๆ ซึ่งกระแสที่เกิดขึ้นเป็นกระแสรั่วไหลหรือกรณีที่แรงดันเดรนซอร์ส มีค่ามากทำให้ทรานซิสเตอร์เกิดการเบรกดาวน์



ภาพที่ 2 โครงสร้างของมอสทรานซิสเตอร์ชนิดเอ็นแชนแนล

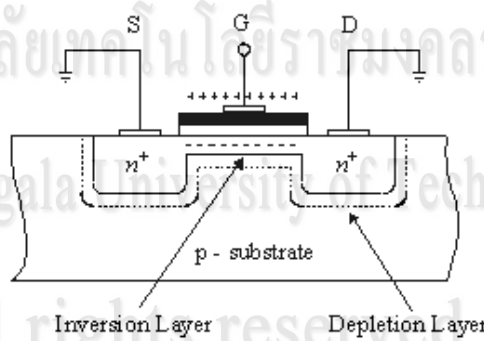


(ก) $V_{GS} \ll 0$

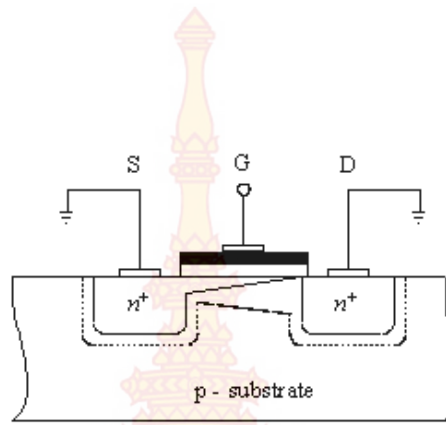
ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

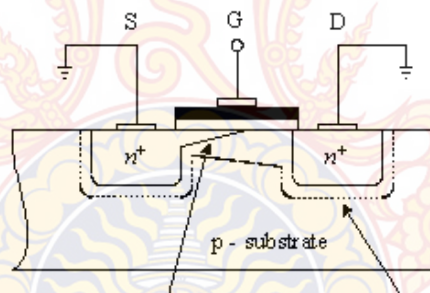
All rights reserved



(ข) $V_{GS} > V_{TH}$ และ $V_{DS} = 0$



(ค) $V_{GS} > V_{TH}$ และ $V_{DS} = (V_{GS} - V_{TH})$



Pinched off channel Widened depletion region

(ง) $V_{GS} > V_{TH}$ และ $V_{DS} > (V_{GS} - V_{TH})$

ภาพที่ 3 การทำงานของมอสทรานซิสเตอร์ในช่วงต่าง ๆ

ในกรณีที่แรงดันเกตมีค่าเป็นบวกเล็กน้อย ประจุบวกใต้แผ่นเกตจะถูกผลักออกไปทำให้ แชนแนลเปลี่ยนไปเป็น p^- และเป็นบริเวณปลอดพาหะ (Depletion Region) ในที่สุด เมื่อแรงดันที่ เกตเพิ่มมากขึ้น ประจุลบหรืออิเล็กตรอนจะถูกดึงดูดเข้ามาที่บริเวณแชนแนลและแชนแนลจะแปร สภาพเป็นบริเวณ n ตามภาพ 3 (ข) ซึ่งเชื่อมต่อบริเวณซอร์สและเดรนเข้าด้วยกันและเรียกว่า แชนแนลกลับ (Inverted Channel) แรงดันเกตซอร์สที่ทำให้ความหนาแน่นของอิเล็กตรอนใต้เกตมี ค่าเท่ากับ ความหนาแน่นของโฮลบริเวณฐานรองเป็นนิยามของแรงดันแทรชโฮล (Threshold Voltage: V_{TH}) ของมอสทรานซิสเตอร์ใช้สัญลักษณ์ V_{TH} สำหรับค่าแรงดันเกตซอร์สมากกว่า V_{TH} จะมีแชนแนลชนิดเอ็นเกิดขึ้นและสามารถเกิดการนำไฟฟ้าระหว่างเดรนและซอร์สได้ สำหรับกรณีค่า แรงดันระหว่างเกตและซอร์สน้อยกว่า V_{TH} ปกติจะสมมติว่าทรานซิสเตอร์ไม่ทำงานและไม่มีกระแส ไหลระหว่างซอร์สและเดรน แต่อย่างไรก็ตามสมมติว่าไม่มีกระแสไหลระหว่างซอร์สและเดรนระหว่าง ที่ทรานซิสเตอร์ไม่นำ กระแสนั้นเป็นเพียงการประมาณเท่านั้น ในความเป็นจริงกรณีที่แรงดันที่เกตมี ค่าใกล้เคียง V_{TH} จะไม่ทำให้เกิดการเปลี่ยนแปลงของกระแสอย่างทันทีทันใดแต่จะเกิดกระแสต่ำกว่า แทรชโฮล (Subthreshold Current) สามารถไหลได้ในปริมาณเล็กน้อยซึ่งการทำงานในลักษณะนี้จะ มีคุณสมบัติเหมือนไบโพลาร์ทรานซิสเตอร์ เมื่อแรงดันระหว่างเกตและซอร์ส V_{GS} มีค่ามากกว่า V_{TH} จะทำให้แชนแนลเกิดขึ้น ดังนั้นเมื่อ V_{GS} เพิ่มขึ้นความหนาแน่นของอิเล็กตรอนในแชนแนลก็จะ

เพิ่มขึ้นด้วย สรุปได้ว่าความหนาแน่นของประจุพาหะจะแปรผันตาม $V_{GS} - V_{TH}$ ซึ่งนิยามเป็นแรงดันระหว่างเกตและซอร์สประสิทธิผลซึ่งใช้สัญลักษณ์ คือ “ V_{eff} ” ซึ่งค่าความหนาแน่นของประจุอิเล็กตรอนกำหนดได้ คือ

$$Q = C_{ox} (V_{GS} - V_{TH}) = C_{ox} V_{eff} \quad (1)$$

โดยที่ C_{ox} คือ ค่าความจุไฟฟ้าที่เกตต่อหนึ่งหน่วยพื้นที่ เมื่อแรงดันที่เดรนมีค่ามากกว่า 0 โวลต์เล็กน้อยทำให้เกิดความต่างศักย์ระหว่างซอร์สและเดรนมีผลให้เกิดกระแสไหลจากเดรนไปซอร์ส ความสัมพันธ์ระหว่าง V_{GS} และกระแส I_D จะเหมือนกับกรณีของความต้านทานซึ่งมีความสัมพันธ์เป็น

$$I_D = \mu Q \frac{W}{L} V_{DS} \quad (2)$$

ในขณะที่ μ คือ ค่าความคล่องตัวของอิเล็กตรอนที่ผิวซิลิกอนและ Q เป็นค่าความหนาแน่นของประจุในแกนแนลต่อหนึ่งหน่วยพื้นที่ จากสมการที่ (1) และ (2) จะได้ว่า

$$I_D = \mu C_{ox} \frac{W}{L} (V_{GS} - V_{TH}) V_{DS} \quad (3)$$

จากสมการที่ (3) เป็นความสัมพันธ์ที่สามารถใช้ได้เพียงกรณีแรงดันระหว่างเดรนและซอร์สมีค่าเข้าใกล้ศูนย์ การทำงานของมอสทรานซิสเตอร์ในเชิงโครงสร้างแสดงดังภาพที่ 3 (ข) เมื่อ V_{GS} มากกว่า V_{TH} และ V_{DS} เท่ากับศูนย์ ซึ่งขณะนี้แกนแนลถูกเหนี่ยวนำให้เกิดขึ้นแต่ไม่มีกระแสไหลเนื่องจากแรงดันระหว่างซอร์สและเดรนมีค่าเป็นศูนย์และเมื่อให้แรงดัน V_{GS} คำน้อย ๆ ค่าหนึ่งทำให้เกิดกระแสไหลผ่านแกนแนลได้ ซึ่งการทำงานของมอสทรานซิสเตอร์ในช่วงนี้เสมือนว่าเป็นตัวต้านทานมีความสัมพันธ์เป็นไปตามสมการที่ (3) และแสดงดังกราฟในภาพที่ 3 (ข) จะเห็นได้ว่าค่าของ I_D และ V_{DS} มีความสัมพันธ์กันอย่างสิ้นเชิงสำหรับค่า V_{DS} น้อย ๆ เมื่อแรงดันระหว่างเดรนและซอร์สเพิ่มมากขึ้น ค่าความหนาแน่นของประจุพาหะที่แกนแนลจะลดลงตามแนวแกนแนลจากซอร์สไปเดรนตามภาพที่ 3 (ค) การลดลงของประจุพาหะในแกนแนลนี้มีผลให้เกิดแรงดันตกคร่อมแกนแนลที่ตำแหน่งต่าง ๆ ไม่เท่ากัน กล่าวคือ สมมติว่าแรงดันที่เดรนมีค่ามากกว่าแรงดันที่ซอร์ส จะมีการเพิ่มขึ้นของแรงดันจากซอร์สไปเดรนอย่างต่อเนื่องภายในแกนแนล มีผลทำให้แรงดันตกคร่อมระหว่างเกตและแกนแนลจะมีค่าสูงสุดเท่ากับ V_{GS} ที่ตำแหน่งด้านซอร์สและแรงดันเกตแกนแนลมีค่าต่ำสุดที่ตำแหน่งปลายด้านเดรนและแรงดันเกตที่ทำให้เกิดแกนแนลคือ $V_G = (V_{GS} - V_{TH})$ เมื่อ $V_{GS} < V_{TH}$ กระแสจะไม่ไหลและไม่มีแกนแนลเกิดขึ้น เพื่อที่จะทำให้แกนแนลเกิดขึ้นได้เป็นแนวยาวไปจนถึงสุดปลายด้านเดรน แรงดันเกตจะต้องมีค่ามากกว่า V_{DS} นั่นคือ $V_G > V_{DS}$ หรือ $(V_{GS} - V_{TH}) > V_{DS}$ ซึ่งหมายถึง แรงดันที่เกตเมื่อเปรียบเทียบกับทุกจุดในแนวแกนแนลต้องมีศักย์เป็นบวกจึงจะทำให้เกิดแกนแนล โดยในขณะนี้ทรานซิสเตอร์ทำงานและอยู่ในช่วงอิมิตัว กระแสเดรน I_D จะมีค่าเพิ่มขึ้นตามการเพิ่มของแรงดัน V_{DS} อย่างไม่เป็นเชิงเส้นตามกราฟดังภาพที่ 3 (ค) การทำงานของทรานซิสเตอร์

ในย่านนี้ $V_{DS} < (V_{GS} - V_{TH})$ เรียกว่าช่วงไม่อิ่มตัว (Non-Saturation Region) เมื่อ V_{DS} มีค่ามากขึ้น จนกระทั่งค่า $V_{DS} = (V_{GS} - V_{TH})$ ทรานซิสเตอร์เริ่มเข้าสู่สภาวะอิ่มตัวและลักษณะโครงสร้างของ ทรานซิสเตอร์ในช่วงนี้แสดงดังภาพที่ 3 (ค) และเมื่อค่าของแรงดัน V_{DS} เพิ่มขึ้นจนกระทั่ง $V_{GS} > (V_{DS} - V_{TH})$ ในกรณีนี้ แรงดันที่ตกคร่อมแซนแนลที่ปลายด้านเดรนมีค่าสูงกว่า $V_{GS} - V_{DS}$ ดังนั้นจะทำให้ เกิดภาวะพินชออฟ (Pinch Off) คือ แซนแนลซึ่งเป็นช่องทางเดินกระแสจะขาดออกโดยเริ่มจาก บริเวณด้านเดรน ทั้งนี้เนื่องจากไม่มีสนามไฟฟ้าซึ่งจะมาเหนี่ยวนำให้มีการสะสมของประจุลบเพื่อทำ หน้าที่เป็นแซนแนล ดังนั้นช่องทางเดินกระแสจึงขาดออกจากกันดังแสดงดังภาพที่ 3 (ง) และจะมี กระแสแพร่ (Diffusion Current) จากส่วนของซอร์สไปยังเดรน ช่องทางเดินของกระแสจะแสดง คุณสมบัติความต้านทานสูงและคล้ายกับเป็นแหล่งจ่ายกระแสคงที่ กระแสเดรนในภาวะนี้จึงมีค่าคงที่ แม้ว่า V_{DS} จะมีความเพิ่มขึ้นก็ตามแสดงในกราฟตามภาพที่ 3 (ง) การทำงานของทรานซิสเตอร์ในย่านนี้ เรียกว่าช่วงอิ่มตัว (Saturation Region) คุณสมบัติการทำงานของมอสทรานซิสเตอร์พิจารณาได้จาก แบบจำลองสัญญาณขนาดใหญ่ดังแสดงในภาพที่ 4 สมการแสดงความสัมพันธ์ระหว่างกระแสและ แรงดันสำหรับมอสทรานซิสเตอร์ทำงานในช่วงไม่อิ่มตัวสามารถแสดงได้เป็น

$$I_D = \beta \left[(V_{GS} - V_{TH}) - \left(\frac{V_{DS}}{2} \right) \right] V_{DS} (1 + \lambda V_{DS}) \tag{4}$$

โดยที่ $\beta = K W/L$

$$K = \mu_0 C_{OX}$$

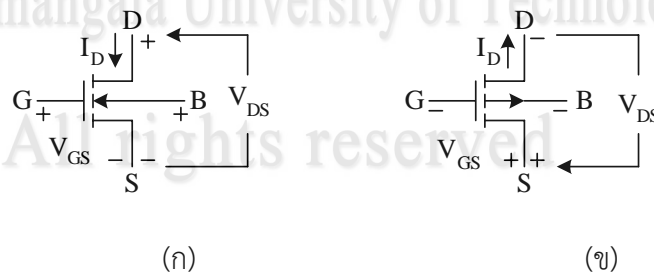
μ_0 คือ ค่าความคล่องตัวที่ผิวของพาหะในช่องทางเดินกระแส ($\text{cm}^2/\text{Volt-second}$)

$C_{OX} = \epsilon_{OX} / t_{OX}$ คือ ค่าความจุไฟฟ้าต่อหนึ่งหน่วยพื้นที่ของเกตออกไซด์ (F/cm^2)

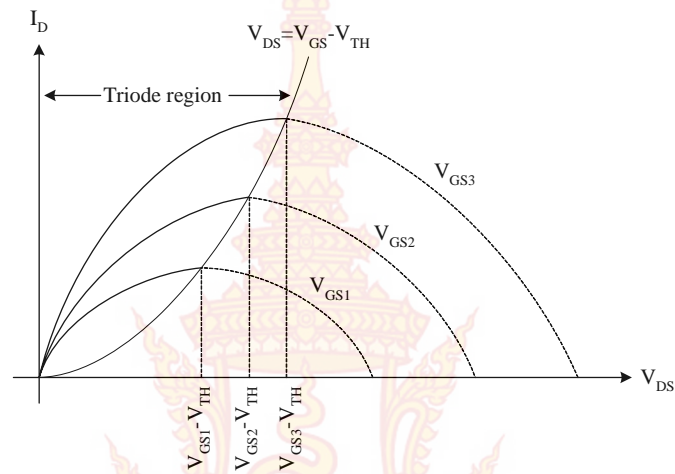
W คือ ความกว้างประสิทธิผลของแซนแนล

L คือ ความยาวประสิทธิผลของแซนแนล

λ คือ ค่าความยาวของแซนแนล (Channel Length Modulation Parameter) มีหน่วยคือ Volt^{-1}



ภาพที่ 4 การไบอัสมอสทรานซิสเตอร์ (ก) NMOS (ข) PMOS



ภาพที่ 5 กราฟความสัมพันธ์ระหว่าง I_D และ V_{DS} เมื่อ λ เท่ากับศูนย์

เมื่อแรงดันเทรสโวลต์กำหนดได้ คือ

$$V_{TH} = V_{TH0} + \gamma \left(\sqrt{2|\phi_F| + V_{SB}} - \sqrt{2|\phi_F|} \right) \quad (5)$$

จากสมการที่ (4) สามารถทำงานได้ในช่วงต่าง ๆ ขึ้นกับค่า $V_{GS} - V_{TH}$ ถ้าค่า $V_{GS} - V_{TH}$ เป็นศูนย์หรือลบวงจรของมอสทรานซิสเตอร์จะอยู่ในช่วงคัทออฟ (Cut-off) ซึ่งแขนแนลจะมีพฤติกรรมเหมือนเปิดวงจรซึ่งเขียนเป็นความสัมพันธ์ได้เป็น

$$I_D = 0 \quad \text{เมื่อ} \quad (V_{GS} - V_{TH}) \leq 0 \quad (6)$$

จากสมการที่ (4) สมมติให้ $\lambda = 0$ นำมาเขียนกราฟดังภาพที่ 5 สำหรับค่า $V_{GS} - V_{TH}$ ค่าต่าง ๆ ที่จุดสูงสุดของกราฟแต่ละเส้นเรียกว่า “จุดอิมิตัว” โดยค่าต่าง ๆ ของ V_{DS} ที่เกิดขึ้นที่ค่านี้เรียกว่า “แรงดันอิมิตัว”

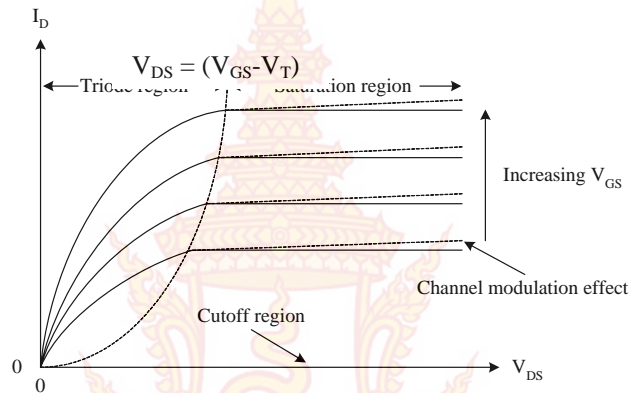
$$\text{Copyright } \odot \text{ by Rajamangala University of Technology Rattanakosin} \quad V_{DS(sat)} = V_{GS} - V_{TH} \quad (7)$$

แรงดัน $V_{DS(sat)}$ เป็นค่าที่แบ่งขอบเขตการทำงานโดยค่า V_{DS} น้อยกว่า $V_{DS(sat)}$ มอสทรานซิสเตอร์จะทำงานในช่วงไม่อิมิตัวตามสมการที่ (4) และมีเงื่อนไขว่า

$$0 < V_{DS} \leq (V_{GS} - V_{TH}) \quad (8)$$

เมื่อ V_{DS} มีค่ามากกว่า $V_{DS(sat)}$ ช่วงนี้เรียกว่าช่วงอิมิตัว ช่วงนี้กระแส I_D ไม่ขึ้นกับ V_{DS} ถ้าสมมติว่าไม่พิจารณาผลของ λ จะได้ความสัมพันธ์เป็น

$$I_D = \frac{\beta}{2}(V_{GS} - V_T)^2(1 + \lambda V_{DS}) ; 0 < (V_{GS} - V_{TH}) \leq V_{DS} \quad (9)$$



ภาพที่ 6 คุณสมบัติทางเอาต์พุตของมอสทรานซิสเตอร์

จากภาพที่ 6 แสดงคุณสมบัติทางเอาต์พุตของมอสทรานซิสเตอร์ที่ได้จากสมการที่ (4), (6), (7), (8) และ (9) โดยที่เส้นทึบ คือ กราฟที่ไม่พิจารณาถึงผลของ λ โดยกำหนด λ เท่ากับ 0 ส่วนเส้นประคือกราฟที่พิจารณาผลของ λ โดยกำหนด λ ไม่เท่ากับ 0 รวมอยู่ด้วย

3. วงจรเสมือนสัญญาณขนาดเล็กของมอสทรานซิสเตอร์

วงจรเสมือนสัญญาณขนาดเล็ก (Small Signal Equivalent Circuit) ของมอสทรานซิสเตอร์เป็นการแทนอุปกรณ์มอสทรานซิสเตอร์ด้วยวงจรไฟฟ้า เพื่อนำไปใช้การวิเคราะห์ผลตอบสนองหรือพฤติกรรมของสัญญาณขนาดเล็กพิจารณาแยกกับการวิเคราะห์สัญญาณขนาดใหญ่ ซึ่งพิจารณาเป็นปริมาณทางไฟฟ้ากระแสตรง มอสทรานซิสเตอร์จะมีพฤติกรรมเป็นแรงดันควบคุมแหล่งกำเนิดกระแส (Voltage Controlled Current Source) โดยให้สัญญาณ v_{gs} ทำให้เกิดกระแส $g_m v_{gs}$ ทางด้านขาเดรน ความต้านทานทางอินพุตจะมีค่าสูงมากในทางปฏิบัติในทางอุดมคติถือว่าเป็นอนันต์ความต้านทานที่ทางด้านขาเดรนมีค่าสูง การพิจารณาอย่างง่ายสมมติว่ามีค่าเป็นอนันต์ตามภาพที่ 7 (ก) ข้อเสียของแบบจำลองสัญญาณขนาดเล็กในภาพที่ 7 (ก) คือเป็นการสมมุติว่ากระแสเดรนอยู่ในช่วงอิมิตัวและไม่ขึ้นกับแรงดันเดรน จากหัวข้อที่กล่าวมาข้างต้นพบว่าคุณสมบัติของมอสทรานซิสเตอร์ในช่วงอิมิตัวนั้นจริง ๆ แล้วขึ้นอยู่กับ V_{DS} ในลักษณะเชิงเส้นทำให้แบบจำลองได้เปลี่ยนไปเป็นภาพที่ 7 (ข) โดยมีตัวต้านทาน r_o ต่ออยู่ระหว่างขาเดรนและขาซอร์ส ซึ่งมีค่าประมาณ

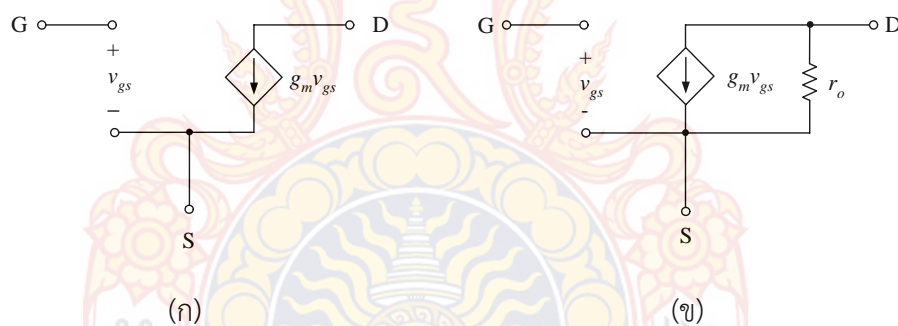
$$r_o \cong \frac{|V_A|}{I_D} \quad (10)$$

โดยที่ V_A เท่ากับ $1/\lambda$ โดยทั่วไปค่า r_o อยู่ในช่วง 10K Ω ถึง 1000K Ω ค่า r_o ที่พิจารณาข้างต้นเป็นการพิจารณาโมสทรานซิสเตอร์ที่ทำงานในช่วงอิมิตัว ซึ่งให้ค่าความต้านทานที่ทางเอาต์พุตมีค่ามาก แต่ขณะที่มอสทรานซิสเตอร์ที่ทำงานในช่วงไม้อิมิตัวนั้นค่าความต้านทานที่ทางออกจะมีค่าเป็น

$$r_o = \frac{1}{g_{ds}} = \frac{\partial V_{ds}}{\partial I_D} \cong \frac{1}{\beta(V_{GS} - V_{TH} - V_{DS})} \quad (11)$$

ค่าพารามิเตอร์ที่สำคัญอีกค่าหนึ่งในการวิเคราะห์สัญญาณขนาดเล็ก คือ ค่าทรานส์คอนดักแตนซ์ (g_m) ซึ่งกำหนดได้คือ

$$g_m = \frac{\partial I_D}{\partial V_{gs}} \quad (12)$$



ภาพที่ 7 แบบจำลองสัญญาณขนาดเล็กของมอสเฟต (ก) ไม่พิจารณาผลของ λ ขณะทำงานในช่วงอิมิตัว (ข) พิจารณาผลของ λ โดยเพิ่มความต้านทานที่ทางออก

ในกรณีที่มอสทรานซิสเตอร์ทำงานในช่วงไม่อิมิตัว จากสมการที่ (12) จะได้

$$g_m = \sqrt{\frac{2K'W}{L} |I_D| (1 + \lambda V_{DS})} \cong \sqrt{\frac{2K'W}{L} |I_D|} \quad (13)$$

จากสมการที่ (13) พบว่าค่าของ g_m ซึ่งเป็นพารามิเตอร์ของสัญญาณขนาดเล็กขึ้นอยู่กับค่ากระแสเดรนเป็นเงื่อนไขการทำงานของสัญญาณขนาดใหญ่ และในกรณีที่มอสทรานซิสเตอร์ทำงานในช่วงไม่อิมิตัวจะได้

$$g_m = \frac{K'W}{L} V_{DS} (1 + \lambda V_{DS}) \cong \frac{K'W}{L} V_{DS} \quad (14)$$

ในกรณีเมื่อฐานรองไม่ได้ต่อกับขาซอร์ส แบบจำลองก็จะเพิ่มรายละเอียดขึ้น แต่สำหรับในการวิจัยนี้ กำหนดให้ฐานรองต่อกับขาซอร์สทุกตัว ดังนั้นแบบจำลองดังกล่าวจึงไม่กล่าวถึง นอกจากนี้ยังได้มีการใช้โปรแกรมสำเร็จรูปวิเคราะห์และเลียนแบบการทำงานของวงจรต่าง ๆ อย่างกว้างขวาง โปรแกรม Spice (Simulation Program with Integrated Circuit Emphasis) เป็นโปรแกรมหนึ่งซึ่งถูกใช้มากและเป็นที่ยอมรับ ถูกคิดค้นพัฒนาจากมหาวิทยาลัย Berkley แห่งรัฐแคลิฟอร์เนีย ประเทศสหรัฐอเมริกา ในโปรแกรม Spice ได้แบ่งรูปแบบจำลอง (Mode) การทำงานของมอสเฟต

ออกเป็น 3 รูปแบบ คือ แบบจำลองระดับหนึ่ง (Level 1 Model) แบบจำลองระดับสอง (Level 2 Model) และแบบจำลองระดับสาม (Level 3 Model)

3.1 แบบจำลองระดับหนึ่ง (Level 1 Model) เป็นแบบจำลองแบบพื้นฐาน ที่ใช้อ้างอิงเป็นสมการต่าง ๆ แบบพื้นฐาน เหมาะสำหรับการคำนวณพื้นฐานทั่วไปที่ไม่ต้องการวิเคราะห์ค่าความผิดพลาด (Error) ต่าง ๆ ซึ่งถ้าต้องการการคำนวณวงจรรายง่าย ๆ หรือแบบไม่ต้องพิจารณาความผิดพลาดแบบจำลองนี้ก็เพียงพอที่จะใช้งานได้ ซึ่งสามารถใช้สำหรับการทำงานของมอสเฟตแบบพื้นฐาน ที่มีความยาวของแชนแนลมากกว่า $10\mu\text{m}$ โดยใช้โมเดลของ H. Shichman and D. Hodges ซึ่งครอบคลุมการทำงานไปถึงโมเดลของ C.T. Sah ด้วย

3.2 แบบจำลองระดับสอง (Level 2 Model) เป็นแบบจำลองที่ต่างจาก (Level 1) อยู่ 2 ส่วน คือ วิธีการคำนวณค่าผลกระทบทางความยาวแชนแนล (Effective Channel Length: λ) และในส่วนของการเปลี่ยนแปลง (Transition) ย่นการทำงานระหว่างช่วงอิ่มตัวและช่วงไม่อิ่มตัว ใช้เวลาการคำนวณการเปลี่ยนแปลง (Transition) การทำงานช่วงอิ่มตัวและช่วงไม่อิ่มตัวมาก หมายถึง วิธีคำนวณการเปลี่ยนแปลงระหว่างรอยต่อของช่วงการนำกระแสอิ่มตัว (Saturation Region) และช่วงการนำกระแสไม่อิ่มตัว (Non-Saturation Region) ในแบบจำลองระดับสองนี้ยังให้ประโยชน์ทางด้านประสิทธิภาพที่ดีกว่า และสนับสนุนการใช้อุปกรณ์ที่มีแชนแนลแคบ (Short Channel) ซึ่งสามารถใช้สำหรับการทำงานของมอสเฟตที่มีความยาวของแชนแนลน้อยกว่า $10\ \mu\text{m}$ ซึ่งเรียกว่า (Short Channel Effect)

3.3 แบบจำลองระดับสาม (Level 3 Model) เป็นแบบจำลองที่ผสมผสานตัวแปรจากการสังเกตเข้าไปด้วย (Semi-Empirical Model) โดยตัวแปรต่าง ๆ ที่เพิ่มเข้ามา (จะมีความสัมพันธ์ไม่ชัดเจน ว่าส่งผลมาจากคุณสมบัติทางกายภาพของมอสทรานซิสเตอร์) ทำให้ประสิทธิภาพดีขึ้น ในแบบจำลองระดับสามนี้ ยังสามารถลดเวลาในการคำนวณการเปลี่ยนแปลง (Transition) ย่นการทำงานระหว่างช่วงการนำกระแสอิ่มตัว และช่วงการนำกระแสไม่อิ่มตัวอีกด้วย

ในการเลือกชนิดของแบบจำลอง สำหรับใช้ในการจำลองการทำงานของวงจรรันโดยทั่วไป จะต้องคำนึงถึงคุณสมบัติทางไฟฟ้าที่จะนำไปประยุกต์ใช้งาน ตัวอย่างเช่น แบบจำลองในระดับหนึ่งเหมาะสมในการใช้วิเคราะห์พื้นฐานโดยผู้ออกแบบ ให้ผลได้ไม่ถูกต้องนัก โดยเฉพาะอย่างยิ่งกับมอสเฟตที่มีขนาดเล็กเพราะโมเดลระดับนี้ ไม่รวมผลของปรากฏการณ์ที่เกิดขึ้นกับมอสเฟตขนาดเล็ก และผลของการนำกระแสในย่านที่ต่ำกว่าแรงดันขีดเริ่ม

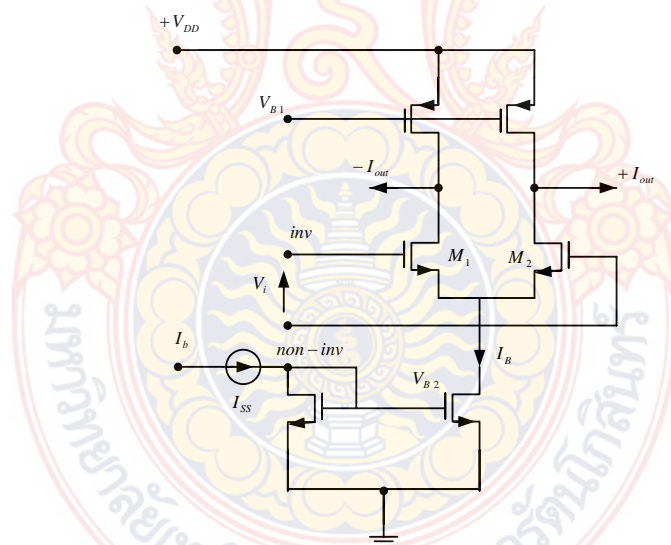
4. ทฤษฎีและหลักการการทำงานของวงจรรขยายความนำหรือโอทีเอ

4.1 ทฤษฎีการทำงานเบื้องต้นของวงจรรขยายความนำหรือโอทีเอ

โอทีเอ (OTA: Operational Transconductance Amplifier) หรือเรียกอีกอย่างว่า วงจรทรานส์คอนดักแตนซ์ (Transconductance Circuit) ซึ่งมีคุณสมบัติคล้ายคลึงกับวงจรเปลี่ยนแรงดันเป็นกระแส (Voltage to Current Circuit) ซึ่งส่วนใหญ่นิยมใช้ในหน่วยประมวลผลทางอนาล็อก (Analog Signal Processing Units) เช่น วงจรคูณหารสัญญาณ วงจรตรวจจับการต่างเฟสของสัญญาณ เป็นต้น นอกจากนี้ยังสามารถนำไปเป็นส่วนหน้าของวงจรรขยายสัญญาณทั่ว ๆ ไป เช่น วงจรภายในของออปแอมป์ วงจรทรานส์คอนดักแตนซ์ที่ใช้งาน เช่น วงจรดิฟเฟอเรนเชียลเพอร์

(Differential Pair) ซึ่งในการวิจัยนี้จะเน้นไปในด้านวงจรวจรโอทีเอชนิดหลายเอาต์พุตที่เป็นแบบมอสทรานซิสเตอร์

วงจรวจรดิฟเฟอเรนเชียลแอมป์แบบที่ใช้มอสทรานซิสเตอร์ (CMOS Differential Pair) เป็นวงจรวจรแบบพื้นฐานโดยใช้มอสทรานซิสเตอร์ 2 ตัว ต่อเป็นวงจรวจรขยายแบบดิฟเฟอเรนเชียลแอมพลิฟายเออร์ (Differential Amplifier) หรือเรียกสั้น ๆ ว่า ดิฟแอมป์ (Diff-Amp) ซึ่งเป็นวงจรวจรที่สำคัญวงจรวจรหนึ่งโดยมีข้อดีและข้อเสีย คือ เป็นวงจรวจรที่มีหลักการทํางานและโครงสร้างที่ไม่ซับซ้อน แต่มีความเป็นเชิงเส้นต่ำ พิจารณาดังภาพที่ 8 แสดงวงจรวจรที่ใช้มอสทรานซิสเตอร์ โดยมี M_1 และ M_2 ทํางานเป็นคู่อิฟแอมป์และมี I_{SS} เป็นแหล่งจ่ายกระแสคงที่



ภาพที่ 8 วงจรวจรคู่อิฟแอมป์ดิฟเฟอเรนเชียลที่เป็นส่วนหน้าของวงจรวจรขยายความนำ

วงจรวจรคู่อิฟแอมป์กรณีที่มีสัญญาณระดับสูง (Large Signal) เข้ามาที่ทรานซิสเตอร์ M_1 และ M_2 ถูกต่อกันแบบคู่อิฟแอมป์ดิฟเฟอเรนเชียลและทำงานในย่านอิ่มตัว (Saturation Region) โดยจะไม่พิจารณาในส่วนของการ Channel Modulation และทรานซิสเตอร์ทั้ง 2 ตัว สมมติว่าผลผลิตขึ้นมารวมกันค่าพารามิเตอร์ภายในเท่ากันทุกประการ จากเงื่อนไขดังกล่าวสามารถเขียนสมการแรงดันอินพุตในเทอมของกระแสเอาต์พุตได้เป็น

$$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2 \quad (15)$$

$$V_{ID} = V_{GS1} - V_{GS2} = \left(\frac{2I_{D1}}{\beta_1} \right)^{1/2} - \left(\frac{2I_{D2}}{\beta_2} \right)^{1/2} \quad (16)$$

$$I_{SS} = I_{D1} + I_{D2} \quad (17)$$

โดยที่ค่าของ $\beta = K(W/L)$ และ $\beta_1 = \beta_2 = \beta$ และแทนสมการที่ (16) ในสมการที่ (15) จะได้สมการ I_{D1} และ I_{D2} ในภาพสมการกำลังสอง (Quadratic) ได้เป็น

$$I_{D1} = \frac{I_{SS}}{2} + \frac{I_{SS}}{2} \left[\frac{\beta V_{ID}^2}{I_{SS}} - \frac{\beta^2 V_{ID}^4}{4I_{SS}^2} \right]^{1/2} \quad (18)$$

$$I_{D2} = \frac{I_{SS}}{2} + \frac{I_{SS}}{2} \left[\frac{\beta V_{ID}^2}{I_{SS}} - \frac{\beta^2 V_{ID}^4}{4I_{SS}^2} \right]^{1/2} \quad (19)$$

จากสมการที่ (17) และสมการที่ (18) นำมาเขียนกราฟแสดงความสัมพันธ์ระหว่าง Normalized กระแสเดรนกับความต่างแรงดันอินพุตแสดงดังภาพที่ 9 และจากสมการที่ (17) ค่าของสมการ Differential Amplifier นั้น ค่าของ I_{D1} จะอยู่ในเทอมของ V_{ID} โดยดิฟเฟอเรนเชียลค่าของ I_{D1} เทียบกับค่า V_{ID} ขณะที่กำหนดให้ค่าความนิ่ง (Quiescent Value) ของ $V_{ID} = 0$ จะได้ค่าดิฟเฟอเรนเชียลทรานคอนดักแตนซ์แสดงดังภาพที่ 8 และเป็นดังสมการที่ (20)

$$g_m = \left. \frac{\partial I_{D1}}{\partial V_{ID}} \right|_{V_{ID}=0} = \left(\frac{\beta I_{SS}}{4} \right)^{1/2} = \left(\frac{K I_{SS} W_1}{4L_1} \right)^{1/2} = \left(\frac{K I_{D1} W_1}{2L_1} \right)^{1/2} \quad (20)$$

จากสมการที่ (20) ค่าทรานส์คอนดักแตนซ์จะมีค่าเป็น Single-End Output Transconductance สามารถหาค่าสมการที่บ่งบอกว่าเป็นค่า Differential Transconductance (g_{md}) ได้จากคุณสมบัติ ดังนี้

$$I_{OD} = I_{D1} - I_{D2} \quad (21)$$

และในกรณีเดียวกันสามารถเขียนสมการ g_{md} ได้เป็น

$$g_m = \left. \frac{\partial I_{D1}}{\partial V_{ID}} \right|_{V_{ID}=0} = (\beta I_{SS})^{1/2} = \left(\frac{K I_{SS} W_1}{L_1} \right)^{1/2} = \left(\frac{2K I_{D1} W_1}{L_1} \right)^{1/2} \quad (22)$$

4.2 วงจรจ่ายกระแสคงที่และวงจรสะท้อนกระแส

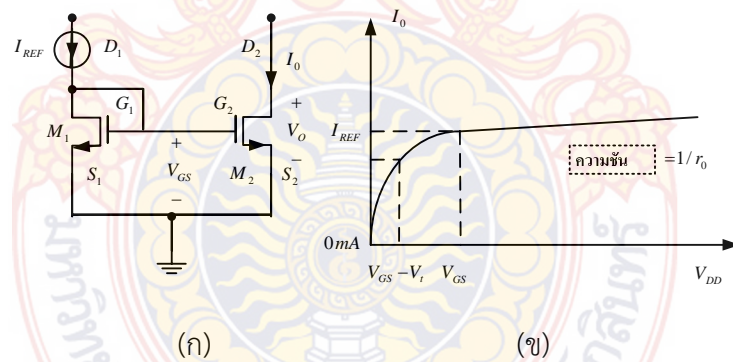
ในวงจรอนุบาลอกทั้งชนิดเอ็นมอสและพีมอส สามารถสร้างกระแสดีซีให้มีสัดส่วนโดยตรงกับกระแสอ้างอิงเพื่อไปอัสทรานซิสเตอร์ในวงจรได้ ส่วนวงจรสร้างกระแสอ้างอิงและกระแสดีซีซึ่งที่หลาย ๆ ส่วนให้มีกระแสไหลเท่ากับแหล่งกำเนิดกระแสอ้างอิง วงจรดังกล่าวถูกเรียกว่า วงจรสะท้อนกระแส (Current Mirror) แสดงดังภาพที่ 9 (ก) วงจรสะท้อนกระแสซึ่งประกอบด้วยมอส M_1 และ M_2 มีแรงดันขีดเริ่มเปลี่ยนแปลง V_t เท่ากันแต่อาจมีอัตราส่วนของ W/L ที่ต่างกันป้อนกระแสอ้างอิง

I_{REF} ให้กับทรานซิสเตอร์ M_1 และกระแสเอาต์พุต I_O อยู่ที่ขาเดรนของ M_2 ซึ่งทำงานในบริเวณพินช์ออฟที่ M_1

$$I_{REF} = K_1 (V_{GS} - V_t)^2 \quad (23)$$

โดยที่ V_{GS} เป็นแรงดันระหว่างขาเกตกับซอร์ส V_{GS} ของ M_1 ซึ่งสอดคล้องกับกระแสเดรน (I_{REF}) เนื่องจาก M_2 ต่อขนาดเท่ากับ M_1 ทำให้แรงดัน V_{GS} ต่อกันระหว่างขาเกตกับซอร์สของ M_2 และ M_1 เท่ากัน ดังนั้น

$$I_o = K_2 (V_{GS} - V_t)^2 \quad (24)$$



ภาพที่ 9 (ก) วงจรกระแสคงที่ (I_{REF}) สะท้อนกระแสเบื้องต้น และ (ข) คุณลักษณะทางเอาต์พุตของวงจรสะท้อนกระแส

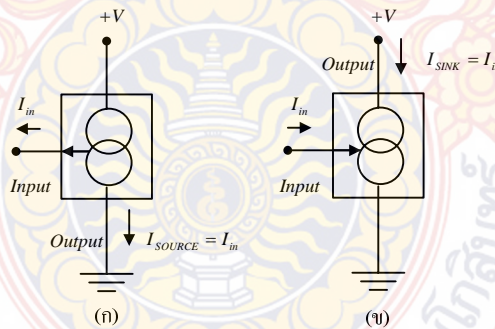
เมื่อสมมติว่าความต้านทานเอาต์พุต r_o ของ M_2 เป็นอนันต์ (ปกติไม่เป็นอนันต์) ดังนั้นรวมสมการที่ (22) กับสมการที่ (23) จะได้

$$I_o = I_{REF} \left(\frac{K_2}{K_1} \right) \quad (25)$$

เมื่อ K_1 และ K_2 ในเทอมของอัตราส่วนของ W/L

$$I_o = I_{REF} \left(\frac{W}{L} \right)_2 \left(\frac{W}{L} \right)_1^{-2} \quad (26)$$

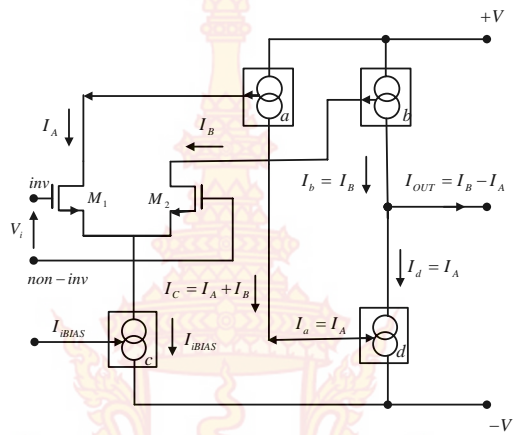
นั่นคือ I_O ในทางอุดมคติมีค่าเท่ากับผลคูณของ I_{REF} กับค่าอัตราส่วนภาพร่างของทรานซิสเตอร์ คือ $(W/L)_2 / (W/L)_1$ ในทางปฏิบัติค่าของ I_O คำนวณจากกรณีที่แรงดันเดรนของ M_2 เท่ากับ V_{GS} เท่านั้น การเปลี่ยนแปลงแรงดันเดรนทำให้กระแส I_O เปลี่ยนแปลงเนื่องจากความต้านทานเอาต์พุต r_o ของ M_2 มีค่าไม่เท่าอนันต์ จากภาพที่ 9 (ข) เห็นว่า I_O กราฟคุณสมบัติ $i_d - v_{DS}$ ของ M_2 สอดคล้องกับ V_{GS} ได้จากกระแสอ้างอิง I_{REF} ไหลผ่าน M_1 และความต้านทานอินพุตของวงจรขึ้นอยู่กับอัตราขยายค่าความนำของโอทีเอหรือขึ้นอยู่กับกระแสไบอัสนั่นเอง จากหลักการดังกล่าวสามารถนำมาสร้างเป็นโอทีเอโดยมีรายละเอียดภายในของวงจรแสดงได้ดังภาพที่ 10 และภาพที่ 11 วงจรสะท้อนกระแสเป็นกลุ่มวงจรย่อยที่สำคัญอีกวงจรหนึ่งในโอทีเอ ทำหน้าที่ส่งผ่านกระแสอินพุตไปยังกระแสเอาต์พุต ภาพที่ 10 แสดงสัญลักษณ์ของวงจรสะท้อนกระแส โดยในภาพที่ 10 (ก) สัญลักษณ์ของวงจรสะท้อนกระแสแบบบวกทำหน้าที่ในการจ่ายกระแสส่วนภาพที่ 10 (ข) สัญลักษณ์ของวงจรสะท้อนกระแสแบบบวกทำหน้าที่ในการดึงกระแส



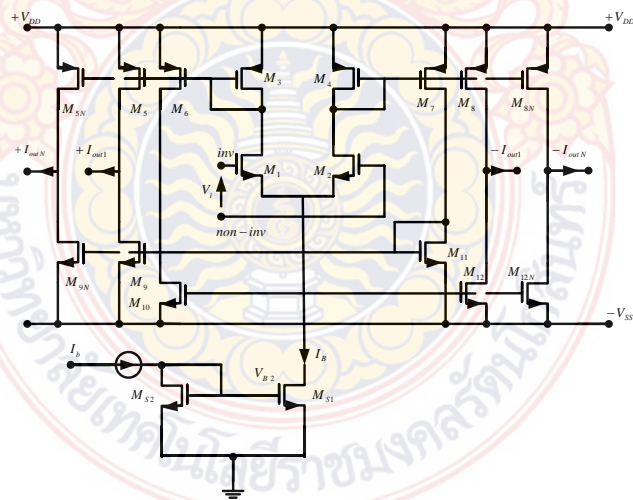
ภาพที่ 10 สัญลักษณ์การสะท้อนกระแส (ก) แบบสะท้อนออก และ (ข) แบบสะท้อนเข้า

4.3 วงจรสมมูลและโครงสร้างของวงจรขยายความนำ

วงจรโอทีเอซึ่งทำหน้าที่เป็นวงจรขยายความนำ จะเปลี่ยนสัญญาณแรงดันอินพุตเป็นกระแสเอาต์พุต ค่าทรานส์คอนดักแตนซ์ g_m ของโอทีเอควบคุมได้โดยกระแสไบอัสจากภายนอกและพัฒนาให้ควบคุมได้ด้วยวิธีการทางอิเล็กทรอนิกส์ จากภาพที่ 11 และ 12 แสดงวงจรสมมูลและโครงสร้างของโอทีเอ ในภาพที่ 12 เป็นวงจรดิฟเฟอเรนเชียลโดย M_1 และ M_2 เป็นอินพุตจะส่งกระแส I_A และ I_B ไปยังวงจรสะท้อนกระแส a และ b ซึ่งวงจรสะท้อน a ส่งกระแสไปยังวงจรสะท้อน d และทำงานเป็นวงจรขับกระแสแตกต่าง จากการเกิดของกระแสอินพุตเป็นวงจรขยายค่าความนำที่ขาเอาต์พุต กระแสเอาต์พุตที่เกิดขึ้นจะมีค่าแตกต่างกันตามวงจรขยายความนำของอินพุต



ภาพที่ 11 โครงสร้างของวงจรสะท้อนกระแสที่ต่อเป็นวงจรขยายความนำ



ภาพที่ 12 โครงสร้างพื้นฐานภายในของโอทีเอชนิดหลายเอาต์พุตแบบซีมอส (CMOS MO-OTA)

สมการกระแสเอาต์พุตและค่าความนำสามารถหาได้ดังสมการที่ (27) และสมการที่ (28)

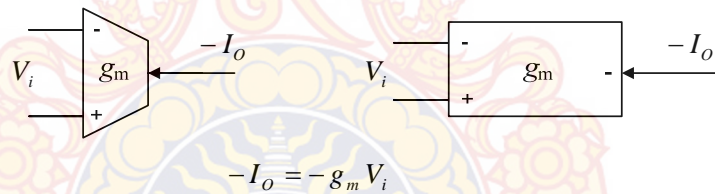
ตามลำดับ

$$I_{OUT} = I_A - I_B = g_m \frac{\beta}{2} V_{INPUT} \quad (27)$$

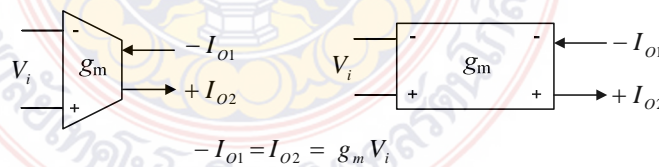
$$g_m = \frac{I_o}{V_{in}} = \sqrt{I_b (\mu_0 C_{ox} W / L)} \quad (28)$$

ภาพที่ 12 ทรานซิสเตอร์ M_3 และ M_4 เป็นวงจรสะท้อนกระแสแบบพื้นฐานทำหน้าที่ควบคุมกระแสไบอัสจากภายนอก เพื่อช่วยให้แก่วงจรขยายสัญญาณผลต่าง $M_1 - M_2$ ที่ขาเดรนของ M_4 โดยทำให้ผลบวกกระแสที่ขาซอร์สของ $M_1 - M_2$ มีค่าเท่ากับกระแสไบอัส กระแสเดรนจากส่วนขยายผลต่าง ๆ $M_1 - M_2$ ถูกจ่ายให้แก่แก่วงจรสะท้อนกระแสแบบวิลสัน (Wilson's Source) $M_5 - M_7$,

M_{11} - M_{13} และ M_8 - M_{10} ใช้เพื่อส่งผ่านไปเป็นกระแสเอาต์พุตของวงจรที่มีค่าเท่ากับผลต่างของกระแสที่ขาเดรนของ M_1 และ M_2 และเนื่องจากวงจรสะท้อนกระแสแบบวิลสันทั้ง 3 วงจร (M_5 - M_7 , M_{11} - M_{13} และ M_8 - M_{10}) จะทำให้มีค่าอิมพีแดนซ์ของเอาต์พุตมีค่าสูงมาก จึงทำให้ส่วนเอาต์พุตอิมพีแดนซ์ของโอทีเอมีค่าที่สูงมากเช่นเดียวกัน และจากภาพที่ 12 เป็นโครงสร้างของวงจรขยายโอทีเอชนิดหลายเอาต์พุตแสดงสัญลักษณ์ได้ดังภาพที่ 13 โดยมีอินพุตที่รับสัญญาณแรงดันทั้งแบบ Inverting หรือ Non-Inverting ซึ่งจะมีเอาต์พุตเพียงเอาต์พุตเดียวด้วยค่า I_O ในทำนองเดียวกันการสร้างวงจรขยายโอทีเอสามารถจัดทำให้มีเอาต์พุตมีหลาย ๆ เอาต์พุตได้โดยรับสัญญาณจากอินพุตตัวเดียวกันดังแสดงในภาพที่ 14 โดยในทางปฏิบัติจะนิยมใช้โอทีเอชนิดหลายเอาต์พุตมากกว่าโอทีเอชนิดเอาต์พุตเดี่ยว เนื่องจากเป็นการประหยัดตัวโอทีเออีกทั้งยังควบคุมเอาต์พุตได้ปริมาณมากขึ้น



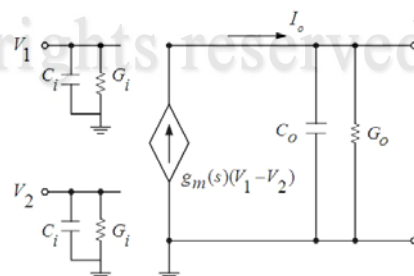
ภาพที่ 13 สัญลักษณ์ของโอทีเอชนิดเอาต์พุตเดี่ยว



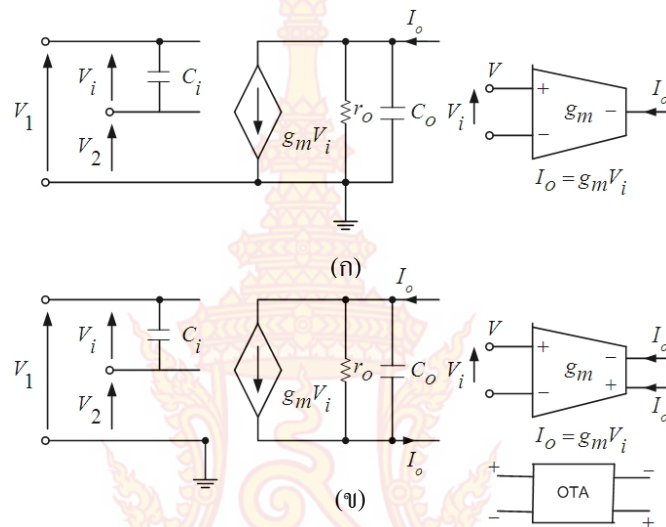
ภาพที่ 14 สัญลักษณ์ของโอทีเอชนิดหลายเอาต์พุต (MO-OTA)

4.4 แบบจำลองสัญญาณขนาดเล็กของวงจรขยายความนำ

จากภาพที่ 15 และภาพที่ 16 (ก) และ (ข) เป็นแบบจำลองสัญญาณขนาดเล็กของวงจรขยายความนำ (โอทีเอ) ทั้งสองชนิด โดยที่ $I_O = g_m V_i$ และมีค่า C_i , C_O และ r_o ตามลำดับ ซึ่งในทางปฏิบัติจะประกอบไปด้วยค่าความต้านทานเอาต์พุตและความจุแฝง โดยจะมีผลต่อการทำงานในเชิงความถี่สูง ๆ ของจุดการทำงานของตัวกรองความถี่



ภาพที่ 15 แบบจำลองสัญญาณขนาดเล็กของวงจรขยายความนำ



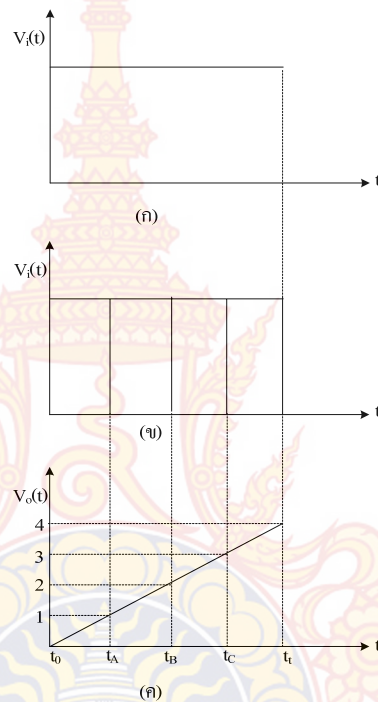
ภาพที่ 16 แบบจำลองสัญญาณขนาดเล็กลงของวงจรมหาความนำ (ก) ชนิดเอาต์พุตเดี่ยว (ข) ชนิดหลายเอาต์พุต

5. ทฤษฎีและหลักการการทำงานของวงจรรวมอินทิเกรเตอร์

วงจรรวมอินทิเกรเตอร์ (Integrator Circuit) เป็นวงจรที่ทำหน้าที่ในการอินทิเกรตสัญญาณซึ่งมีหลักการอยู่ว่า เมื่อป้อนแรงดันอินพุต $V_1(t)$ เข้าไปในวงจรสามารถเขียนสมการของแรงดันเอาต์พุต $V_0(t)$ ที่สัมพันธ์กับแรงดันทางเข้าอินพุต $V_1(t)$ ได้เป็น

$$V_0(t) = \int_{t_0}^t V_1(t) dt + V_0(t_0) \quad (29)$$

โดยที่ $V_0(t)$ คือ ค่าแรงดันเริ่มต้นของเอาต์พุตที่เวลา $t = t_0$ การอินทิเกรตแบบนี้เป็นการอินทิเกรตแบบจำกัดขอบเขต (Definite Integral) ซึ่งทำการอินทิเกรตระหว่าง 2 ขอบเขต โดยมีขอบเขตล่างอยู่ที่ $t = t_0$ หรือเป็นเวลาเริ่มต้นของการอินทิเกรตและขอบเขตบนอยู่ที่ $t = t_1$ หรือเป็นเวลาสุดท้ายของการอินทิเกรต ซึ่งถ้าพิจารณาในทางฟิสิกส์จะพบว่าการอินทิเกรตเป็นกระบวนการของการสะสมพื้นที่ใต้เส้นกราฟทั้งหมดของ $V_1(t)$ ที่เริ่มต้นจากเวลา $t = t_0$ ไปจนถึงเวลาสุดท้าย $t = t_1$ โดยสามารถแสดงลักษณะความสัมพันธ์ได้ดังภาพที่ 17 แสดงให้เห็นอย่างชัดเจนว่าเอาต์พุตของวงจรรวมอินทิเกรเตอร์เปลี่ยนแปลงตามพื้นที่ของสัญญาณอินพุตซึ่งสามารถพิจารณาได้โดยทำการแบ่งรูปคลื่นของสัญญาณอินพุตที่เป็นคลื่นสี่เหลี่ยม แสดงดังภาพที่ 17 (ก) ออกเป็นส่วนๆ ให้แต่ละส่วนมีค่าเท่ากันดังภาพที่ 17 (ข) และจะมีพื้นที่เท่ากับหนึ่งหน่วยที่ตอบสนองเงื่อนไขของสัญญาณอินพุตนี้ ดังนั้นที่เวลา $t = t_A$ จะได้รูปคลื่นเอาต์พุตของวงจรรวมอินทิเกรเตอร์มีค่าเป็น 1 หน่วย และเมื่อเวลา $t = t_B$ มาถึงพื้นที่ของรูปคลื่นอินพุตจะเพิ่มขึ้นเป็น 2 หน่วยเช่นกัน และจะเป็นลักษณะต่อเนื่องไปเรื่อยๆ จนกว่าจะถึงค่าเวลาสุดท้ายของการอินทิเกรต ดังตัวอย่างความสัมพันธ์แสดงดังภาพที่ 17 (ค)



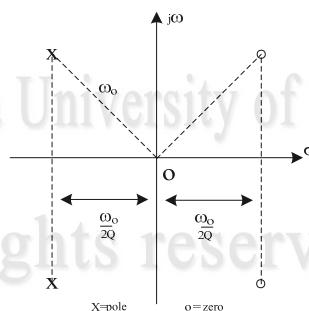
ภาพที่ 17 สัญญาณความสัมพันธ์ของพื้นที่ที่เอาท์พุทของวงจรรินที่เกรเตอร์

จะเห็นได้อย่างชัดเจนว่าเอาท์พุทของวงจรรินที่เกรเตอร์เป็นการแสดงจำนวนรวมของพื้นที่ที่จุดใดๆ ของรูปคลื่นสัญญาณอินพุทและสังเกตจะพบว่ากระบวนการนี้เป็นการสะสมพื้นที่ ซึ่งพื้นที่ที่ถูกสะสมนี้จะถูกบวกเพิ่มจากค่าเริ่มต้นที่เวลานั้นๆ ซึ่งเป็นไปตามสมการที่ (30) และถ้าพิจารณาตัวเก็บประจุแสดงดังภาพที่ 18

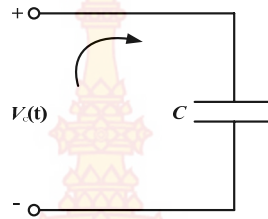
$$C_{\pi} = g_m \tau_F + C_{jE}(V_{BE}) \tag{30}$$

ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin



ภาพที่ 18 ค่าโพลและซีโรบน s-plane ของวงจรรองผ่านทุกความถี่อันดับสอง

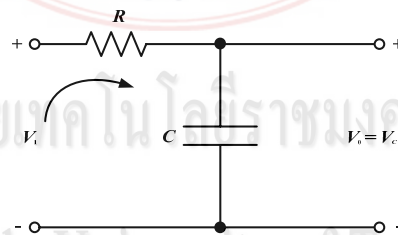


ภาพที่ 19 ความสัมพันธ์ของกระแสและแรงดันของตัวเก็บประจุ

จากภาพที่ 19 สามารถเขียนความสัมพันธ์ของแรงดันชั่วขณะที่เกิดคร่อมตัวเก็บประจุ C กับกระแสชั่วขณะที่ไหลผ่านเข้าไปในตัวเก็บประจุได้ดังนี้

$$V_C(t) = \frac{1}{C} \int_{t_0}^{t_1} I_C(\tau) d\tau + V_C(t_0) \quad (31)$$

เมื่อ $V_C(t_0)$ เป็นค่าแรงดันเริ่มต้นในตัวเก็บประจุ C จากสมการที่ (31) แสดงให้เห็นว่าแรงดันที่เกิดคร่อมตัวเก็บประจุแปรผันตามอินทิกรัลของสัญญาณกระแสที่ไหลผ่านตัวเก็บประจุในขณะนั้น ซึ่งสมการนี้มีลักษณะคล้ายกับสมการที่ (30) ต่างกันที่สมการที่ (30) มีตัวแปรอินพุทและตัวแปรเอาต์พุทเป็นสัญญาณแรงดันทั้งคู่ ในขณะที่สมการที่ (31) มีตัวแปรอินพุทเป็นสัญญาณกระแสและตัวแปรเอาต์พุทเป็นสัญญาณแรงดันที่สัมพันธ์กับตัวเก็บประจุ C เพื่อแปลงความสัมพันธ์ของสมการที่ (31) ให้สอดคล้องกับสมการที่ (30) คือ ทำให้ความสัมพันธ์ของตัวแปรอินพุทและเอาต์พุทอยู่ในรูปของแรงดันทั้งคู่ จึงได้ทำการปรับปรุงวงจรขึ้นใหม่โดยการต่อความต้านทานเพิ่มเข้าไปแสดงดังภาพที่ 20



ภาพที่ 20 วงจรอินทิเกรเตอร์เบื้องต้น

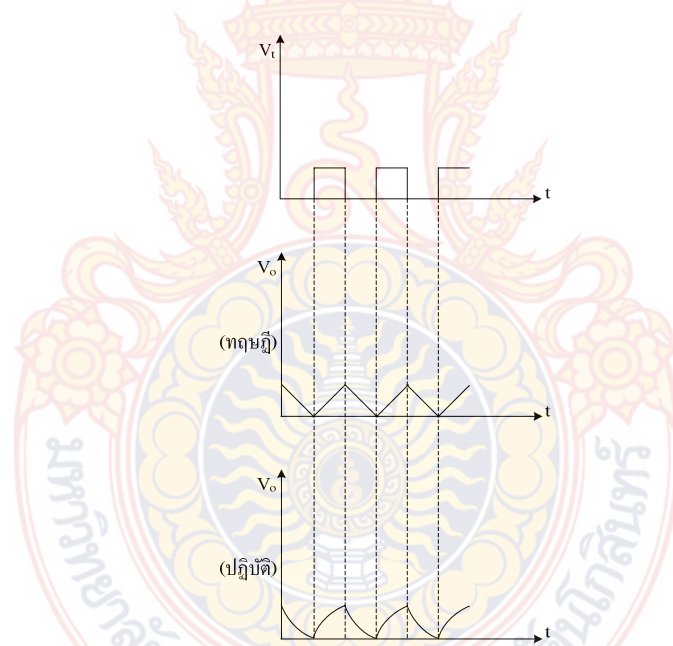
โดยแรงดันอินพุท $V_1(t)$ และความต้านทาน R เป็นตัวควบคุมกระแส $I_C(t)$ ที่ไหลผ่านตัวเก็บประจุ C ซึ่งมีค่าดังนี้

$$I_C(t) = \frac{V_1(t)}{R} \quad (32)$$

เมื่อแทนค่าของ $I_C(t)$ ที่ได้นี้ลงไปในสมการที่ (31) จะได้ว่า

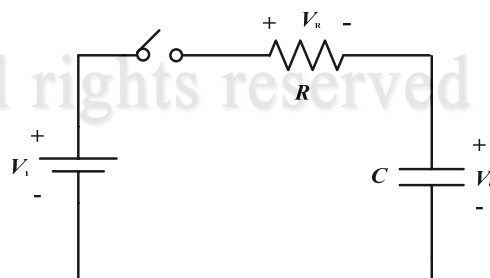
$$V_C(t) = \frac{1}{RC} \int_{t_0}^t V_1(\tau) d\tau + V_C(t_0) \quad (33)$$

จะเห็นได้ว่าสมการที่ (33) มีตัวแปรอินพุตและตัวแปรเอาต์พุตเป็นแรงดัน ดังนั้นจึงสามารถนำคุณสมบัติของวงจร RC ไปประยุกต์เป็นวงจรอินทิเกรเตอร์ได้

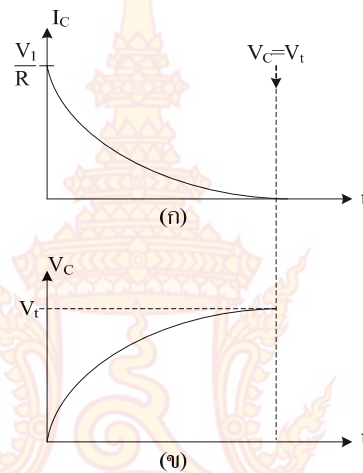


ภาพที่ 21 ลักษณะของสัญญาณทางเอาต์พุตของวงจร

แต่เป็นที่ทราบกันดีว่าการทำงานของวงจรอินทิเกรเตอร์ในทางอุดมคตินั้น เมื่อป้อนสัญญาณอินพุตเป็นสัญญาณสี่เหลี่ยมแสดงดังภาพที่ 21 วงจรจะให้ค่าเอาต์พุตเป็นสัญญาณสามเหลี่ยมที่มีความเป็นเชิงเส้น แต่วงจร RC ที่แสดงดังภาพที่ 20 นั้น มีอัตราการเก็บประจุ (Charge) และคายประจุ (Discharge) ที่ไม่เป็นเชิงเส้น แต่อยู่ในรูปของเอ็กซ์โพเนนท์ (Exponent) ซึ่งมีสาเหตุมาจากวงจร RC มีอัตราการเก็บประจุและอัตราการคายประจุไม่คงที่ ซึ่งสามารถพิจารณาได้จากวงจรที่แสดงดังภาพที่ 22



ภาพที่ 22 การทำงานของวงจร RC

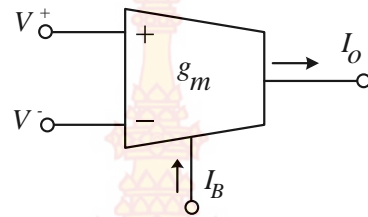


ภาพที่ 23 กราฟแสดงการทำงานของวงจร RC

จากภาพที่ 23 สามารถพิจารณาได้ดังนี้ คือ ทันทีที่สวิตช์ปิดลงประจุบน C จะมีค่าเป็นศูนย์ จึงทำให้แรงดันที่ตกคร่อมตัวเก็บประจุหรือ V_C มีค่าเป็นศูนย์ ส่วนแรงดันที่ตกคร่อมความต้านทาน R จะแปรตามผลต่างระหว่างแรงดันอินพุท V_1 กับแรงดันที่ตกคร่อมตัวเก็บประจุ V_C ดังนั้นเมื่อ I_C มีค่าเท่ากับศูนย์ กระแสที่ทำหน้าที่ในการชาร์จตัวเก็บประจุ C จึงมีค่าสูงสุดแสดงดังภาพที่ 23 (ก) และในขณะที่ C ได้รับการชาร์จประจุ V_C จะมีค่าเพิ่มขึ้นทำให้ค่าของกระแสที่ใช้ในการชาร์จประจุให้กับ C มีค่าลดลงเมื่อกระแสในการชาร์จประจุลดลง จึงทำให้อัตราการชาร์จประจุลดลงด้วย ดังนั้นรูปคลื่นเอาต์พุทที่ได้จึงมีลักษณะแสดงดังภาพที่ 23 (ข) เมื่อให้สัญญาณอินพุทที่ป้อนเข้ามามีความต่อเนื่องดังภาพที่ 21 ก็จะทำให้สัญญาณเอาต์พุทที่ได้มีลักษณะไม่เป็นเส้นตรงนั่นเอง จากการที่ได้อธิบายตามภาพนี้พบว่า การที่ไม่สามารถทำการชาร์จประจุให้เป็นเชิงเส้นได้นั้น มีสาเหตุมาจากกระแสที่ใช้ในการชาร์จประจุ C มีค่าคงที่ได้้อัตราการชาร์จประจุก็จะมีค่าคงที่ก็จะทำให้ค่าแรงดันเอาต์พุทที่มีความเป็นเชิงเส้นและเพื่อต้องการทำให้ได้ค่ากระแสในการชาร์จประจุ C คงที่ จึงได้มีการนำวงจรทรานส์คอนดักเตอร์ (Transconductor) ซึ่งทำหน้าที่ในการแปลงแรงดันทางด้านอินพุทไปเป็นกระแสทางด้านเอาต์พุท ซึ่งสามารถเขียนเป็นสมการง่ายๆ ได้ดังนี้

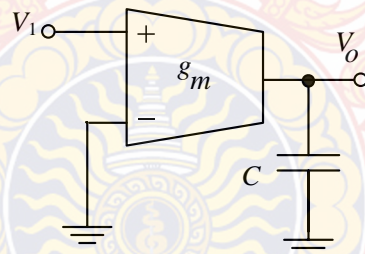
$$I_0 = g_m (V^+ - V^-) \quad (34)$$

โดยที่ g_m หรือ Transconductance Gain นี้สามารถปรับค่าได้โดยใช้การไบอัสกระแสไฟตรง I_B จากภายนอก ซึ่งถ้าใช้ g_m เป็นตัวแปรการปรับ I_B ก็จะเป็นการใช้ในการควบคุมหรือกำหนดคุณลักษณะของวงจรเอง ซึ่งสัญลักษณ์แสดงดังภาพที่ 24



ภาพที่ 24 สัญลักษณ์ของวงจรทรานส์คอนดักเตอร์หรือโอทีเอ

บางครั้งค่า I_B อาจไม่มีในสัญลักษณ์ก็ได้ ในส่วนของการนำไปใช้งานในวงจรลิเนียร์นั้น I_B ก็คือแหล่งจ่ายไฟตรงที่ใช้ในการควบคุม g_m ดังนั้นถ้านำค่าทรานส์คอนดักต์แทนขึ้นไปใส่แทนค่า R จึงเรียนวงจรนี้ว่า $g_m C$ อินทิเกรเตอร์ แสดงดังภาพที่ 25



ภาพที่ 25 วงจร $g_m C$ อินทิเกรเตอร์พื้นฐาน

แต่ในการนำไปปฏิบัติจริงๆ นั้น มีหลักด้วยกันสามอย่างที่เป็นตัวกำหนดการใช้ ทรานส์คอนดักเตอร์ในวงจรลิเนียร์ กล่าวคือ ความเป็นเชิงเส้นของ g_m ความไม่คงที่ของ g_m ในเรื่องอุณหภูมิและค่าความเก็บประจุแฝงที่เป็นตัวจำกัดช่วงความถี่

6. วงจรกรองความถี่หลายหน้าที่

วงจรกรองสัญญาณหลายหน้าที่หรือวงจรกรองความถี่หลายหน้าที่ (Universal Filter) เป็นวงจรกรองที่มีรูปสมการของทรานส์เฟอร์ฟังก์ชันเป็นฟังก์ชันไบควอดเรติก (Biquadratic Function) หรือเรียกสั้นๆ ว่าไบควอด ซึ่งมีรูปแบบมาตรฐานของสมการดังแสดงต่อไปนี้

$$T(s) = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (35)$$

เมื่อ ω_p คือ ค่าความถี่ของโพล (Pole frequency)

a_0, a_1, a_2 คือ สัมประสิทธิ์ของจำนวนเศษ

Q_p คือ ค่าควอลิตี้แฟกเตอร์ของโพล (Pole quality factor)

และค่าความถี่ ω_p ค่า Q_p จะเป็นตัวกำหนดตำแหน่งของโพล ดังสมการที่ (36)

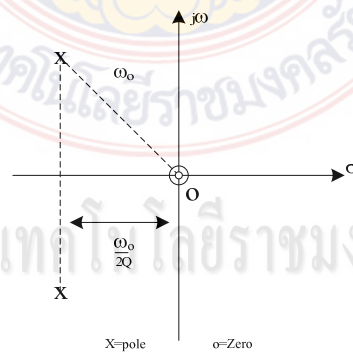
$$p_1, p_2 = -\frac{\omega_p}{2Q_p} \pm j\omega_p \sqrt{1 - \left(\frac{1}{4Q_p^2}\right)} \quad (36)$$

ฟังก์ชันไปควอดราติกข้างต้น สามารถให้ฟังก์ชันเป็นวงจรรองความถี่ต่ำผ่าน วงจรรองความถี่สูงผ่าน วงจรรองความถี่ที่ต้องการผ่าน วงจรรองความถี่ที่ต้องการออกและวงจรรองผ่านทุกความถี่ ได้จากทรานสเฟอ์ฟังก์ชันเดียวกัน โดยการกำหนดจากสัมประสิทธิ์ของจำนวนเศษซึ่งเป็นตัวกำหนดทรานสมิชันซีโร (Transmission Zero) ของวงจรรองความถี่อันดับที่สอง ดังนั้นจึงเป็นตัวกำหนดชนิดของฟังก์ชันของการกรองความถี่นั่นเอง

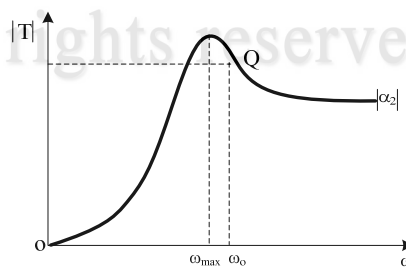
6.1 กรณีที่ค่าซีโรทั้งสองของสมการมีตำแหน่งบนระนาบ s (s -plane) ที่ $s = 0$ แสดงดังภาพที่ 26 โดยสมการที่ (35) จะให้ฟังก์ชันการถ่ายโอนของวงจรรองความถี่สูงผ่านอันดับสองโดยมีรูปแบบคือ

$$T(s) = \frac{a_2 s^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (37)$$

เมื่อ a_2 คือ ค่าอัตราขยายความถี่สูง (High-frequency gain) และ ω_p คือ ค่าความถี่เรโซแนนซ์ (Resonant frequency) กราฟการตอบสนองทางขนาดเชิงความถี่ แสดงดังภาพที่ 27



ภาพที่ 26 ค่าโพลและซีโรบน s -plane ของวงจรรองความถี่สูงผ่านอันดับสอง

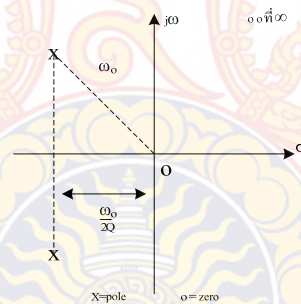


ภาพที่ 27 การตอบสนองทางขนาดเชิงความถี่ของวงจรรองความถี่สูงผ่านอันดับสอง

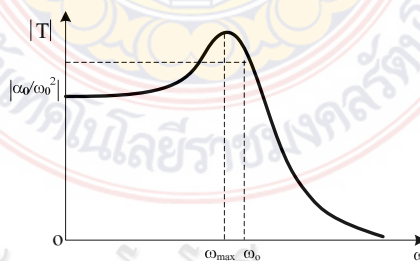
6.2 กรณีที่ค่าซีโรทั้งสองของสมการมีตำแหน่งบน s-plane ที่ $s = \infty$ แสดงดังภาพที่ 28 โดยสมการที่ (35) จะให้ฟังก์ชันการถ่ายโอนของวงจรกรองความถี่ต่ำผ่านอันดับสองโดยมีรูปแบบคือ

$$T(s) = \frac{a_0}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (38)$$

เมื่อ a_0 / ω_p^2 คือ อัตราขยายไฟตรง (DC gain) กราฟการตอบสนองทางขนาดเชิงความถี่ของวงจร แสดงดังภาพที่ 29



ภาพที่ 28 ค่าโพลและซีโรบน s-plane ของวงจรกรองความถี่ต่ำผ่านอันดับสอง



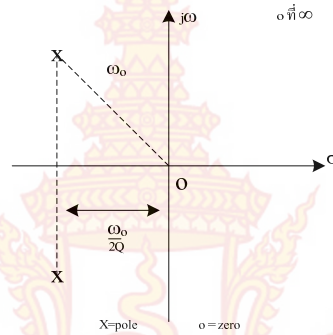
ภาพที่ 29 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองความถี่ต่ำผ่านอันดับสอง

6.3 กรณีที่ค่าซีโรของสมการมีตำแหน่งบน s-plane ที่ $s = 0$ หนึ่งตำแหน่ง และอีกหนึ่งตำแหน่งที่ $s = \infty$ แสดงดังภาพที่ 30 โดยสมการที่ (35) จะให้ฟังก์ชันการถ่ายโอนของวงจรกรองความถี่ที่ต้องการผ่านอันดับสอง โดยมีรูปแบบ คือ

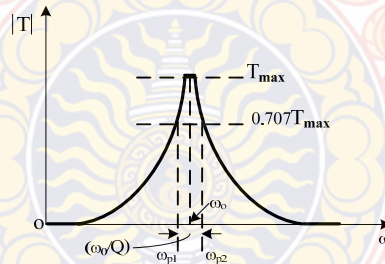
$$T(s) = \frac{a_1 s}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (39)$$

เมื่อ $a_1 Q_p / \omega_p$ คือ อัตราขยายที่ความถี่ศูนย์กลาง (Center-frequency gain) และผลตอบสนองทางขนาดเชิงความถี่จะมีค่าสูงสุด (peak) ที่ $\omega = \omega_p$ หรือค่าความถี่ศูนย์กลางของวงจร

ซึ่งจะมีค่าเท่ากับความถี่ของโพลของสมการ กราฟการตอบสนองทางขนาดเชิงความถี่ของวงจร แสดงดังภาพที่ 31



ภาพที่ 30 ค่าโพลและซีโรบน s-plane ของวงจรกรองความถี่ที่ต้องการผ่านอันดับสอง



ภาพที่ 31 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองความถี่ที่ต้องการผ่านอันดับสอง

6.4 กรณีที่ค่าซีโรของสมการมีตำแหน่งอยู่บนแกน $j\omega_p$ ของ s-plane แสดงดังภาพที่ 32 โดยสมการที่ (35) จะให้ฟังก์ชันการถ่ายโอนของวงจรกรองความถี่ที่ต้องการออกอันดับสองโดยมีรูปแบบดังนี้

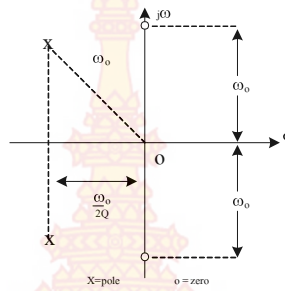
ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

$$T(s) = a_2 \frac{s^2 + \omega_p^2}{s^2 + \frac{\omega_p}{Q}s + \omega_p^2} \quad (40)$$

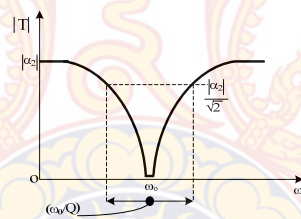
Copyright © by Rajamangala University of Technology Rattanakosin

เมื่อค่าอัตราขยายความถี่สูงของวงจรมีค่าเท่ากับ a_2 และกราฟการตอบสนองทางขนาดเชิงความถี่ของวงจรแสดงดังภาพที่ 33 โดยที่ค่า ω_p นี้ เป็นที่รู้จักกันในอีกชื่อหนึ่งว่า “ความถี่นอตช์” (Notch frequency)

All rights reserved



ภาพที่ 32 ค่าโพลและซีโรบน s-plane ของวงจรกรองความถี่ที่ต้องการออกอันดับสอง



ภาพที่ 33 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองความถี่ที่ต้องการออกอันดับสอง

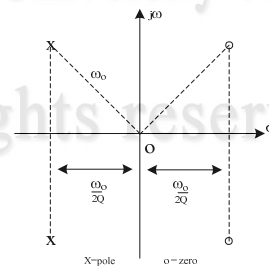
6.5 กรณีที่ค่าซีโรของสมการทั้งสองมีค่าตำแหน่งอยู่ทางด้านขวามือของ s-plane โดยมีความสมมาตรกับโพลแสดงดังภาพที่ 34 โดยสมการที่ (35) จะให้ฟังก์ชันการถ่ายโอนของวงจรกรองผ่านทุกความถี่อันดับสองโดยมีรูปแบบดังนี้

$$T(s) = a_2 \frac{s^2 - \frac{\omega_p}{Q_p} s + \omega_p^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \tag{41}$$

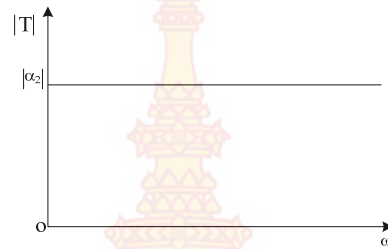
เมื่อ $|a_2|$ คือ ค่าอัตราขยายแบบราบ (Flat Gain) ของวงจร กราฟการตอบสนองทางขนาดและเฟสเชิงความถี่ของวงจรแสดงดังภาพที่ 35 และภาพที่ 36 ตามลำดับ

ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลธัญบุรี

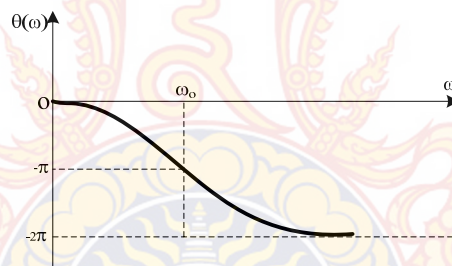
All rights reserved



ภาพที่ 34 ค่าโพลและซีโรบน s-plane ของวงจรกรองผ่านทุกความถี่อันดับสอง



ภาพที่ 35 การตอบสนองทางขนาดเชิงความถี่ของวงจรกรองผ่านทุกความถี่อันดับสอง



ภาพที่ 36 การตอบสนองทางเฟสเชิงความถี่ของวงจรกรองผ่านทุกความถี่อันดับสอง

จากที่กล่าวมาข้างต้นจะสังเกตว่า ชนิดของฟังก์ชันกรองความถี่สามารถเลือกเปลี่ยนได้ โดยการกำหนดที่สัมประสิทธิ์จำนวนเศษของโพลีโนเมียลของไบควอดเรติกทรานสเฟอร์ฟังก์ชัน

7. ค่าความไวของอุปกรณ์

วิธีการหนึ่งที่สามารถบอกได้ว่าวงจรกรองความถี่ที่ออกแบบมานั้นมีประสิทธิภาพดีหรือไม่ก็คืออุปกรณ์ (Components) ที่ใช้ในวงจร ซึ่งอุปกรณ์ที่ใช้ในวงจรกรองความถี่โดยปกติแล้วจะมีความผิดพลาดเปลี่ยนแปลงตามองค์ประกอบต่างๆ เช่น อุณหภูมิ ความชื้น หรือความผิดพลาดของอุปกรณ์เอง ถ้าต้องการให้วงจรมีประสิทธิภาพสูงองค์ประกอบของวงจรจะต้องไม่เปลี่ยนแปลงเลย แต่ในทางปฏิบัติไม่เป็นเช่นนั้นและเกิดความเปลี่ยนแปลงอยู่เสมอ จึงจำเป็นที่จะต้องรู้ถึงค่าของความเปลี่ยนแปลงที่มีผลต่อวงจรดังกล่าว ซึ่งจะเรียกวิธีนี้ว่า “การวิเคราะห์ค่าความไว” ถ้ามีการออกแบบที่ดีแล้วจะสามารถประหยัดต้นทุนได้มาก เพราะไม่จำเป็นต้องใช้อุปกรณ์ที่แพงเกินความจำเป็น วงจรกรองความถี่ฟังก์ชันไบควอดเรติก สามารถเขียนอยู่ในรูปมาตรฐานได้เป็น

$$T(s) = K \frac{s^2 + \frac{\omega_z}{Q_z} s + \omega_z^2}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (42)$$

All rights reserved

ความไวตัวแรกที่พิจารณา คือ ความไวของ ω_p จะเปลี่ยนเมื่อความต้านทาน R เปลี่ยนโดยการเปลี่ยนของ ω_p ต่อหน่วย $\frac{\Delta\omega_p}{\omega_p}$ ต่อการเปลี่ยนไปต่อหน่วย $\frac{\Delta R}{R}$ ในรูปคณิตศาสตร์เขียนได้เป็น

$$S_R^{\omega_p} = \lim_{\Delta R \rightarrow 0} \frac{\frac{\Delta\omega_p}{\omega_p}}{\frac{\Delta R}{R}} \quad (43)$$

$$= \frac{R}{\omega_p} \frac{\partial\omega_p}{\partial R} \quad (44)$$

ซึ่งมีความหมายเดียวกันกับ

$$S_R^{\omega_p} = \frac{\partial(\ln \omega_p)}{\partial(\ln R)} \quad (45)$$

เมื่อทราบดีแล้วว่าราคาของการผลิตอุปกรณ์ขึ้นอยู่กับ % ของความผิดพลาดเปลี่ยนแปลง $(100x \frac{\Delta R}{R})$ ซึ่งสามารถหาได้จากสมการที่ (43) ส่วนในกรณีของความไวของตัวแปรอื่น เช่น ω_z, Q_p, Q_z และ K ต่ออุปกรณ์อื่นๆ ของ Network จะคิดด้วยวิธีเดียวกัน เช่น

$$S_C^{\omega_p} = \frac{C}{\omega_p} \frac{\partial\omega_p}{\partial C} \quad S_R^{Q_p} = \frac{R}{Q_p} \frac{\partial Q_p}{\partial R} \quad S_K^R = \frac{R}{Q_p} \frac{\partial K}{\partial R} \quad (46)$$

จากสมการที่ (45) สามารถสรุปได้เป็นสมการมาตรฐานโดยตัวแปรค่าความไว P ต่อค่าอุปกรณ์ X ได้เป็น

$$S_X^P = \frac{X}{P} \frac{\partial P}{\partial X} = \frac{\partial(\ln P)}{\partial(\ln X)} \quad (47)$$

ถ้า P ไม่เป็นฟังก์ชันของ X (เช่น $P =$ ค่าคงที่) ดังนั้น

$$S_X^P = 0 \quad (48)$$

ถ้า $P = CX$ โดยที่ C เป็นค่าคงที่

$$S_X^{CX} = \frac{\partial(\ln CX)}{\partial(\ln X)} = \frac{\partial(\ln C)}{\partial(\ln X)} + \frac{\partial(\ln X)}{\partial(\ln X)} = 1 \quad (49)$$

และยังมีความสัมพันธ์อื่นๆ เช่น

$$S_X^P = -S_X^{1/P} \quad (50)$$

ซึ่งถ้าพิจารณาจากสมการที่ (45) ก็จะพิจารณาได้เช่นเดียวกัน คือ

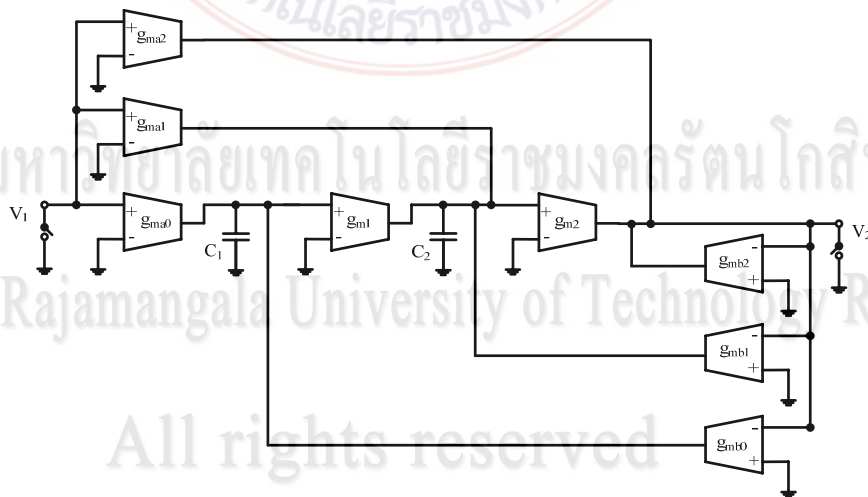
$$-S_X^{1/P} = -\frac{\partial(\ln 1/P)}{\partial(\ln X)} = -\frac{\partial(-\ln P)}{\partial(\ln X)} = S_X^P \quad (51)$$

8. งานวิจัยที่เกี่ยวข้อง

ในอดีตวงจรรองความถี่อันดับสองแบบแอกทีฟที่มีอินพุทอิมพีแดนซ์สูง เป็นวงจรที่ได้รับความสนใจ เนื่องจากวงจรสามารถต่อแบบคาสเคดกันเพื่อสร้างเป็นวงจรรองความถี่ที่มีอันดับสูงได้ง่าย ซึ่งในขณะเดียวกันวงจรรองความถี่ที่ใช้ตัวเก็บประจุแบบต่อกราวด์เป็นวงจรที่เหมาะสมกับการนำไปสร้างเป็นวงจรรวมได้ง่าย โดยวงจรรองความถี่ในรูปแบบแรงดันหรือรูปแบบกระแสที่ใช้วงจรโอทีเอเป็นอุปกรณ์พื้นฐานถูกนำเสนอเป็นบทความต่าง ๆ ดังนี้

8.1 งานวิจัยของ Nawrocki และ Klein

Nawrocki และ Klein (Nawrocki R. and U. Klein, 1986) ได้นำเสนอวงจรรองความถี่หลายหน้าที่แบบไบควอด แสดงได้ดังภาพที่ 37 วงจรดังกล่าวใช้โอทีเอ 8 วงจร และตัวเก็บประจุแบบต่อกราวด์ 2 ตัว โดยไม่มีการใช้ตัวต้านทานในวงจร



ภาพที่ 37 วงจรรองความถี่หลายหน้าที่แบบไบควอดโดยใช้โอทีเอโดย Nawrocki และ Klein

การทำงานเริ่มจาก C_1 , g_{m1} และ C_2 , g_{m2} เป็นส่วนของวงจรอินทิเกรเตอร์ค่าแรงดันอินพุทของ g_{m1} และ g_{m2} เป็นผลมาจากค่าผลรวมของกระแสเอาต์พุทของโอทีเอ ที่ไหลผ่านตัวเก็บประจุ C_1 และ C_2 สำหรับฟังก์ชันการถ่ายโอนแบบไบควอดเดอริกจะถูกกำหนดโดย

$$H(s) = \frac{V_2}{V_1} = \frac{a_2 s^2 + a_1 s + a_0}{b_2 s^2 + b_1 s + b_0} \quad (52)$$

โดยที่ $a_0 = g_{ma0} g_{m1} g_{m2}$, $a_1 = g_{ma1} g_{m2} C_1$, $a_2 = g_{ma2} C_1 C_2$, $b_0 = g_{mb0} g_{m1} g_{m2}$, $b_1 = g_{mb1} g_{m2} C_1$ และ $b_2 = g_{mb2} C_1 C_2$

ค่าสัมประสิทธิ์ a_i และ b_i สามารถแยกกันปรับค่าได้ผ่านทางค่าทรานสคอนดักแตนซ์ g_{mai} และ g_{mbi} ถ้ากำหนดให้ค่าทรานสคอนดักแตนซ์ $g_{m1} = g_{m2} = g_m$ และค่าตัวเก็บประจุ $C_1 = C_2 = C$ จากสมการที่ (52) สามารถเขียนใหม่ได้เป็น

$$H(s') = \frac{g_{ma2} s'^2 + g_{ma1} s' + g_{ma0}}{g_{mb2} s'^2 + g_{mb1} s' + g_{mb0}} \quad (53)$$

โดยที่ $s' = s * C / g_m$

ค่าการตอบสนองทางความถี่ของวงจรรองความถี่สามารถปรับให้เป็นเชิงเส้นโดยการปรับค่าทรานสคอนดักแตนซ์ g_m และจากสมการที่ (52) สามารถแสดงตัวเป็นฟังก์ชันการถ่ายโอนของวงจรรองความถี่ทั้ง 5 รูปแบบ ภายใต้เงื่อนไขดังนี้

วงจรรองความถี่ต่ำผ่าน	:	$a_1 = a_2 = 0$
วงจรรองความถี่สูงผ่าน	:	$a_0 = a_1 = 0$
วงจรรองความถี่ที่ต้องการผ่าน	:	$a_0 = a_2 = 0$
วงจรรองความถี่ที่ต้องการออก	:	$a_1 = 0$ และ $a_0 = a_2$
วงจรรองผ่านทุกความถี่	:	$a_0 = b_0, a_1 = -b_1$ และ $a_2 = b_2$

นอกจากนี้ (Nawrocki R. and U. Klein, 1986) ยังได้นำเสนอผลการทดลองเพื่อพิสูจน์ความสามารถของวงจรรองความถี่แบบไบควอด โดยใช้วงจรรองความถี่ที่ต้องการผ่านมาทำการทดลองและสมมติให้ g_{ma0} และ g_{ma2} เท่ากับ 0 ค่าฟังก์ชันการถ่ายโอนสามารถเขียนได้เป็น

$$H(s') = \frac{g_{ma1} s'}{g_{mb2} s'^2 + g_{mb1} s' + g_{mb0}} = H_0 * \frac{\omega_r' * s'}{s'^2 + \omega_r' / Q * s' + \omega_r'} \quad (54)$$

ค่าแอมพลิจูดของค่าความถี่ (ω_r') ค่าตัวประกอบคุณภาพ (Q) และค่าพารามิเตอร์การขยาย (H_0) สามารถเขียนได้เป็น

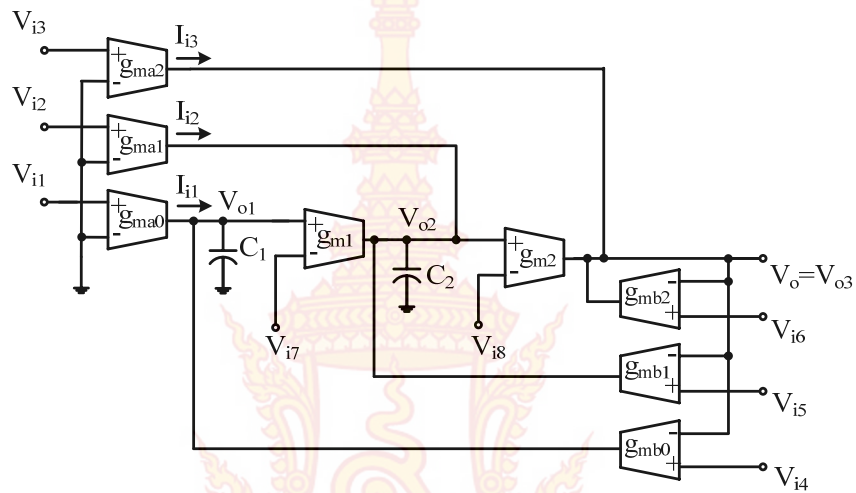
$$\omega_r'^2 = \frac{g_{mb0}}{g_{mb2}} \quad Q^2 = \frac{g_{mb0}g_{mb2}}{g_{mb1}^2} \quad H_0 = \frac{g_{ma1}}{g_{mb1}} * \frac{1}{Q} \quad (55)$$

ค่าตัวประกอบคุณภาพ (Q) สามารถปรับค่าได้โดยการปรับค่าทรานสคอนดักแตนส์ g_{b1} ส่วนความถี่ ω_r สามารถปรับค่าได้โดยปรับค่าของเศษ $g_m / C : \omega_r = g_m / C * \omega_r'$ นอกจากนี้ยังสามารถปรับช่วงการขยายสูงสุดของวงจรรองความถี่ที่ต้องการผ่านโดยการปรับ ทรานสคอนดักแตนส์ g_{ma1} โดยไม่มีผลกระทบกับการปรับค่า ω_r และ Q และจากงานวิจัยของ Nawrocki และ Klein พบว่าค่าความถี่และตัวประกอบคุณภาพสามารถปรับค่าได้โดยปรับค่ากระแสไบอัสและยังได้เสนอแนวทางในการออกแบบวงจรรองความถี่อันดับสูงขึ้นไปว่า สามารถทำได้โดยการเพิ่มตัวเก็บประจุตามจำนวนของโอทีเอทีซีและการต่อแบบคาสเคดหลายวงจรเข้าด้วยกัน

8.2 งานวิจัยของ Yichuang Sun

จากงานวิจัยของ Nawrocki และ Klein มีการวิจัยต่อเนื่องต่างๆ มากมาย ทั้งในส่วนของวงจรในรูปแบบแรงดันและรูปแบบกระแส พบว่าสามารถนำโอทีเอมาใช้ในการสร้างวงจรที่สามารถตอบสนองการทำงานของวงจรรองความถี่ต่ำผ่าน (Low Pass Filter หรือ LPF) วงจรรองความถี่สูงผ่าน (High Pass Filter หรือ HPF) วงจรรองความถี่ที่ต้องการผ่าน (Band Pass Filter หรือ BPF) วงจรรองความถี่ที่ต้องการออก (Band Reject Filter หรือ BRF) และวงจรรองความถี่ทั้งหมด (All Pass Filter หรือ APF) โดยไม่ต้องมีการเพิ่มตัวเก็บประจุและไม่มีผลเนื่องจากความสมพงค์กันของอุปกรณ์ การใช้โครงสร้างแบบลูปีนทีเกรเตอร์ 2 วงจร ในการสร้างวงจรรองความถี่หลายหน้าที่ ซึ่งใช้โอทีเอจำนวนน้อยกว่าวงจรของ Nawrocki-Klein วงจรรองความถี่ที่ใช้โครงสร้างแบบลูปีนทีเกรเตอร์ 2 วงจรได้รับความนิยมมาก (Nawrocki R. and U. Klein, 1986, Sun Y, 1998, Bialko M. and R.W. Newcomb, 1971, Contreras R. A. and J.K. Fidler, 1980, Urbas A. and J. Osowski, 1982, Geiger R. L. and J. Ferrell, 1983, Malvar H. S, 1984, Geiger R. L. and E. Sanchez-Sinencio, 1985, Chang C.M. and P.C. Chen, 1991, Sun Y. and J.K. Fidler, 1993, Sun Y. and J.K. Fidler, 1993, Sun Y. and J.K. Fidler, 1995 และ Sun Y. and J.K. Fidler, 1996) ส่วนวงจรรองความถี่แบบแอกทีฟที่ใช้เพียงโอทีเอและตัวเก็บประจุ โดยปราศจากการใช้ออปแอมป์และตัวต้านทานได้เคยมีการทดสอบแล้วใน (Sun Y. and J.K. Fidler, 1996)

ในปี 1998 Yichuang Sun (Sun Y, 1998) ได้นำเสนอวงจรรองความถี่ที่ใช้โครงสร้างแบบลูปีนทีเกรเตอร์ 2 วงจร และเทคนิคการประยุกต์ใช้ในช่วงความถี่สูงย่านเมกะเฮิรซ์ รวมถึงปัญหาในการออกแบบ เช่น การชดเชยและการปรับค่า นอกจากนี้ยังพบว่าการป้อนแรงดันผ่านตัวเก็บประจุสามารถใช้ได้กับวงจรรองความถี่บางประเภทเท่านั้นไม่เหมาะกับการออกแบบที่มีการต่อแบบคาสเคด และการใช้ตัวเก็บประจุแบบลอยตัวก็ไม่เหมาะสำหรับการประยุกต์ใช้ในวงจรรวม ดังนั้นในงานวิจัยของ Yichuang Sun จึงมุ่งประเด็นในการพิจารณาไปยังโครงสร้างที่ใช้ตัวเก็บประจุแบบต่อลงกราวด์



ภาพที่ 38 โครงสร้างพื้นฐานแบบลูปและโอทีเอหลายอินพุตแบบที่ 1 โดย Yichuang Sun

จากภาพที่ 38 แสดงค่าแรงดันอินพุตและแรงดันเอาต์พุตที่มีความสัมพันธ์กันดังนี้

$$\begin{aligned} \Delta(s)V_{o1} = & g_{ma0}(g_{mb2}C_2s + g_{m2}g_{mb1})V_{i1} - g_{ma1}g_{mb0}g_{m2}V_{i2} - g_{ma2}g_{mb0}C_2sV_{i3} \\ & + g_{mb0}(g_{mb2}C_2s + g_{m2}g_{mb1})V_{i4} - g_{mb0}g_{mb1}g_{m2}V_{i5} - g_{mb0}g_{mb2}C_2sV_{i6} \\ & + g_{mb0}g_{m1}g_{m2}V_{i7} + g_{mb0}g_{m2}C_2sV_{i8} \end{aligned} \quad (56)$$

$$\begin{aligned} \Delta(s)V_{o2} = & g_{ma0}g_{mb2}g_{m1}V_{i1} + g_{ma1}g_{mb2}C_2sV_{i2} - g_{ma2}(g_{mb1}C_1s + g_{m1}g_{mb0})V_{i3} \\ & + g_{mb0}g_{mb2}g_{m1}V_{i4} - g_{mb1}g_{mb2}C_2sV_{i5} - g_{mb2}(g_{mb1}C_2s + g_{m1}g_{mb0})V_{i6} \\ & + g_{mb2}g_{m1}C_2sV_{i7} + g_{mb2}(g_{mb1}C_1s + g_{m1}g_{mb0})V_{i8} \end{aligned} \quad (57)$$

$$\begin{aligned} \Delta(s)V_{o3} = & g_{ma0}g_{m1}g_{m2}V_{i1} + g_{ma1}g_{m2}C_1sV_{i2} + g_{ma2}C_1C_2s^2V_{i3} \\ & + g_{mb0}g_{m1}g_{m2}V_{i4} + g_{mb1}g_{m2}C_1sV_{i5} + g_{mb2}C_1C_2s^2V_{i6} \\ & - g_{m1}g_{m2}C_1sV_{i7} - g_{m2}C_1C_2s^2V_{i8} \end{aligned} \quad (58)$$

$$\Delta(s) = g_{mb2}C_1C_2s^2 + g_{mb1}g_{m2}C_1s + g_{mb0}g_{m1}g_{m2} \quad (59)$$

จากสมการที่ (56) ถึง (59) พบว่าวงจรสามารถตอบสนองการทำงานเป็นวงจรรอง ความถี่ต่ำผ่าน วงจรรองความถี่ที่ต้องการผ่านและวงจรรองความถี่สูงผ่าน ด้วยการกำหนด สัญญาณอินพุตและเอาต์พุตที่แตกต่างกัน ถ้าแรงดันอินพุตบางจุดถูกต่อเชื่อมระหว่างกันก็สามารถ ทำงานตอบสนองฟังก์ชันการทำงานบางรูปแบบได้ เช่น ถ้า V_{i4} และ V_{i6} ถูกเชื่อมต่อกับแหล่งจ่าย เดียวกัน คือ V_i ($V_{i4} = V_{i6} = V_i$) และไม่ได้ใช้แรงดันอินพุตอื่นๆ (สำหรับ V_{i1} , V_{i2} และ V_{i3} ที่สัมพันธ์ กับ g_{maj} โอทีเอเหล่านี้ก็ควรจะถูกนำออกไปได้) ดังนั้น V_{o1} สามารถตอบสนองการทำงานเป็นวงจรร

กรองความถี่ต่ำผ่าน V_{o2} เป็นวงจรรองความถี่ที่ต้องการผ่านและ V_{o3} เป็นวงจรรองความถี่ที่ต้องการออก โดยฟังก์ชันของวงจรรองความถี่ที่ต้องการออกที่ได้จาก V_{o3} ถูกกำหนดโดย

$$H(s) = \frac{V_{o3}}{V_i} = \frac{g_{mb2}C_1C_2s^2 + g_{mb0}g_{m1}g_{m2}}{g_{mb2}C_1C_2s^2 + g_{mb1}g_{m2}C_1s + g_{mb0}g_{m1}g_{m2}} \quad (60)$$

ถ้า $V_{i4} = -V_{5i} = V_{i6} = V_{i1}$, V_{o1} สามารถตอบสนองการทำงานของวงจรรองความถี่ต่ำผ่านและ V_{o2} เป็นวงจรรองความถี่ที่ต้องการผ่านและเอาต์พุตจาก V_{o3} จะเป็นเอาต์พุตจากวงจรรองผ่านทุกความถี่

$$H(s) = \frac{V_{o3}}{V_i} = \frac{g_{mb2}C_1C_2s^2 - g_{mb1}g_{m2}C_1s + g_{mb0}g_{m1}g_{m2}}{g_{mb2}C_1C_2s^2 + g_{mb1}g_{m2}C_1s + g_{mb0}g_{m1}g_{m2}} \quad (61)$$

ซึ่งจากการประยุกต์ใช้งานของทั้งสองตัวอย่างเกิดจากการใช้โอทีเอ 5 วงจร โดยไม่ต้องใช้ตัวเก็บประจุแบบลอยตัวและค่าทรานสคอนดักแตนซ์ที่สมพงศ์กัน ซึ่งเป็นรูปแบบพื้นฐานทั่วไปสำหรับโครงสร้างของวงจรที่จะนำไปประยุกต์ใช้เพื่อตอบสนองการทำงานของฟังก์ชันของวงจรรองความถี่ โดยที่ไม่มีการเพิ่มตัวเก็บประจุและไม่มีข้อจำกัดเรื่องความสมพงศ์กันของอุปกรณ์และสำหรับการใช้โครงสร้างแบบลูปอินที่เกรเตอร์ 2 วงจร ที่ใช้โอทีเอและตัวเก็บประจุ เพื่อตอบสนองการทำงานของวงจรรองความถี่ ซึ่งมีข้อจำกัด คือ บางโครงสร้างสามารถทำงานได้เพียงวงจรรองความถี่ต่ำผ่านและวงจรรองความถี่ที่ต้องการผ่าน ในขณะที่บางโครงสร้างสามารถตอบสนองการทำงานได้เพียงวงจรรองความถี่สูงผ่านหรือวงจรรองความถี่ที่ต้องการออก ซึ่งจากผลการศึกษาในงานวิจัยของ (Sun Y, 1998) ไม่พบว่ามีโครงสร้างแบบลูปอินที่เกรเตอร์ 2 วงจร ที่ใช้โอทีเอและตัวเก็บประจุสามารถตอบสนองการทำงานของวงจรรองความถี่ได้ทั้ง 5 รูปแบบ โดยใช้เพียงโอทีเอ 5 วงจร และ

ไม่มีการใช้ตัวเก็บประจุแบบลอยตัวและไม่มีข้อจำกัดเรื่องความสมพงศ์กันของอุปกรณ์

พิจารณาที่เอาต์พุต V_{o3} กับแรงดันอินพุตที่แตกต่างกันดังตารางที่ 1 โครงสร้างของวงจรมีความสัมพันธ์เป็น $V_{i1} = V_{i2} = V_{i3}$ เหมือนกับวงจรรองความถี่แบบไบควอดของ Nawrocki และ Klein ซึ่งสามารถตอบสนองการทำงานของวงจรรองความถี่ต่ำผ่านและวงจรรองความถี่สูงผ่านแต่จะต้องใช้โอทีเอจำนวนมากและจากค่าตัวหารที่ได้จากสมการที่ (61) เงื่อนไขที่ประยุกต์ใช้กับวงจรรองความถี่ที่ต้องการผ่าน วงจรรองความถี่ต่ำผ่าน วงจรรองความถี่สูงผ่านและวงจรรองผ่านทุกความถี่ สามารถทำได้โดยการนำค่าเศษมาเทียบกับตัวหาร $\Delta(s)$ ทั้งนี้ค่า $-V_{ij}$ สามารถใช้ได้โดยการสับเปลี่ยนอินพุตของโอทีเอตัวที่ $g_{ma(j-1)}$ สำหรับค่า $j=1, 2, 3$ แต่ไม่สามารถใช้ได้สำหรับ $j=4, 5, \dots, 8$ ดังนั้นต่อมาภายหลังจึงจำเป็นต้องเชื่อมต่อบนพิเศษด้านอินพุตหรือเทคนิคในการสร้างสัญญาณเข้ามาเกี่ยวข้อง

ตารางที่ 1 การรวมอินพุตและฟังก์ชันของวงจรกรองความถี่จาก V_{o3}

เงื่อนไขด้านอินพุต โอทีเอ	จำนวน โอทีเอ	ค่าเศษ	การทำงาน
$V_{i1} = V_{i3}$	7	$g_{ma2}C_1C_2s^2 + g_{ma0}g_{m1}g_{m2}$	BRF, LPF, HPF
$V_{i1} = V_{i6}$	6	$g_{mb2}C_1C_2s^2 + g_{ma0}g_{m1}g_{m2}$	BRF, LPF, HPF
$-V_{i1} = V_{i8}$	6	$-(g_{m2}C_1C_2s^2 + g_{ma0}g_{m1}g_{m2})$	BRF, LPF, HPF
$V_{i1} = -V_{i2} = V_{i3}$	8	$g_{ma2}C_1C_2s^2 - g_{ma1}g_{m2}C_1s + g_{ma0}g_{m1}g_{m2}$	APF
$V_{i1} = -V_{i2} = V_{i6}$	7	$g_{mb2}C_1C_2s^2 - g_{ma1}g_{m2}C_1s + g_{ma0}g_{m1}g_{m2}$	APF
$-V_{i1} = V_{i2} = V_{i8}$	7	$-g_{m2}C_1C_2s^2 + g_{ma1}g_{m2}C_1s - g_{ma0}g_{m1}g_{m2}$	APF
$-V_{i1} = V_{i5} = V_{i3}$	7	$-g_{ma2}C_1C_2s^2 + g_{mb1}g_{m2}C_1s - g_{ma0}g_{m1}g_{m2}$	APF
$V_{i1} = -V_{i5} = V_{i6}$	6	$g_{mb2}C_1C_2s^2 - g_{mb1}g_{m2}C_1s + g_{ma0}g_{m1}g_{m2}$	APF
$-V_{i1} = V_{i5} = V_{i8}$	6	$-g_{m2}C_1C_2s^2 + g_{mb1}g_{m2}C_1s - g_{ma0}g_{m1}g_{m2}$	APF
$V_{i1} = V_{i7} = V_{i3}$	7	$g_{ma2}C_1C_2s^2 - g_{m1}g_{m2}C_1s + g_{ma0}g_{m1}g_{m2}$	APF
$V_{i1} = V_{i7} = V_{i6}$	6	$g_{mb2}C_1C_2s^2 - g_{m1}g_{m2}C_1s + g_{ma0}g_{m1}g_{m2}$	APF
$V_{i1} = V_{i7} = -V_{i8}$	6	$g_{m2}C_1C_2s^2 - g_{m1}g_{m2}C_1s + g_{ma0}g_{m1}g_{m2}$	APF
$V_{i4} = V_{i3}$	6	$g_{ma2}C_1C_2s^2 + g_{mb0}g_{m1}g_{m2}$	BRF, LPF, HPF
$V_{i4} = -V_{i8}$	5	$g_{m2}C_1C_2s^2 + g_{mb0}g_{m1}g_{m2}$	BRF, LPF, HPF
$V_{i4} = -V_{i2} = V_{i3}$	7	$g_{ma2}C_1C_2s^2 - g_{ma1}g_{m2}C_1s + g_{mb0}g_{m1}g_{m2}$	APF
$V_{i4} = -V_{i2} = V_{i6}$	6	$g_{mb2}C_1C_2s^2 - g_{ma1}g_{m2}C_1s + g_{mb0}g_{m1}g_{m2}$	APF
$-V_{i4} = V_{i2} = V_{i8}$	6	$-g_{m2}C_1C_2s^2 + g_{ma1}g_{m2}C_1s - g_{mb0}g_{m1}g_{m2}$	APF
$V_{i4} = -V_{i5} = V_{i3}$	6	$g_{ma2}C_1C_2s^2 - g_{mb1}g_{m2}C_1s - g_{mb0}g_{m1}g_{m2}$	APF

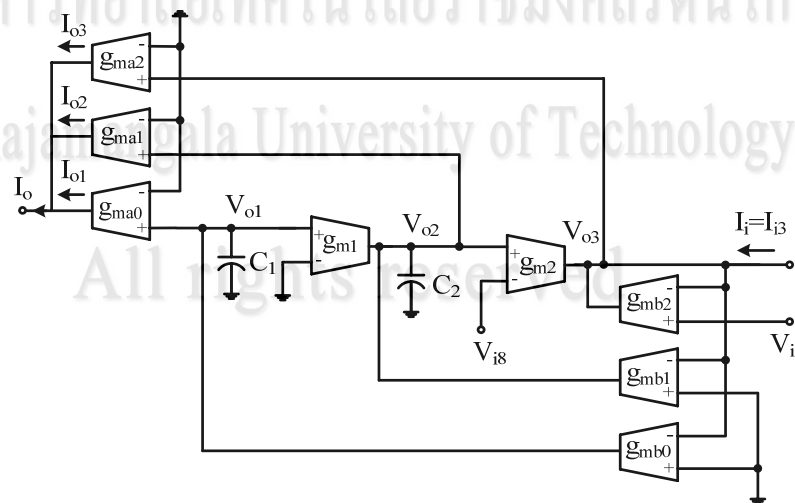
ตารางที่ 1 (ต่อ)

เงื่อนไขด้านอินพุท	จำนวน โหนด	ค่าเศษ	การทำงาน
$V_{i4} = -V_{i5} = V_{i8}$	5	$-g_{m2}C_1C_2s^2 + g_{mb1}g_{m2}C_1s - g_{mb0}g_{m1}g_{m2}$	APF
$V_{i4} = V_{i7} = V_{i3}$	6	$g_{ma2}C_1C_2s^2 - g_{m1}g_{m2}C_1s + g_{mb0}g_{m1}g_{m2}$	APF
$V_{i4} = V_{i7} = V_{i6}$	5	$g_{mb2}C_1C_2s^2 - g_{m1}g_{m2}C_1s + g_{mb0}g_{m1}g_{m2}$	APF
$V_{i4} = V_{i7} = -V_{i8}$	5	$g_{m2}C_1C_2s^2 - g_{m1}g_{m2}C_1s + g_{mb0}g_{m1}g_{m2}$	APF

โครงสร้างในแบบที่ 2 ทำงานเป็นวงจรกรองความถี่หลายหน้าที่ได้ 4 รูปแบบ คือ (APF, LPF, HPF และ BRF) ค่าฟังก์ชันการถ่ายโอนถูกกำหนดโดย

$$\begin{aligned} \frac{I_o}{I_{i3}} &= \frac{I_o}{g_{mb2}V_{i6}} = \frac{I_o}{g_{m2}V_{i8}} = \frac{I_o}{(g_{mb2} - g_{m2})V_i} \\ &= \frac{g_{ma2}C_1C_2s^2 + (g_{ma1}g_{mb1}C_1 - g_{ma0}g_{mb0}C_2)s + g_{ma1}g_{mb0}g_{m1}}{g_{mb2}C_1C_2s^2 + g_{mb1}g_{m2}C_1s + g_{mb0}g_{m1}g_{m2}} \quad (62) \end{aligned}$$

เมื่อค่า V_i ถูกกำหนดเป็น $V_{i6} = V_{i8} = V_i$ ฟังก์ชันไบควอดเรติกจะสามารถตอบสนองการทำงานของวงจรกรองผ่านทุกความถี่ วงจรกรองความถี่ต่ำผ่าน วงจรกรองความถี่สูงผ่าน และวงจรกรองความถี่ที่ต้องการออก ได้โดยการใช้ค่าทรานสคอนดักแตนซ์ g_{maj} ที่เหมาะสม



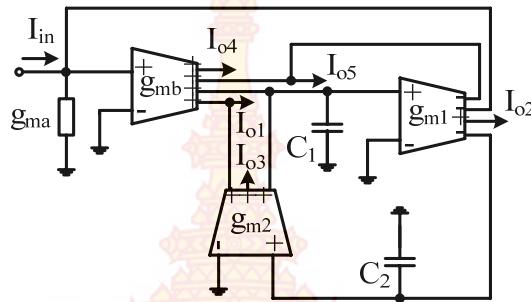
ภาพที่ 39 โครงสร้างพื้นฐานแบบลูปและโหนดหลายอินพุทแบบที่ 2 โดย Yichuang Sun

8.3 งานวิจัยของ Wang Chunhua และคณะ

ในปี 2008 Wang Chunhua, Zhou Ling, Li Tao (Chunhua W., Z. Ling and L. Tao, 2008) ได้ศึกษางานวิจัยที่ผ่านมาเกี่ยวกับวงจรรองความถี่รูปแบบกระแสแบบไบควอดที่สร้างขึ้นจากโอทีเอ (Chang C, 1999, Hsu C. C. and W.S. Feng, 2001, Sun Y. and J.K. Fidler, 1996, Tsukutan T., M. Ishida, S. Tsuiki and Y. Fukui, 1996, Wu J. and I.E. El-Masry, 1998 และ Tsukutan T., S. Edasaki, Y. Sumi and Y. Fukui, 2006) และแบ่งประเภททวงจรรองความถี่ออกเป็น 3 ประเภท คือ หนึ่งอินพุทและหนึ่งเอาต์พุท (Single Input Single Output หรือ SISO) (Hsu C. C. and W.S. Feng, 2001) หลายอินพุทและหลายเอาต์พุท (Multi Input Multi Output หรือ MIMO) (Chang C, 1999 และ Sun Y. and J.K. Fidler, 1996) และหนึ่งอินพุทและหลายเอาต์พุท (Single Input Multi Output SIMO) (Tsukutan T., M. Ishida, S. Tsuiki and Y. Fukui, 1996, Wu J. and I.E. El-Masry, 1998 และ Tsukutan T., S. Edasaki, Y. Sumi and Y. Fukui, 2006)

แบบหนึ่งอินพุทและหนึ่งเอาต์พุท (SISO) เป็นวงจรรองความถี่ที่สามารถประยุกต์ใช้ให้เอาต์พุทเป็นวงจรรองความถี่แบบหลายหน้าที่ได้โดยการสลับจุดเชื่อมต่อในวงจร แต่การสลับจุดเชื่อมต่อในวงจรมีความสามารถนำไปใช้งานได้ทีละครั้งเท่านั้น สำหรับวงจรรองความถี่แบบหลายอินพุทและหลายเอาต์พุท (MIMO) สามารถนำไปประยุกต์เป็นวงจรรองความถี่หลายหน้าที่ได้แต่จะมีเงื่อนไขในเรื่องของความสมพงค์กันของสัญญาณอินพุท ส่วนวงจรรองความถี่แบบหนึ่งอินพุทและหลายเอาต์พุท (SIMO) สามารถนำไปประยุกต์ใช้เป็นวงจรรองความถี่หลายหน้าที่ที่สามารถตอบสนองการทำงานของวงจรรองความถี่ต่ำผ่าน วงจรรองความถี่สูงผ่าน วงจรรองความถี่ที่ต้องการผ่าน วงจรรองความถี่ที่ต้องการออกและวงจรรองผ่านทุกความถี่ ได้โดยไม่ต้องมีการเปลี่ยนแปลงโครงสร้างของวงจร ทั้งนี้วงจรรองความถี่แบบหนึ่งอินพุทและหลายเอาต์พุท (SIMO) ที่นำเสนอใน (Tsukutan T., M. Ishida, S. Tsuiki and Y. Fukui, 1996) จะประกอบด้วยโอทีเอ 4 วงจร และตัวเก็บประจุที่ต่อลงกราวด์ 2 ตัว มีค่าความไวต่ำ ไม่สามารถปรับค่าพารามิเตอร์ ω_p และค่า Q_p ได้อย่างอิสระ ส่วนวงจรที่นำเสนอใน (Wu J. and I.E. El-Masry, 1998) ใช้โอทีเอ 3 วงจร และตัวเก็บประจุ 2 ตัว มีค่าความไวต่ำแต่มีการใช้อุปกรณ์แบบพาสซีฟแบบลอยตัว สำหรับวงจรที่นำเสนอใน (Tsukutan T., S. Edasaki, Y. Sumi and Y. Fukui, 2006) ประกอบด้วยโอทีเอ 3 วงจร วงจรสายพานกระแสรุ่นที่สอง CCII (Second-Generation Current Conveyor) 1 วงจร และตัวเก็บประจุต่อกราวด์ 2 ตัว สามารถปรับค่า ω_p และค่า Q_p ได้อย่างอิสระ การต่อกราวด์เข้ากับอุปกรณ์แบบพาสซีฟทำให้มีค่าความไวต่ำ แต่ใช้อุปกรณ์แบบแอคทีฟจำนวน 2 ชนิด คือ โอทีเอและวงจรสายพานกระแสรุ่นที่สอง

Wang Chunhua, Zhou Ling, Li Tao จึงได้นำเสนอวงจรรองความถี่หลายหน้าที่รูปแบบกระแสโดยใช้โอทีเอ-ซี แบบหนึ่งอินพุทและหลายเอาต์พุท (SIMO) ซึ่งประกอบด้วย โอทีเอ 3 วงจร ตัวเก็บประจุ 2 ตัว และความต้านทาน 1 ตัว แสดงดังภาพที่ 40



ภาพที่ 40 วงจรกรองความถี่หลายหน้าที่โดย Wang Chunhua และคณะ

จากภาพที่ 40 แสดงวงจรกรองความถี่รูปแบบกระแส โดยใช้โอทีเอและตัวเก็บประจุแบบหนึ่งอินพุตและหลายเอาต์พุตค่า I_{in} เป็นค่ากระแสอินพุต I_{o1} - I_{o5} เป็นค่าสัญญาณเอาต์พุต g_{ma} เป็นค่าความต้านทาน โครงสร้างของวงจรประกอบด้วย โอทีเอ 3 วงจร ตัวเก็บประจุแบบต่อลงกราวด์ 2 ตัว และตัวต้านทาน 1 ตัว ค่าฟังก์ชันการถ่ายโอนจะมีค่าเป็น

$$T_{HP}(s) = \frac{I_{o1}}{I_{in}} = \frac{g_{mb}}{g_{ma}} \frac{S^2 C_1 C_2 g_{m1}}{S^2 C_1 C_2 + S C_2 g_{m1} (g_{mb} / g_{ma}) + g_{m1} g_{m2}} \quad (63)$$

$$T_{BP}(s) = \frac{I_{o2}}{I_{in}} = \frac{g_{mb}}{g_{ma}} \frac{S C_2 g_{m1}}{S^2 C_1 C_2 + S C_2 g_{m1} (g_{mb} / g_{ma}) + g_{m1} g_{m2}} \quad (64)$$

$$T_{LP}(s) = \frac{I_{o3}}{I_{in}} = \frac{g_{mb}}{g_{ma}} \frac{g_{m1} g_{m2}}{S^2 C_1 C_2 + S C_2 g_{m1} (g_{mb} / g_{ma}) + g_{m1} g_{m2}} \quad (65)$$

$$T_{BR}(s) = \frac{I_{o4}}{I_{in}} = \frac{g_{mb}}{g_{ma}} \frac{S^2 C_1 C_2 g_{m1} + g_{m1} g_{m2}}{S^2 C_1 C_2 + S C_2 g_{m1} (g_{mb} / g_{ma}) + g_{m1} g_{m2}} \quad (66)$$

$$T_{AP}(s) = \frac{I_{o5}}{I_{in}} = \frac{g_{mb}}{g_{ma}} \frac{S^2 C_1 C_2 g_{m1} - S C_2 g_{m1} + g_{m1} g_{m2}}{S^2 C_1 C_2 + S C_2 g_{m1} (g_{mb} / g_{ma}) + g_{m1} g_{m2}} \quad (67)$$

จากสมการที่ (63) ถึงสมการที่ (67) จะเห็นว่า I_{o1} เป็นเอาต์พุตของวงจรกรองความถี่สูงผ่าน I_{o2} เป็นเอาต์พุตของวงจรกรองความถี่ที่ต้องการผ่าน I_{o3} เป็นเอาต์พุตของวงจรกรองความถี่ต่ำผ่าน I_{o4} เป็นเอาต์พุตของวงจรกรองความถี่ที่ต้องการออก I_{o5} เป็นเอาต์พุตของวงจรกรองความถี่ (เมื่อ $g_{ma} = g_{mb}$) ค่าตัวประกอบทางความถี่และตัวประกอบคุณภาพจะมีค่าเป็น

$$\omega_p = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}}, \quad Q_p = \frac{g_{ma}}{g_{mb}} \sqrt{\frac{C_1 g_{m2}}{C_2 g_{m1}}} \quad (68)$$

จากสมการที่ (68) พบว่าค่าตัวประกอบคุณภาพ Q_p สามารถปรับค่าได้โดยการปรับค่า g_{mb} โดยไม่มีผลกระทบต่อค่า ω_p นั่นคือ การปรับความถี่และตัวประกอบคุณภาพเป็นอิสระต่อกัน และค่า g_{mb} ปรับค่าได้โดยการปรับค่ากระแสไบอัสของโอทีเอ จากสมการความไวของวงจรถอด $S_x^y = (x/y) \times (\partial y / \partial x)$ เมื่อนำมารวมกับสมการที่ (68) สามารถคำนวณค่าความไวของวงจรถอดได้เป็น $S_{g_{m1}, g_{m2}}^{\omega_0} = -S_{C_1, C_2}^{\omega_0} = \frac{1}{2}$, $S_{g_{m2}, C_1}^Q = -S_{g_{m1}, C_2}^Q = \frac{1}{2}$, $S_{g_{ma}}^Q = -S_{g_{mb}}^Q = \frac{1}{2}$ ซึ่งแสดงให้เห็นว่าวงจรถอดที่นำเสนอโดย (Chunhua W., Z. Ling and L. Tao, 2008) มีค่าความไวต่ำ

นอกจากนี้วงจรถอดความถี่หลายหน้าที่รูปแบบกระแสที่ (Chunhua W., Z. Ling and L. Tao, 2008) ได้นำเสนอยังมีคุณสมบัติที่สำคัญอยู่ 5 ประการ คือ 1) ใช้อุปกรณ์แบบแอคทีฟเพียงชนิดเดียว 2) สามารถตอบสนองการทำงานของวงจรถอดความถี่ต่ำผ่าน วงจรถอดความถี่สูงผ่าน วงจรถอดความถี่ที่ต้องการผ่าน วงจรถอดความถี่ที่ต้องการออกและวงจรถอดผ่านทุกความถี่ 3) สามารถปรับค่าพารามิเตอร์ ω_p และ Q_p ค่าได้ 4) อุปกรณ์แบบพาสซีฟทุกตัวมีการต่อลงกราวด์ทำให้สะดวกต่อการนำไปใช้ในวงจรรวม 5) มีค่าความไวต่ำ

9. สรุป

ในบทนี้ได้กล่าวถึง ทฤษฎีที่เกี่ยวข้องซึ่งประกอบด้วย มอสมทรานซิสเตอร์ มอสมทรานซิสเตอร์ ชนิดเอ็นฮานซ์เมนต์ วงจรเสมือนสัญญาณขนาดเล็กของมอสมทรานซิสเตอร์ที่แบ่งการจำลองการทำงานในสามระดับ ทฤษฎีและหลักการการทำงานของวงจรถอดความถี่ ทฤษฎีและหลักการการทำงานของวงจรถอดอินทีเกรเตอร์ วงจรถอดความถี่หลายหน้าที่ ค่าความไวของอุปกรณ์ นอกจากนี้ยังได้กล่าวถึงงานวิจัยที่เกี่ยวข้อง เช่น งานวิจัยของ Nawrocki, Klein, งานวิจัยของ Yichuang Sun, งานวิจัยของ Wang Chunhua และคณะ เพื่อใช้ในการพิจารณาประสิทธิภาพของวงจรถอดที่ได้นำเสนอในโครงการวิจัยฉบับนี้ ซึ่งเนื้อหาต่างๆ เหล่านี้จะนำไปใช้เป็นพื้นฐานของการออกแบบวงจรถอดความถี่หลายหน้าที่ในบทต่อไป

ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved

บทที่ 3 วิธีดำเนินการวิจัย

ในหัวข้อนี้กล่าวถึง หลักการของวงจรที่นำเสนอ ทฤษฎีและหลักการ สมการไบควอดเรตริก วงจรโอทีเอหลายเอาต์พุตแบบซีมอส วงจรอินทีเกรเตอร์แบบไม่สูญเสียการออกแบบวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอในงานวิจัยนี้และผลกระทบจากความไม่เป็นอุดมคติของวงจรโอทีเอที่นำเสนอ

1. หลักการของวงจรที่นำเสนอ

วงจรกรองสัญญาณหรือวงจรกรองความถี่ (Filter) เป็นวงจรพื้นฐานด้านโทรคมนาคม ระบบเครื่องมือวัดและวงจรรีเลย์ทรอนิกส์ต่าง ๆ มากมาย ซึ่งวงจรเหล่านี้มักได้รับการคิดค้นและพัฒนา วงจรใหม่อย่างต่อเนื่อง ดังเช่นวงจรกรองสัญญาณหลายหน้าที่ ซึ่งเป็นวงจรกรองความถี่แบบหนึ่งที่สามารถทำหน้าที่เป็นวงจรกรองความถี่แบบต่าง ๆ ได้หลายชนิดในวงจรเดียวกัน ซึ่งได้รับความสนใจอย่างกว้างขวางโดยมีการนำเสนอมาแล้วอย่างมากมายในอดีต หลักการพื้นฐานของวงจรกรองสัญญาณหลายหน้าที่มีอยู่มากมายหลายหลักการ แต่ที่นิยมใช้กันอยู่ก็คือ หลักการใช้วงจรแบบดิฟเฟอเรนเชียลและแบบอินทีเกรเตอร์มาทำการออกแบบ อาศัยวิธีการแบบไบควอดมาใช้เพื่อนำไปสู่สมการส่งผ่านของวงจรกรองสัญญาณชนิดต่าง ๆ ได้โดยง่าย ซึ่งในปัจจุบันการออกแบบและสังเคราะห์วงจรกรองสัญญาณจะให้ความสำคัญกับวงจรในรูปแบบของกระแสมากขึ้น เนื่องจากมีคุณสมบัติที่เด่นกว่าวงจรในรูปแบบแรงดันอยู่หลายประการ คือ มีแบนด์วิดท์กว้าง ให้ผลตอบสนองทางความถี่ได้สูง ใช้แรงดันไฟเลี้ยงต่ำและออกแบบวงจรได้ง่ายโดยใช้อุปกรณ์จำนวนน้อย โดยเป็นผลทำให้ค่ากำลังไฟฟ้าสูญเสียต่ำจึงเหมาะสำหรับนำมาสร้างเป็นวงจรรวม ด้วยเหตุผลนี้จึงเป็นปัจจัยที่สำคัญที่ทำให้เกิดการพัฒนาออกแบบวงจรที่ทำงานในรูปแบบกระแสมากขึ้น ซึ่งนักวิจัยส่วนใหญ่ให้ความสนใจในหลักการดังกล่าวและเลือกใช้อุปกรณ์แอกทีฟมาช่วยในการออกแบบ เช่น วงจรออปแอมป์ (OA) วงจรขยายความนำ (OTA) วงจรกระแสแตกต่าง (CDBA) และวงจรสายพานกระแส (CCII) เป็นต้น

ฟังก์ชันการส่งผ่าน (Transfer Function) ของวงจรกรองความถี่ $T(s)$ จะเป็นตัวกำหนดช่วงผ่านและช่วงหยุดของความถี่ ในช่วงผ่านมักเรียกช่วงนี้ว่า แถบผ่าน (Pass-Band) และในช่วงลุดทอนมักเรียกช่วงนี้ว่า แถบหยุด (Stop-Band) ซึ่งในทางอุดมคติช่วงแถบผ่านจะมีค่าของ $|T(s)| = 1$ และช่วงแถบหยุดจะมี $|T(s)| = 0$ ด้วยรูปแบบของแถบผ่านและแถบหยุดนี้ทำให้เกิดเป็นวงจรกรองความถี่พื้นฐาน 4 แบบ คือ วงจรกรองความถี่ต่ำผ่าน (Low-Pass Filter) วงจรกรองความถี่สูงผ่าน (High-Pass Filter) วงจรกรองความถี่ที่ต่อกรผ่าน (Band-Pass Filter) และวงจรกรองความถี่ที่ต่อกรออก (Band-Reject Filter) การวิเคราะห์วงจรกรองความถี่หลายหน้าที่ (Universal Filter) ที่มีรูปสมการฟังก์ชันการส่งผ่านเป็นฟังก์ชันแบบไบควอดเรตริก (Biquadratic Function) หรือเรียกสั้น ๆ ว่า ฟังก์ชันแบบไบควอด ซึ่งมีรูปแบบของสมการมาตรฐานดังนี้

$$T(s) = \frac{a_2 s^2 + a_1 s + a_0}{s^2 + \frac{\omega_p}{Q_p} s + \omega_p^2} \quad (69)$$

เมื่อ ω_p คือ ค่าความถี่โพล (Pole Frequency), a_0 , a_1 , a_2 คือ สัมประสิทธิ์ของจำนวนเศษ และ Q_p คือ ค่าโพลควอลิตี้แฟกเตอร์ (Pole Quality Factor) ค่า ω_p และ Q_p จะกำหนดตำแหน่งโพล เป็นดังสมการ

$$p_1, p_2 = -\frac{\omega_p}{2Q_p} \pm j\omega_p \sqrt{1 - \left(\frac{1}{4Q_p^2}\right)} \quad (70)$$

จากสมการที่ (70) สามารถที่จะทำให้ฟังก์ชันเป็นวงจรรองความถี่ต่ำผ่าน วงจรรองความถี่สูงผ่าน วงจรรองความถี่ที่ตัดการผ่าน วงจรรองความถี่ที่ตัดการออก และวงจรรองความถี่ผ่านทุกความถี่ได้จากฟังก์ชันเดียวกันโดยกำหนดจากสัมประสิทธิ์ของจำนวนเศษ ซึ่งเป็นตัวกำหนดค่าทรานสมิSSION ZERO (Transmission Zero) ของวงจรรองความถี่อันดับสองและใช้เป็นตัวกำหนดชนิดของฟังก์ชันของวงจรรองความถี่ได้ ซึ่งวงจรรองความถี่หลายหน้าที่รูปแบบกระแสด้านสามอินพุทหนึ่งเอาต์พุทที่ใช้โครงสร้างอินทิเกรเตอร์สามารถปรับค่าตัวประกอบคุณภาพได้อย่างเป็นอิสระทางอิเล็กทรอนิกส์ ในหัวข้อวิจัยนี้ได้นำเสนอหลักการของฟังก์ชันการถ่ายโอนแบบไปควอดตที่ได้จากวงจรรองความถี่ที่ตัดการออก (BRF: Band-Reject Filter) เพื่อวิเคราะห์และออกแบบเป็นวงจรที่นำเสนอ ซึ่งมีการทำงานในลักษณะเดียวกันกับวงจรรองความถี่ต่ำผ่านทำให้ค่าอัตราการขยายของวงจรมีค่าเสถียรขึ้น (Stable) มากในย่านความถี่ต่ำ รวมไปถึงค่าแบนด์วิดท์ (Bandwidth) ของอุปกรณ์แอกทีฟในวงจร โดยวงจรที่นำเสนอนี้มีโครงสร้างไม่ซับซ้อนและไม่ยุ่งยากในการออกแบบด้วยเทคโนโลยีซีมอส

2. ทฤษฎีและหลักการ

2.1 สมการไปควอดเตรติก

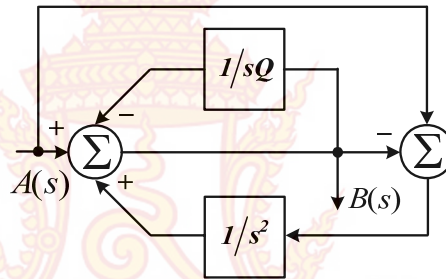
สมการไปควอดเตรติกเป็นสมการทางคณิตศาสตร์แบบหนึ่งที่ใช้ช่วยในการวิเคราะห์วงจรทางไฟฟ้าผลลัพธ์ที่ได้วิเคราะห์อยู่ในรูปของฟังก์ชันอันดับที่สอง จากการวิจัยที่นำเสนอได้ใช้สมการตั้งต้นของวงจรรองความถี่ที่ตัดการออก (BRF: Band-Reject Filter) อาศัยหลักการของฟังก์ชันการถ่ายโอนแบบไปควอดเตรติกมาช่วยในการวิเคราะห์สมการตั้งต้นดังกล่าว สำหรับฟังก์ชันการถ่ายโอนของวงจรรองความถี่ที่ตัดการออก (BRF) มีค่าดังสมการที่ (71)

$$\frac{B(s)}{A(s)} = \frac{s^2 + 1}{s^2 + s/Q + 1} \quad (71)$$

ปรับสมการที่ (71) ในรูปโครงสร้างของวงจรอินทิเกรเตอร์ ได้ดังสมการที่ (72)

$$B(s) = A(s) + \left[\frac{A(s) - B(s)}{s^2} \right] - \frac{B(s)}{sQ} \quad (72)$$

นำสมการที่ (72) มาออกแบบได้บล็อกไดอะแกรมตามหลักการ ดังภาพที่ 41

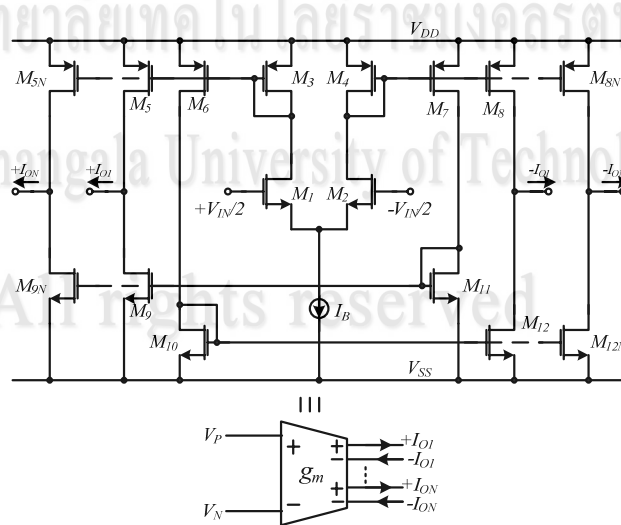


ภาพที่ 41 บล็อกไดอะแกรมตามหลักการที่นำเสนอในงานวิจัย

2.2 วงจรโอทีเอหลายเอาต์พุตแบบซีมอส

วงจรโอทีเอหลายเอาต์พุตแบบซีมอสพื้นฐาน (Basic CMOS Multiple Output - Operational Transconductance Amplifier: CMOS MO-OTA) ดังภาพที่ 42 มีคุณสมบัติโดยให้เอาต์พุตเป็นกระแสและอินพุตเป็นแรงดัน (Phillip E. A. and D.R. Holberg, 2011) สามารถเขียนสมการความสัมพันธ์ระหว่างอินพุตและเอาต์พุตได้ดังสมการที่ (73) และจากสมการที่ (73) ค่าทรานส์คอนดักแตนซ์ (g_m) นั้น สามารถปรับค่าได้ทางอิเล็กทรอนิกส์จากการปรับค่ากระแสไบอัสของโอทีเอ (I_B) สมการความสัมพันธ์ระหว่างอินพุตและเอาต์พุตมีค่าเป็น

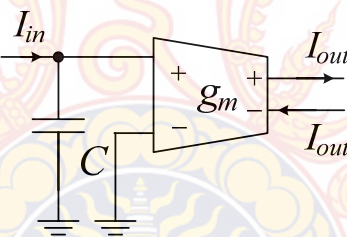
$$\frac{I_o}{V_{in}} = g_m = \sqrt{(I_B)(\mu_o C_{OX} W/L)_{1,2}} \quad (73)$$



ภาพที่ 42 วงจรโอทีเอหลายเอาต์พุตแบบซีมอสพื้นฐาน

2.3 วงจรอินทิเกรเตอร์แบบไม่สูญเสีย

วงจรอินทิเกรเตอร์แบบไม่สูญเสีย (Lossless Integrator) คือ การวิเคราะห์ห้วงจรอินทิเกรเตอร์ที่อาศัยหลักการของวงจรอินทิเกรเตอร์ลูป (Integrator Loop) โดยนำขั้นตอนของบล็อกไดอะแกรมแสดงแทนขั้นตอนการทำงานของวงจรเบื้องต้น เพื่อสังเคราะห์ในหลักการของบล็อกไดอะแกรมก่อนที่จะนำไปสร้างเป็นวงจรต่อไป วงจรอินทิเกรเตอร์แบบไม่สูญเสีย ดังภาพที่ 43 แสดงบล็อกไดอะแกรมของวงจรอินทิเกรเตอร์แบบไม่สูญเสีย ซึ่งจากบล็อกไดอะแกรมใช้วงจรรวมโอทีเอ (OTA) แบบพื้นฐานในการแทนการทำงานของบล็อกไดอะแกรมดังกล่าว เพื่อวิเคราะห์หาค่าสมการการส่งผ่านของวงจรอินทิเกรเตอร์แบบไม่สูญเสีย



ภาพที่ 43 วงจรอินทิเกรเตอร์แบบไม่สูญเสีย (Lossless Integrator)

จาก
$$I_{out} = \frac{g_m}{sC} I_{in} \quad (74)$$

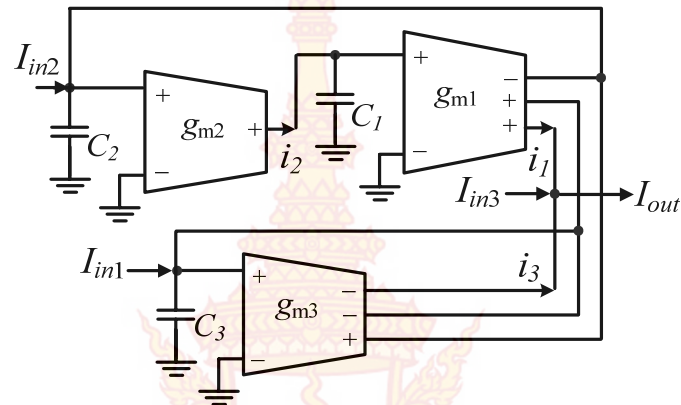
$$sCI_{out} = g_m I_{in}$$

ดังนั้นฟังก์ชันการถ่ายโอนของวงจรอินทิเกรเตอร์แบบไม่สูญเสียมีค่าดังสมการที่ (75) คือ

$$H(s) = \frac{I_{out}}{I_{in}} = \pm \frac{g_m}{sC} \quad (75)$$

3. การออกแบบวงจรกรองความถี่หลายหน้าที่รูปแบบกระแส

วงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอขึ้น ถูกออกแบบโดยใช้วงจรรวมโอทีเอ รูปแบบกระแสแสดงดังรูปที่ 44 โดยมีการเลือกใช้งานจากวงจรรวมโอทีเอ เนื่องจากวงจรรวมโอทีเอมีโครงสร้างที่ไม่ซับซ้อนและสามารถควบคุมค่าทรานส์คอนดักแตนซ์ด้วยวิธีทางอิเล็กทรอนิกส์ได้ เมื่อแทนที่วงจรกรองความถี่ด้วยวงจรอินทิเกรเตอร์แบบไม่สูญเสียในบล็อกไดอะแกรมจากภาพที่ 41 ด้วยวงจรรวมโอทีเอจากภาพที่ 43 เพื่อให้ได้วงจรดังภาพที่ 44



ภาพที่ 44 วงจรกรองความถี่รูปแบบกระแสแบบหลายหน้าที่ปรับตัวประกอบคุณภาพได้

สำหรับวงจรอินทิเกรเตอร์อันดับสองแบบไม่สูญเสีย ($1/s^2$) สร้างขึ้นโดยใช้วงจรอินทิเกรเตอร์แบบไม่สูญเสียที่ต่อคาสแคดระหว่างโอทีเอตัวที่หนึ่งกับตัวเก็บประจุตัวที่หนึ่งและโอทีเอตัวที่สองกับตัวเก็บประจุตัวที่สอง แทนที่บล็อกไดอะแกรมของวงจรอินทิเกรเตอร์อันดับหนึ่งแบบไม่สูญเสีย ($1/sQ$) ด้วยวงจรอินทิเกรเตอร์แบบไม่สูญเสีย โอทีเอตัวที่สามกับตัวเก็บประจุตัวที่สามจะให้ค่ากระแสบวกของวงจรโอทีเอตัวที่สามและกระแสลบของวงจรโอทีเอตัวที่หนึ่ง ถูกป้อนกลับไปยังวงจรโอทีเอตัวที่สองค่ากระแสเอาต์พุตที่ได้จะเกิดจากผลรวมของกระแสบวกของวงจรโอทีเอตัวที่หนึ่งและค่ากระแสลบทางเอาต์พุตของวงจรโอทีเอตัวที่สามและถูกป้อนกลับเพื่อเป็นอินพุตให้กับวงจรโอทีเอตัวที่สาม ดังแสดงได้ตามบล็อกไดอะแกรม

โดยอาศัยกฎของ KCL ค่ากระแสเอาต์พุตของวงจรโอทีเอตัวที่หนึ่งและวงจรโอทีเอตัวที่สามสามารถแสดงได้ดังสมการดังนี้

$$i_1 = \frac{I_{in1} g_{m1} g_{m2} g_{m3} + I_{in2} (g_{m1} g_{m2} g_{m3} + s g_{m1} g_{m2} C_3)}{D_1(s)} \quad (76)$$

$$i_2 = \frac{I_{in1} \left(\frac{g_{m2} g_{m3}}{C_2 C_3} \right) + I_{in2} \left(\frac{g_{m2} g_{m3}}{C_2 C_3} + s \frac{g_{m2}}{C_2} \right)}{D(s)} \quad (77)$$

$$i_3 = \frac{-I_{in1} (g_{m1} g_{m2} g_{m3} + s^2 g_{m3} C_1 C_2) - I_{in2} g_{m1} g_{m2} g_{m3}}{D_1(s)} \quad (78)$$

โดยที่ $D_1(s) = s^3 C_1 C_2 C_3 + s^2 g_{m3} C_1 C_2 + s g_{m1} g_{m2} C_3$

และ $D(s) = s^2 + s \frac{g_{m3}}{C_3} + \frac{g_{m1} g_{m2}}{C_1 C_2}$

เมื่อกระแสเอาต์พุตของวงจรกรองความถี่หลายหน้าที่รูปแบบกระแส หาได้จากผลรวมของกระแสทั้งสาม คือ $I_{out} = i_1 + i_2 + i_3$ โดยมีฟังก์ชันถ่ายโอนดังสมการที่ (79)

$$I_{out} = \frac{-s \frac{g_{m3}}{C_3} I_{in1} + \frac{g_{m1} g_{m2}}{C_1 C_2} I_{in2} + D(s) I_{in3}}{D(s)} \quad (79)$$

จากวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ สามารถวิเคราะห์เป็นฟังก์ชันถ่ายโอนได้ทั้ง 5 รูปแบบภายใต้เงื่อนไขดังนี้ ในกรณีของ

- วงจรกรองความถี่ต่ำผ่าน (LPF: Low Pass Filter) สามารถใช้งานได้เมื่อ $I_{in1} = I_{in3} = 0$ และ $I_{in2} = I_{in}$
- วงจรกรองความถี่สูงผ่าน (HPF: High Pass Filter) สามารถใช้งานได้เมื่อ $I_{in1} = I_{in2} = I_{in3} = I_{in}$
- วงจรกรองความถี่ที่ต้องการผ่าน (BPF: Band Pass Filter) สามารถใช้งานได้เมื่อ $I_{in2} = I_{in3} = 0$ และ $I_{in1} = I_{in}$
- วงจรกรองความถี่ที่ต้องการออก (BRF: Band Reject Filter) สามารถใช้งานได้เมื่อ $I_{in2} = 0$ และ $I_{in1} = I_{in3} = I_{in}$
- วงจรกรองผ่านทุกความถี่ (APF: All Pass Filter) สามารถใช้งานได้เมื่อ $I_{in2} = 0$ และ $I_{in1}/2 = I_{in3} = I_{in}$

เมื่อทำการพิจารณาเปรียบเทียบกับรูปแบบทั่วไปของฟังก์ชันโพลควอดเดเรติก

$$D(s) = s^2 + s \frac{\omega_p}{Q_p} + \omega_p^2 \quad \text{ซึ่งตัวแปรที่เกี่ยวข้อง } \omega_p \text{ และ } Q_p \text{ จะมีค่าเป็น}$$

$$\omega_p = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}} \quad (80)$$

$$\text{และ} \quad Q_p = \sqrt{\frac{g_{m1} g_{m2}}{C_1 C_2}} \cdot \left(\frac{C_3}{g_{m3}} \right) \quad (81)$$

จากสมการที่ (80) โดยทั่วไปสามารถกำหนดให้ค่าของ $g_{m1} = g_{m2} = g_m$ และ $C_1 = C_2 = C$ ดังนั้นในการปรับค่าความถี่ตอบสนอง ω_p สามารถทำได้โดยการปรับค่าเกนจากกระแสไบอัส (I_B) ของโอทีเอทั้งสองตัว ซึ่งถ้าให้โอทีเอทั้งสองตัวมีค่าเท่ากันทุกประการจะเห็นได้ว่าการควบคุมความถี่ตอบสนองจะมีความเป็นเชิงเส้นและเมื่อพิจารณาในกรณีที่ต้องการปรับค่าตัวประกอบคุณภาพ Q_p จากสมการที่ (81) พบว่าสามารถปรับค่า Q_p ได้อย่างเป็นอิสระโดยไม่มีผลกระทบต่อ ω_p ซึ่งสามารถ

ทำได้ 2 วิธี โดยวิธีแรก คือ กำหนดให้ค่า $C_3 = C$ ซึ่งทำให้ค่า Q_p มีค่าเท่ากับ g_m/g_{m3} ส่วนวิธีที่สอง คือ กำหนดให้ค่า $g_{m3} = g_m$ ซึ่งทำให้ค่า Q_p มีค่าเท่ากับ C_3/C

สำหรับค่าความไวเป็นสิ่งที่สามารถยืนยันประสิทธิภาพของวงจรกรองความถี่หลายหน้าที่ รูปแบบกระแสที่นำเสนอ นั้น คือ ค่าความไวของของอุปกรณ์แอกทีฟและแพสซีฟในวงจรที่มีผลต่อความถี่ตอบสนอง $S_x^{\omega_p}$ และค่าตัวประกอบคุณภาพ $S_x^{Q_p}$ เมื่อ X คืออุปกรณ์แอกทีฟและแพสซีฟในแต่ละตัวดังสมการที่ (82) ถึงสมการที่ (85)

$$S_{g_{m1}}^{\omega_p} = S_{g_{m2}}^{\omega_p} = S_{g_{m1}}^{Q_p} = S_{g_{m2}}^{Q_p} = 0.5 \quad (82)$$

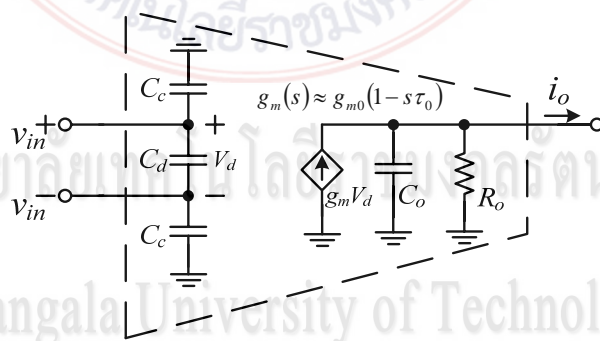
$$S_{C_1}^{\omega_p} = S_{C_2}^{\omega_p} = S_{C_1}^{Q_p} = S_{C_2}^{Q_p} = -0.5 \quad (83)$$

$$S_{g_{m3}}^{\omega_p} = S_{C_3}^{\omega_p} = 0 \quad (84)$$

$$-S_{g_{m3}}^{Q_p} = S_{C_3}^{Q_p} = 1 \quad (85)$$

4. ผลกระทบจากความไม่เป็นอุดมคติของวงจรโอทีเอ

เมื่อนำไปใช้งานจริงในช่วงความถี่กว้าง วงจรจะมีการทำงานผิดเพี้ยนจากทางทฤษฎี เนื่องจากความไม่เป็นอุดมคติของวงจรโอทีเอ ซึ่งสามารถอธิบายข้อผิดพลาดนี้ได้โดยใช้แบบจำลองสัญญาณขนาดเล็กของวงจรโอทีเอแสดงดังภาพที่ 45



ภาพที่ 45 รูปแบบทั่วไปของวงจรโอทีเอสำหรับใช้กำเนิดสัญญาณขนาดเล็ก

- ค่าประจุแฝงด้านอินพุตแบบโหมตแตกต่างและโหมตร่วม ซึ่งถูกกำหนดโดย C_d และ C_c ตามลำดับ
- ค่าประจุแฝงด้านเอาต์พุต C_o และตัวต้านทานแฝง (ตัวนำ) $R_o(g_o)$
- ค่าทรานส์คอนดักแตนซ์ g_m ที่ขึ้นกับความถี่

โดยที่ (Tsukutan T., M. Ishida, S. Tsuiki and Y. Fukui, 1996) ค่าทรานส์คอนดักแตนซ์ที่ขึ้นกับความถี่ (g_m) จะมีค่าประมาณ

$$g_m = g_{m0} \left(\frac{\omega_{p2}}{s + \omega_{p2}} \right) = g_{m0} \left(\frac{1}{1 + s\tau} \right) \approx g_{m0} (1 - s\tau) \quad \omega\tau \ll 1 \quad (86)$$

โดยที่ g_{m0} คือ ค่าทรานส์คอนดักแตนซ์ของวงจรวีโอทีเอในอุดมคติ
 ω_{p2} คือ ความถี่โพลที่สองของโอทีเอหรือ $\tau = 1/\omega_{p2}$

ดังนั้นในช่วงความถี่ที่สนใจ $\omega_p \ll \omega_{p2}$ ฟังก์ชันการถ่ายโอนในแบบไม่เป็นอุดมคติ $A_n(s)$ ของวงจรวีโอทีเอที่ใช้เป็นวงจรรินทีเกรเตอร์แบบไม่สูญเสียจะมีค่าประมาณ

$$A_n(s) \cong \frac{g_m}{sC} (1 - s\tau) \quad (87)$$

เมื่อทำการวิเคราะห์ห้วงจรได้นำเสนอจากภาพที่ 44 อีกครั้ง โดยใช้สมการที่ (87) และ $\tau_i = 1/\omega_{p2i}$ แสดงค่าดีเลย์ของวงจรรินทีเกรเตอร์ที่ใช้วงจรวีโอทีเออันดับที่ i ค่าฟังก์ชันถ่ายโอนแบบไม่เป็นอุดมคติจะมีค่าเป็น

$$T_{LPn}(s) \cong \frac{\frac{g_{m1}g_{m2}}{C_1C_2} [s^2\tau_1\tau_2 - s(\tau_1 + \tau_2) + 1]}{D_{n1}(s)} \quad (88)$$

$$T_{HPn}(s) \cong \frac{s^2}{D_{n1}(s)} \quad (89)$$

$$T_{BPn}(s) \cong \frac{\frac{g_{m3}}{C_3} (s - s^2\tau_3)}{D_{n1}(s)} \quad (90)$$

$$T_{BRn}(s) \cong \frac{s^2 + \frac{g_{m1}g_{m2}}{C_1C_2} [s^2\tau_1\tau_2 - s(\tau_1 + \tau_2) + 1]}{D_{n1}(s)} \quad (91)$$

$$T_{APn}(s) \cong \frac{s^2 - \frac{g_{m3}}{C_3} [s - s^2\tau_3] + \frac{g_{m1}g_{m2}}{C_1C_2} [s^2\tau_1\tau_2 - s(\tau_1 + \tau_2) + 1]}{D_{n1}(s)} \quad (92)$$

โดยที่

$$D_{n1}(s) \cong s^2 \left(1 - \frac{g_{m3}}{C_3} \tau_3 + \frac{g_{m1}g_{m2}}{C_1C_2} (\tau_1\tau_2) \right) + s \left(\frac{g_{m3}}{C_3} - \frac{g_{m1}g_{m2}}{C_1C_2} (\tau_1 + \tau_2) \right) + \frac{g_{m1}g_{m2}}{C_1C_2} \quad (93)$$

เปรียบเทียบกับสมการ (93) $D(s) = s^2 + s \frac{\omega_p}{Q_p} + \omega_p^2$ ค่าพารามิเตอร์ของวงจรกรองความถี่หลายหน้าที่แบบไม่เป็นอูตมคติถูกเขียนได้ใหม่เป็น

$$\omega_{pn1} \cong \sqrt{\frac{\frac{g_{m1}g_{m2}}{C_1C_2}}{1 - \frac{g_{m3}}{C_3} \tau_3 + \frac{g_{m1}g_{m2}}{C_1C_2} (\tau_1\tau_2)}}} \quad (94)$$

$$Q_{pn1} \cong \sqrt{\frac{\frac{g_{m1}g_{m2}}{C_1C_2} \left[1 - \frac{g_{m3}}{C_3} \tau_3 + \frac{g_{m1}g_{m2}}{C_1C_2} (\tau_1\tau_2) \right]}{\frac{g_{m3}}{C_3} \tau_3 + \frac{g_{m1}g_{m2}}{C_1C_2} (\tau_1 + \tau_2)}}} \quad (95)$$

จากสมการที่ (94) และสมการที่ (95) แสดงผลกระทบของค่าดีเลย์ τ_i ของวงจรโอทีเอต่อการทำงานของวงจรกรองความถี่ ในกรณีที่ τ_i เป็นไปตามเงื่อนไขดังนี้

$$\left. \begin{aligned} \left(\frac{g_{m3}}{C_3} \tau_3 + \frac{g_{m1}g_{m2}}{C_1C_2} (\tau_1\tau_2) \right) \ll 1 \\ \frac{g_{m1}g_{m2}}{C_1C_2} (\tau_1 + \tau_2) \ll \left(\frac{g_{m3}}{C_3} \right) \end{aligned} \right\} \quad (96)$$

ผลกระทบเนื่องจากค่าดีเลย์สามารถที่ละทิ้งได้ จากนั้นทำการพิจารณาถึงผลกระทบขององค์ประกอบอื่นๆ (ตัวต้านทานและตัวเก็บประจุ) โดยพิจารณา g_m เป็นแบบอูตมคติ ($g_m = g_{m0}$) และไม่สนใจค่าดีเลย์ ในกรณีนี้ค่าเศษของวงจรกรองความถี่ที่นำเสนอนี้มีค่าประมาณ

$$D_{n2}(s) \cong \left[\left(\frac{g_{m1}g_{m2}}{C_1C_2} \right) + \frac{g_{m3}}{C_3} \left(\frac{1}{R_1C_1} + \frac{1}{R_2C_2} \right) + \frac{1}{R_2R_3C_2C_3} + \frac{1}{R_1R_3C_1C_3} + \frac{1}{R_1R_2C_1C_2} \right] + s \left[\left(\frac{g_{m3}}{C_3} \right) + \left(\frac{1}{R_1C_1} + \frac{1}{R_2C_2} + \frac{1}{R_3C_3} \right) \right] + s^2 \quad (97)$$

$$\text{โดยที่ } R'_1 = R_{02}$$

$$R'_2 = R'_3 = R_{01} \parallel R_{03}$$

$$C'_1 = C_1 + C_{02} + C_{c1} + C_{d1}$$

$$C'_2 = C_2 + C_{01} + C_{03} + C_{c2} + C_{d2}$$

$$C'_3 = C_3 + C_{01} + C_{03} + C_{c3} + C_{d3}$$

สมมติว่า ทุกๆ วงจรโอทีเอมีค่าความต้านทานเท่ากับค่าความต้านทานเอาต์พุต ($R_{0i} = R_0$) ค่าพารามิเตอร์ของวงจรรองความถี่หลายหน้าที่แบบไม่เป็นอุดมคติที่น่าเสนอ เขียนได้เป็น

$$\omega_{Pn2} \cong \sqrt{\frac{g_{m1}g_{m2}}{C'_1C'_2} + \frac{g_{m3}}{C'_3R_0} \left(\frac{1}{C'_1} + \frac{2}{C'_2} \right)} \quad (98)$$

$$Q_{Pn2} \cong \frac{\sqrt{\frac{g_{m1}g_{m2}}{C'_1C'_2} + \frac{g_{m3}}{C'_3R_0} \left(\frac{1}{C'_1} + \frac{2}{C'_2} \right)}}{\left(\frac{g_{m3}}{C'_3R_0} \right) + \frac{1}{R_0} \left(\frac{1}{C'_1} + \frac{2}{C'_2} + \frac{2}{C'_3} \right)} \quad (99)$$

จากสมการที่ (98) และสมการที่ (99) แสดงว่าตัวต้านทานและตัวเก็บประจุของวงจรโอทีเอมีผลกระทบต่อการทำงานของวงจรรองความถี่หลายหน้าที่ ในกรณีที่ $C_{0i} = C_0$, $C_{di} = C_d$ และ $C_{ci} = C_c$ มีผลกระทบทางความถี่และตัวประกอบคุณภาพจะสามารถหลีกเลี่ยงได้โดยเลือกค่าของตัวเก็บประจุให้มีค่าตามสมการที่ (100) และสมการที่ (101) คือ

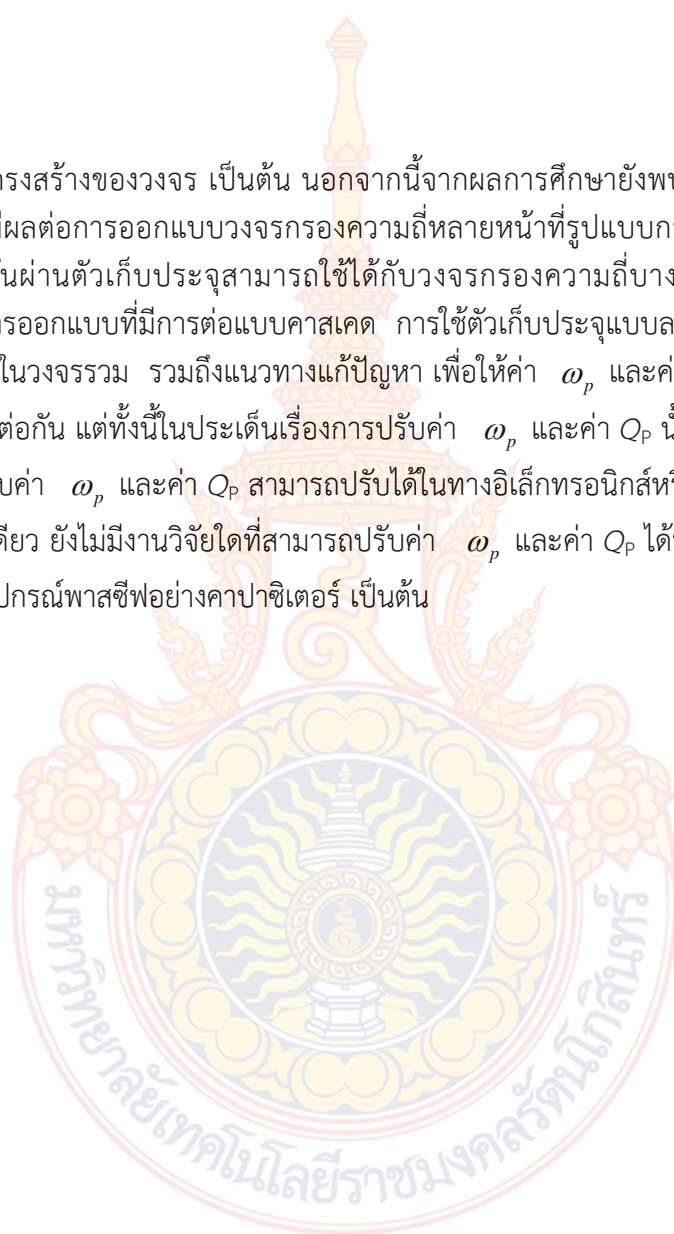
$$C_1 \gg (C_0 + C_c + C_d) \quad (100)$$

$$C_2, C_3 \gg (2C_0 + C_c + C_d) \quad (101)$$

5. สรุป

จากการศึกษาวิจัยที่ผ่านมา ประเด็นหลักๆ ในการสร้างวงจรรองความถี่โดยใช้โอทีเอ นั้น ประกอบไปด้วยเรื่องของการทำให้สามารถปรับค่า ω_p และค่า Q_p ได้อย่างเป็นอิสระต่อกัน การลดจำนวนอุปกรณ์แอกทีฟ เงื่อนไขความสมพงศ์กันของอุปกรณ์ และการนำโอทีเอมาสร้างเป็นวงจรรองความถี่หลายหน้าที่ที่สามารถตอบสนองฟังก์ชันการถ่ายโอนได้ทั้ง 5 แบบ โดยไม่มีการ

เปลี่ยนแปลงโครงสร้างของวงจร เป็นต้น นอกจากนี้จากผลการศึกษายังพบถึงรายละเอียดอื่นๆ ที่เกี่ยวข้องและมีผลต่อการออกแบบวงจรองความถี่หลายหน้าที่รูปแบบกระแสโดยใช้โอทีเอ เช่น การป้อนแรงดันผ่านตัวเก็บประจุสามารถใช้ได้กับวงจรองความถี่บางประเภทเท่านั้น แต่ไม่เหมาะสมกับการออกแบบที่มีการต่อแบบคาสเคด การใช้ตัวเก็บประจุแบบลอยตัวก็ไม่เหมาะสมสำหรับการประยุกต์ใช้ในวงจรรวม รวมถึงแนวทางแก้ปัญหา เพื่อให้ค่า ω_p และค่า Q_p สามารถปรับค่าได้ อย่างเป็นอิสระต่อกัน แต่ทั้งนี้ในประเด็นเรื่องการปรับค่า ω_p และค่า Q_p นั้น พบว่า จากงานวิจัยที่ผ่านมา การปรับค่า ω_p และค่า Q_p สามารถปรับได้ในทางอิเล็กทรอนิกส์หรือปรับด้วยอุปกรณ์พาสซีฟเพียงอย่างเดียว ยังไม่มีงานวิจัยใดที่สามารถปรับค่า ω_p และค่า Q_p ได้ทั้งในทางอิเล็กทรอนิกส์หรือปรับด้วยอุปกรณ์พาสซีฟอย่างคาปาซิเตอร์ เป็นต้น



ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved

บทที่ 4

ผลการจำลองวงจรรองความถี่หลายหน้าที่รูปแบบกระแส

ในหัวข้อนี้จะกล่าวถึง การจำลองการทำงานของวงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอโดยใช้โปรแกรม PSpice ซึ่งเนื้อหาในบทนี้จะกล่าวถึง ตอนที่ 1 องค์ประกอบของการจำลองการทำงานของวงจรรองความถี่หลายหน้าที่รูปแบบกระแส และตอนที่ 2 ผลการจำลองที่ได้จากวงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่ได้มีการนำเสนอ

1. ตอนที่ 1 องค์ประกอบของการจำลองการทำงานของวงจรรองความถี่หลายหน้าที่รูปแบบกระแส

วงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ แสดงได้ดังภาพที่ 44 ซึ่งสามารถยืนยันคุณสมบัติและประสิทธิภาพการทำงานของวงจรด้วยโปรแกรม PSpice โดยใช้ Model TSMC MOSIS 0.25 μ m (Prommee P., K. Angkeaw, M. Somdunyanok and K. Dejhan, 2009) แสดงได้ดังตารางที่ 2 โดยมีการออกแบบเป็นวงจร CMOS MO-OTA แสดงได้ดังภาพที่ 42 ซึ่งวงจรที่นำเสนอจะใช้แรงดันไฟเลี้ยงอยู่ที่ ± 1.2 โวลต์ และมีขนาดของทรานซิสเตอร์ที่ใช้ในการออกแบบแสดงได้ดังตารางที่ 3

ตารางที่ 2 พารามิเตอร์ของทรานซิสเตอร์ TSMC MOSIS 0.25 μ m

```
.MODEL NMOS1 NMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.4317311
+PHI=0.7 VTO=0.4238252 DELTA=0 UO=425.6466519 ETA=0 THETA=0.1754054
+KP=2.501048E-4 VMAX=8.287851E4 KAPPA=0.1686779 RSH=4.062439E-3
+NFS=1E12 TPG=1 XJ=3E-7 LD=3.162278E-11 WD=1.232881E-8 CGDO=6.2E-10
+CGSO=6.2E-10 CGBO=1E-10 CJ=1.81211E-3 PB=0.5 MJ=0.3282553
+CJSW=5.341337E-10 MJSW=0.5)
```

```
.MODEL PMOS1 PMOS (LEVEL=3 TOX=5.7E-9 NSUB=1E17 GAMMA=0.6348369
+PHI=0.7 VTO=-0.5536085 DELTA=0 UO=250 ETA=0 THETA=0.1573195
+KP=5.19415E-5 VMAX=2.295325E5 KAPPA=0.7448494 RSH=30.0776952
+NFS=1E12 TPG=-1 XJ=2E-7 LD=9.96834E-13 WD=5.47511E-9 CGDO=6.66E-10
+CGSO=6.66E-10 CGBO=1E-10 CJ=1.893569E-3 PB=0.9906013 MJ=0.4664287
+CJSW=3.625544E-10 MJSW=0.5)
```

ตารางที่ 3 ค่า Aspect Ratio ของทรานซิสเตอร์ที่ออกแบบเป็น CMOS MO-OTA

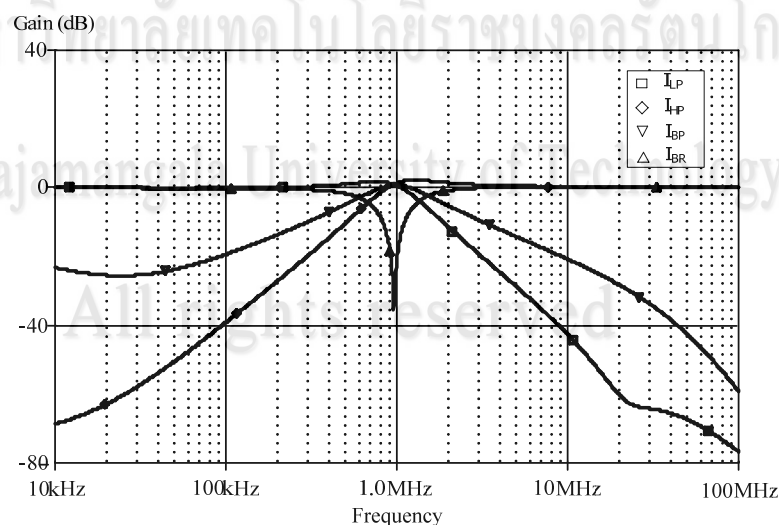
Transistors	W (μm)	L (μm)
$M_1, M_2, M_3, M_4, M_6, M_7$	5	1
M_5, M_8	5.5	1
$M_9 - M_{12}$	3	1

2. ตอนที่ 2 ผลจำลองการทำงานของวงจรรองความถี่หลายหน้าที่รูปแบบกระแส

กรณีที่ว่าตัวประกอบคุณภาพมีค่า $Q_p = 1$ ความถี่ของวงจรรองที่นำเสนอสามารถควบคุมด้วยอิเล็กทรอนิกส์ได้ โดยกำหนดเงื่อนไขค่าทรานส์คอนดักแตนซ์ของวงจรรอที่เอแบบหลายเอาต์พุต และตัวเก็บประจุ นั่นคือค่าของ $g_{m1} = g_{m2} = g_{m3} = g_m$ และ $C_1 = C_2 = C_3 = C$ สำหรับค่าตัวอย่างของกระแสไบอัสและค่าตัวเก็บประจุแสดงดังตารางที่ 4 เมื่อตัวประกอบคุณภาพมีค่าเป็น $Q_p > 1$

ตารางที่ 4 ค่าของ C_3 และ I_{B3} ที่ใช้ในการปรับตัวประกอบคุณภาพที่ความถี่ 1 MHz

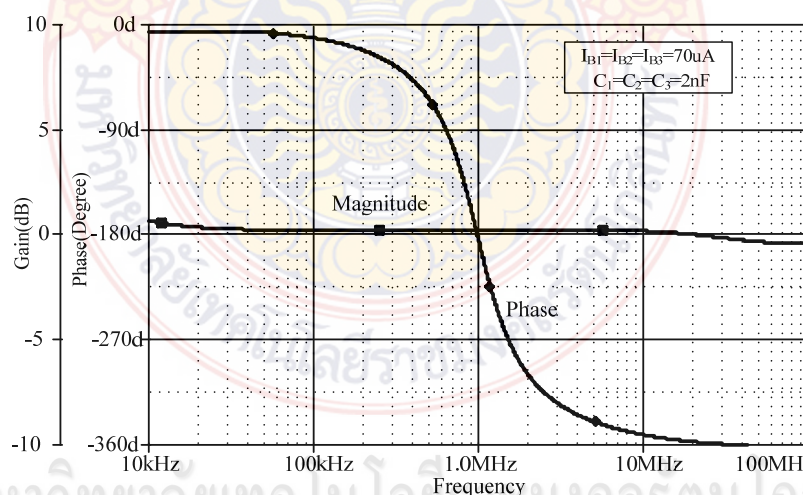
Q_0	$I_{B1} = I_{B2} = I_{B3} = 70\mu\text{A}$	$I_{B1} = I_{B2} = 70\mu\text{A}$
	$C_1 = C_2 = 2\text{nF}$ C_3 (nF)	$C_1 = C_2 = C_3 = 2\text{nF}$ I_{B3} (μA)
1	20	70
2	40	35
4	80	17.5
8	160	8.75
16	320	4.375
32	640	2.1875
64	1280	1.09375



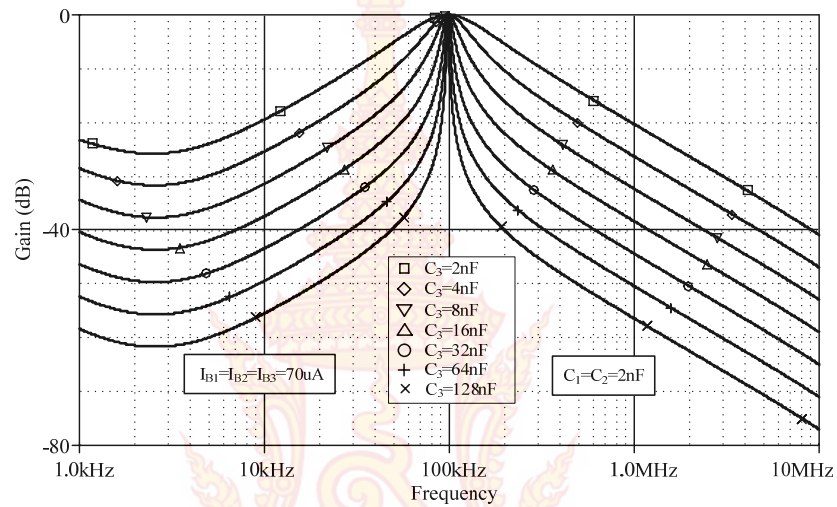
ภาพที่ 46 ผลการจำลองคุณสมบัติของวงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอเมื่อกำหนดให้ $I_B = 70\mu\text{A}$, $C = 2\text{nF}$

ผลการศึกษาจากภาพที่ 4.6 แสดงถึงผลตอบสนองทางแอมพลิจูดของวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่ได้จากการจำลองการทำงานของวงจรกรองความถี่ที่ต้องออก วงจรกรองความถี่ต่ำผ่าน วงจรกรองความถี่ที่ต้องการผ่านและวงจรกรองความถี่สูงผ่าน ซึ่งใช้กระแสอินพุตตั้งที่ได้กล่าวไว้ในหัวข้อที่ 3 ของบทที่ 3 โดยวงจรกรองความถี่หลายหน้าที่นี้ถูกออกแบบมาสำหรับใช้งานที่ความถี่ $f_0 = 1\text{MHz}$ และกำหนดให้ $C_1 = C_2 = 2\text{nF}$, $I_B = 70\mu\text{A}$ และ $g_{m1} = g_{m2} = g_{m3} = g_m = 1.35\text{ms}$

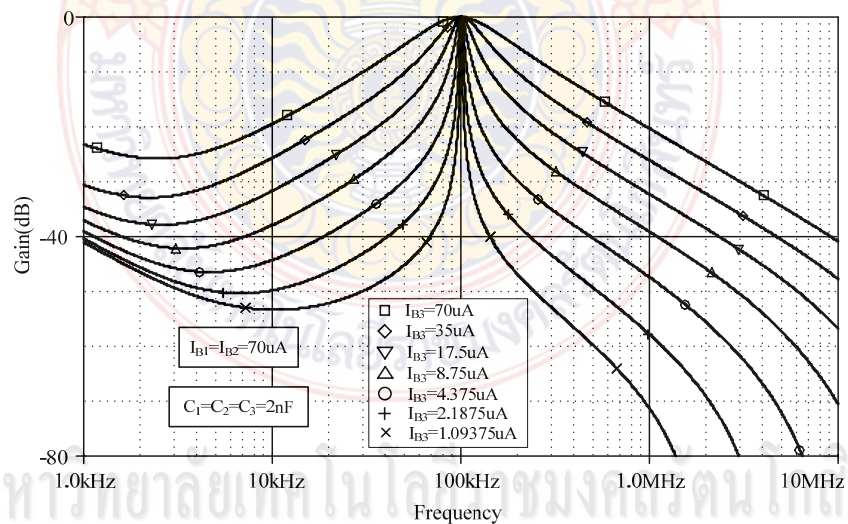
ส่วนผลตอบสนองทางแอมพลิจูดและเฟสของวงจรกรองผ่านทุกความถี่รูปแบบกระแส ที่ได้จากการจำลองการทำงานแสดงดังภาพที่ 47 และภาพที่ 48 โดยแสดงถึงผลของการปรับค่าตัวประกอบคุณภาพจากการปรับค่าตัวเก็บประจุ เมื่อกำหนดให้ $C_1 = C_2 = 2\text{nF}$, $I_{B1} = I_{B2} = I_{B3} = 70\mu\text{A}$ และปรับค่าตัวเก็บประจุ C_3 ระหว่าง $2\text{nF} - 128\text{nF}$ และภาพที่ 49 แสดงผลการปรับค่าตัวประกอบคุณภาพเมื่อกำหนดให้ $C_1 = C_2 = 2\text{nF}$, $I_{B1} = I_{B2} = 70\mu\text{A}$ โดยทำการปรับค่ากระแสไบอัสที่ I_{B3} จาก 1.09375 ถึง $70\mu\text{A}$ ตามตารางที่ 4 ทั้งนี้จากภาพที่ 48 และภาพที่ 49 เป็นการปรับค่าตัวประกอบคุณภาพ $Q_p = 1, 2, 4, 8, 16, 32$ และ 64 โดยไม่มีผลกระทบต่อค่า ω_p



ภาพที่ 47 ผลการจำลองการตอบสนองทางแอมพลิจูดและเฟสของวงจรกรองผ่านทุกความถี่ (APF) ที่ค่าความถี่เท่ากับ 1 MHz

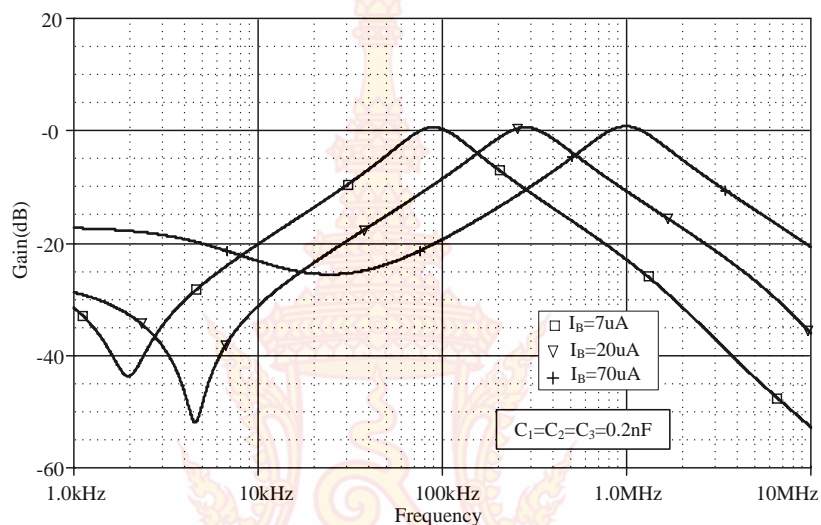


ภาพที่ 48 ผลการจำลองการปรับค่าตัวประกอบคุณภาพของวงจกรองความถี่ที่ต่อผ่าน (BPF) โดยทำการปรับจากค่าตัวเก็บประจุ C_3



ภาพที่ 49 ผลการจำลองการปรับค่าตัวประกอบคุณภาพของวงจกรองความถี่ที่ต่อผ่าน (BPF) โดยทำการปรับจากค่ากระแสไบอัส I_{B3}

All rights reserved



ภาพที่ 50 ผลการจำลองการปรับค่าความถี่ ω_p ของวงจรรองความถี่ที่ต้องการผ่าน (BPF) โดยทำการปรับจากค่ากระแสไบอัส I_B

ผลการศึกษาจากภาพที่ 50 แสดงคุณลักษณะผลตอบสนองทางแอมพลิจูดของวงจรรองความถี่ที่ต้องการผ่าน (BPF) จากการปรับค่าความถี่ด้วยกระแสไบอัส I_B ที่ปรับตั้งแต่ $7 \mu A$, $20 \mu A$ และ $70 \mu A$, $C_1 = C_2 = C_3 = 0.2 nF$ เมื่อปรับค่า ω_p จาก $100 kHz$ ถึง $1 MHz$ ผลการจำลองพบว่า การควบคุมค่าความถี่ตอบสนอง ω_p ไม่มีผลกระทบต่อค่าตัวประกอบคุณภาพ Q_p ใดๆ

3. สรุป

ในบทนี้เป็นการนำเสนอ การจำลองการทำงานของวงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอโดยใช้โปรแกรม PSpice โดยใช้ฟังก์ชันของตัวกรองแถบความถี่ออกแบบไปควอดเรติก สำหรับวงจรรองความถี่ที่ได้นำเสนอนั้นสร้างขึ้นด้วยวงจรโอทีเอแบบหลายเอาต์พุตและสามารถให้ฟังก์ชันถ่ายโอนที่ทำงานในรูปแบบกระแส 5 รูปแบบได้โดยไม่ต้องมีการเปลี่ยนแปลงโครงสร้างของวงจร โดยวงจรรองความถี่ที่นำเสนอสามารถปรับแต่งค่าความถี่ตอบสนองและค่าตัวประกอบคุณภาพได้ทางอิเล็กทรอนิกส์อย่างอิสระต่อกัน ผ่านทางการปรับค่ากระแสไบอัสของวงจรโอทีเอและการปรับค่าตัวประกอบคุณภาพ อีกวิธีหนึ่งก็คือ การปรับค่าตัวเก็บประจุในวงจร ทำให้วงจรสามารถปรับค่าได้ทั้งในทางอิเล็กทรอนิกส์และทางการปรับค่าอุปกรณ์พาสซีฟ ทั้งในส่วนของความถี่ตอบสนองและตัวประกอบคุณภาพ จากผลการศึกษาพบว่าในการออกแบบวงจรรองความถี่หลายที่โดยใช้โอทีเอให้สามารถทำงานได้ใกล้เคียงหรือตรงตามทฤษฎี จำเป็นอย่างยิ่งที่จะต้องมีการพิจารณาในเรื่องการปรับค่ากระแสไบอัส ความไม่เป็นอุดมคติขององค์ประกอบอื่นๆ เช่น ความต้านทานแฝงและตัวเก็บประจุแฝง เป็นต้น รวมไปถึงการกำหนดเงื่อนไขที่เหมาะสมเป็นสำคัญ

บทที่ 5

สรุปผล อภิปรายผลและข้อเสนอแนะ

ในบทนี้จะกล่าวถึง สรุปผลการวิจัย การอภิปรายผล ปัญหาที่พบในการวิจัยและข้อเสนอแนะ ซึ่งประกอบด้วย ข้อเสนอแนะจากการทำวิจัยในครั้งนี้และข้อเสนอแนะจากการทำวิจัยในครั้งต่อไป

1. สรุปผลการวิจัย

โครงการวิจัยนี้เป็นการนำเสนอ การจำลองวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่ใช้โครงสร้างของวงจรอินทิเกรเตอร์สามารถปรับค่าตัวประกอบคุณภาพได้อย่างอิสระ อาศัยหลักการของ วงจรขยายความนำ (OTA) แบบซีมอสและตัวเก็บประจุในการออกแบบเป็นวงจรอินทิเกรเตอร์ที่ใช้วงจร โอทีเอแบบหลายเอาต์พุตและใช้ฟังก์ชันของวงจรกรองความถี่ที่ต้องการออกแบบไบควอดเรติกเป็น ต้นแบบ วงจรกรองความถี่ที่นำเสนอนี้สร้างขึ้นจากวงจรโอทีเอแบบหลายเอาต์พุตจำนวน 3 วงจร ต่อ ร่วมกับตัวเก็บประจุแบบต่อลงกราวด์จำนวน 3 ตัว ซึ่งจากรายละเอียดของวงจรและผลการทดลองของ วงจรกรองความถี่ที่นำเสนอ ได้จากการจำลองการทำงานผ่านทางโปรแกรม PSpice ที่ได้นำเสนอในบท ที่ 4 พบว่าวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอในงานวิจัยนี้ สามารถตอบสนองการ ทำงานของวงจรกรองความถี่ได้ทั้ง 5 รูปแบบ คือ วงจรกรองความถี่ต่ำผ่าน (LPF) วงจรกรองความถี่สูง ผ่าน (HPF) วงจรกรองความถี่ที่ต้องการผ่าน (BPF) วงจรกรองความถี่ที่ต้องการออก (BRF) และวงจร กรองผ่านทุกความถี่ (APF) โดยไม่ต้องมีการเปลี่ยนแปลงโครงสร้างของวงจรใดๆ อีกทั้งยังสามารถ ปรับตัวประกอบคุณภาพ (Q_p) ได้อย่างอิสระจากค่าความถี่ตอบสนอง (ω_p) ซึ่งสามารถปรับค่าดังกล่าว ได้ 2 วิธี คือ จากการปรับค่าทรานส์คอนดักแตนซ์เกน (g_m) ของวงจรโอทีเอหรือจากการเปลี่ยนแปลง ค่าตัวเก็บประจุแบบต่อลงกราวด์และวงจรที่นำเสนอมีความไวต่ออุปกรณ์ทั้งแบบพาสซีฟและแบบแอค ทิวต่ำประมาณ ± 0.5 นอกจากนี้วงจรที่นำเสนอยังมีโครงสร้างของวงจรที่ไม่ซับซ้อน สามารถปรับแต่งได้ ง่ายและใช้งานได้จริง โดยใช้อุปกรณ์ทั้งแบบแอคทีฟและพาสซีฟจำนวนน้อย กินกำลังงานต่ำ อีกทั้ง วงจรมีการใช้ตัวเก็บประจุแบบต่อลงกราวด์ทำให้เหมาะสมกับการนำไปสร้างเป็นวงจรรวมได้ง่ายยิ่งขึ้น ต่อไป

2. การอภิปรายผล

โครงการวิจัยนี้ใช้โครงสร้างของวงจรอินทิเกรเตอร์แบบไม่สูญเสียที่สังเคราะห์มาจากวงจรโอ ทีเอชนิดหลายเอาต์พุตที่ต่อร่วมกับตัวเก็บประจุแบบต่อลงกราวด์เป็นอุปกรณ์หลัก อาศัยสมการตั้งต้น ของวงจรกรองความถี่ที่ต้องการผ่าน (BPF: Band-Pass Filter) มาทำการวิเคราะห์ ออกแบบ โดยใช้ หลักการของฟังก์ชันการถ่ายโอนแบบไบควอดเรติก (Biquadratic) เมื่อทำการออกแบบให้ ทรานซิสเตอร์ทำงานเป็นวงจรย่อย ๆ ที่มีลักษณะเป็นวงจรอินทิเกรเตอร์ (Integrator) ซึ่งในการ ทำงานของวงจรจะมีลักษณะคล้ายกันกับวงจรกรองความถี่ต่ำผ่าน โดยจะมีผลทำให้ค่าอัตราขยาย ของวงจรมากขึ้นที่ย่านความถี่ต่ำ ถ้ามีการนำมาสร้างเป็นวงจรกรองความถี่ทำให้ค่าอัตราขยาย

ของวงจรมีความเสถียร (Stable) มากขึ้นในย่านความถี่ต่ำและเป็นการชดเชยให้กับแบนด์วิดท์ของอุปกรณ์แอกทีฟในวงจร โดยวงจรที่นำเสนอสามารถกำหนดฟังก์ชันการถ่ายโอนของวงจรกรองความถี่ได้ทั้ง 5 รูปแบบ (LPF, HPF, BPF, BRF และ APF) ภายในวงจรเดียวกัน อีกทั้งยังสามารถปรับจูนค่าตัวประกอบคุณภาพ (Q_p) ด้วยวิธีการทางอิเล็กทรอนิกส์ได้อย่างเป็นอิสระจากค่าความถี่ตอบสนอง (ω_p) โดยมีค่าความไวต่ออุปกรณ์ค่อนข้างต่ำ คุณลักษณะของวงจรที่ได้ถูกจำลองการทำงานด้วยโปรแกรม PSpice พบว่ามีความสอดคล้องกับคุณสมบัติในทางทฤษฎีเป็นอย่างดี อีกทั้งวงจรที่นำเสนอมีโครงสร้างที่ไม่ซับซ้อนถูกออกแบบด้วยเทคโนโลยีซีมอส จึงทำให้มีความเหมาะสมกับการนำไปสร้างเป็นวงจรรวมได้ต่อไป ซึ่งโครงการวิจัยนี้มีการนำเสนอและได้รับการตีพิมพ์ในวารสารการประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 5 Proceedings of The 5th Conference of Electrical Engineering Network of Rajamangala University of Technology (EENET 2013) ถึงแม้ว่าวงจรที่นำเสนอจะได้รับการยอมรับให้เข้าร่วมประชุมวิชาการและยอมรับตีพิมพ์ในวารสาร แต่วงจรที่นำเสนอยังมีข้อผิดพลาดและอาจจะต้องมีการพัฒนาเพื่อให้วงจรมีคุณสมบัติที่ดีที่สุดต่อไป

3. ปัญหาที่พบในการวิจัย

1. ถึงแม้ว่าวงจรกรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ จะมีคุณสมบัติสอดคล้องกับทฤษฎีและสามารถทำงานได้ดีเป็นไปตามความต้องการ แต่ก็ยังมีข้อจำกัดบางอย่าง เช่น อินพุทอิมพีแดนซ์ของวงจรมีค่าไม่ต่ำมาก ซึ่งตามปกติในวงจรรูปแบบกระแสที่ดีจะต้องมีค่าอินพุทอิมพีแดนซ์ต่ำ เนื่องจากเป็นคุณสมบัติทั่วไปของโอทีเอจึงทำให้เกิดปัญหาดังกล่าวขึ้น
2. ในการปรับค่าได้ทางอิเล็กทรอนิกส์ยังไม่สามารถปรับค่าได้กว้างมาก ทั้งนี้เป็นเพราะคุณสมบัติทั่วไปของโอทีเออย่างง่าย ซึ่งอาจต้องมีการปรับปรุงคุณสมบัติของโอทีเอชิ้นใหม่
3. ค่าแบนด์วิดท์ (Bandwidth) ของวงจรมีค่าไม่สูงมาก เนื่องจากเป็นข้อจำกัดของอุปกรณ์แอกทีฟทั่วไปซึ่งมีค่าประมาณไม่กี่ MHz จึงเป็นข้อจำกัดในการออกแบบวงจรดังกล่าว

4. ข้อเสนอแนะ

4.1 ข้อเสนอแนะจากการทำวิจัยในครั้งนี้

1. ในการแก้ปัญหาอินพุทอิมพีแดนซ์ของวงจรมีค่าไม่ต่ำมาก ซึ่งตามปกติวงจรรูปแบบกระแสจะต้องมีค่าอินพุทอิมพีแดนซ์ต่ำ แต่เนื่องจากคุณสมบัติทั่วไปของโอทีเอ การจะทำให้อินพุทอิมพีแดนซ์มีค่าต่ำได้นั้น จำเป็นต้องมีอินพุทเป็นวงจรตามกระแสที่ด้านส่วนหน้าของวงจรในการใช้งานจริง
2. ในการแก้ปัญหาค่าปรับค่าได้ทางอิเล็กทรอนิกส์ให้สามารถปรับค่าได้กว้างขึ้นสามารถแก้ไขโดยใช้วงจรโอทีเอที่ออกแบบใหม่ โดยให้มีคุณสมบัติการปรับค่าทรานส์คอนดักแตนซ์ได้ทางอิเล็กทรอนิกส์ได้กว้างกว่าโอทีเอที่ใช้ในงานวิจัยนี้มาแทนในวงจรที่ออกแบบโดยตรงก็สามารถทำงานได้เช่นเดียวกัน
3. ในการแก้ปัญหาค่าแบนด์วิดท์ (Bandwidth) ของวงจรมีค่าไม่สูงมาก เนื่องจากเป็นข้อจำกัดของอุปกรณ์แอกทีฟทั่วไปซึ่งมีค่าประมาณไม่กี่ MHz ถ้าต้องการให้วงจรสามารถทำงานได้ที่

ความถี่สูงได้ จำเป็นต้องออกแบบให้วงจรทำงานในระดับทรานซิสเตอร์และใช้หลักการในการสังเคราะห์ตามที่นำเสนอในโครงการวิจัย

4.2 ข้อเสนอแนะจากการทำวิจัยในครั้งต่อไป

1. วงจรโอทีเอหลายเอาต์พุตแบบซีมอสพื้นฐาน (CMOS MO-OTA) มีคุณสมบัติของเอาต์พุตเป็นกระแสและอินพุตเป็นแรงดัน ซึ่งความสัมพันธ์ของอินพุตและเอาต์พุตมีค่าเป็น $\frac{I_O}{V_{in}} = g_m = \sqrt{(I_B)(\mu_o C_{ox} W/L)}_{1,2}$ และจากสมการที่กล่าวมา ค่าของทรานส์คอนดักแตนซ์ (g_m) นั้น สามารถปรับค่าได้ทางอิเล็กทรอนิกส์จากการปรับค่ากระแสไบอัสของโอทีเอ (I_B) ถ้ามีการกำหนดให้ค่า Aspect Ratio, (W/L) ของทรานซิสเตอร์ที่ใช้ใน CMOS MO-OTA ถ้ามีค่าค่อนข้างใหญ่จะส่งผลทำให้ค่าของทรานส์คอนดักแตนซ์ (g_m) มีขนาดใหญ่ขึ้นใช้พลังงานสูงขึ้น ดังนั้นในการออกแบบจึงควรออกแบบให้มีขนาดที่เหมาะสมเพื่อลดปัญหาดังกล่าว

2. วงจรรองความถี่หลายหน้าที่รูปแบบกระแสที่นำเสนอ ออกแบบโดยใช้ CMOS MO-OTAs จำนวน 3 ตัว และตัวเก็บประจุจำนวน 3 ตัว เช่นเดียวกัน ซึ่งจะเห็นได้ว่าการใช้อุปกรณ์ค่อนข้างมาก ซึ่งถ้ามีการออกแบบที่ดีอาจทำให้ลดจำนวนอุปกรณ์ที่ใช้ลงไปได้ หรืออาจจะออกแบบสมการตั้งต้นจากวงจรรองความถี่ประเภทอื่นก็อาจจะทำให้มีการลดการใช้อุปกรณ์ลงได้เช่นเดียวกัน

3. การปรับค่าตัวประกอบคุณภาพ (Q_p) ทั้งในกรณีของ ($Q_p = 1$) และ ($Q_p > 1$) นั้น ต้องกำหนดให้ค่าของทรานส์คอนดักแตนซ์ (g_m) เท่ากันทุกตัวและตัวเก็บประจุเท่ากันทุกตัวก่อน จึงสามารถที่จะปรับค่าตัวประกอบคุณภาพได้ทางอิเล็กทรอนิกส์อย่างเป็นอิสระจากค่าความถี่ตอบสนองได้อย่างเสถียร ซึ่งในการกำหนดให้ค่าของทรานส์คอนดักแตนซ์ (g_m) เท่ากันทุกตัว และตัวเก็บประจุเท่ากันทุกตัวนั้น ในทางปฏิบัติค่อนข้างจะทำได้ยาก เนื่องจากอุปกรณ์ที่ใช้ทุกตัวไม่ได้สมพงษ์กันตลอด ดังนั้นจึงเป็นไปได้ยากในการปรับค่าตัวประกอบคุณภาพในทางปฏิบัติสำหรับวงจรดังกล่าว

ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved

บรรณานุกรม

- Abuelma'atti, M.T. and A. Bentrchia. 2004. New universal current-mode multiple-input multiple-output OTA-C filter. **Asia Pacific Conference on Circuits and Systems**. Proceedings. pp.1037-1039.
- Acar C., F. Anday and H. Kuntman. 1993. On the realization of OTA-C filter. **IJCTA Journal**. 21: pp.331-341.
- Phillip E. A. and D.R. Holberg. 2011. **CMOS Analog Circuit Design**. 3th ed. The Oxford Series in Electrical and Computer Engineering. USA. 784 p.
- Bialko M. and R.W. Newcomb. 1971. Generation of all finite linear circuits using the integrated DVCCS. **IEEE Trans. Circuit Theory**. 18: pp.733-736.
- Bhusan M. and R.W. Newcomb. 1967. Grounding of capacitors in integrated circuits. **Electronics Letters**. 3: pp.148-149.
- Chang C.M. and P.C. Chen. 1991. Universal active filter with current gain using OTAs. **IJE Journal**. 71: pp.805-808.
- Chang C. 1999. New multifunction OTA-C biquads. **IEEE Trans. Circuits Syst.** 46: pp.820-824.
- Chang C. and S. Pai. 2000. Universal current-mode OTA-C biquad with the minimum components. **IEEE Trans. Circuits and Syst.** 47: pp.1235-1238.
- Chang C., B.M. Al-Hashimi and J.N. Ross. 2004. Unified active filter biquad structure. **IEE Proc. (Part G)**. 151: pp.273-277.
- Chunhua W., Z. Ling and L. Tao. 2008. A new OTA-C current-mode biquad filter with single input and multiple outputs. **IJEC Journal (AEU)**. 62: pp.232 - 234.
- Contreras R. A. and J.K. Fidler. 1980. VCT active filters. **European Conference on Circuit Theory and Design**. Proceedings. 1: pp.361-369.
- Fabre A., F. Dayoub, L. Duruisseau, and M. Kamoun. 1994. High input impedance insensitive second-order filter implemented from current conveyors. **IEEE Trans. on Circuits and System-I: Fundamental Theory and Applications**. 41: pp.918-921.
- Fabre A., O. Saaid, F. Wiest and C. Boucheron. 1995. Current controlled bandpass filter based on translinear conveyors. **Electronics Letters**. 31: pp.1727-1728.
- Geiger R. L. and J. Ferrell. 1983. Voltage controlled filter design using operational transconductance amplifiers. **IEEE International Symposium on Circuits and Systems**. Proceedings. pp.594-597.

บรรณานุกรม (ต่อ)

- Geiger R. L. and E. Sanchez-Sinencio. 1985. Active filter design using operational transconductance amplifiers: a tutorial. **IEEE Circuits Devices Mag.** pp.20-32.
- Hsu C. C. and W.S. Feng. 2001. Structural design of current-mode biquad filters. **IJE Journal.** 88 (1): pp.41-51.
- Kerwin W. J., L.P. Huelsman and R.W. Newcomb. 1967. State-variable synthesis for insensitive integrated circuit transfer functions. **IEEE Trans. Solid-state Circuits.** SC-2. pp.87-92.
- Malvar H. S. 1984. Electronically controlled active-C filters and equalizers with operational transconductance amplifiers. **IEEE Trans. Circuits Syst.** 31 (7): pp.645-649.
- Nawrocki R. and U. Klein. 1986. New OTA-capacitor realization of a universal biquad. **Electronics Letters.** 22: pp. 50-51.
- Prommee P., K. Angkeaw, M. Somdunayakanok and K. Dejhan. 2009. CMOS-based near zero-offset multiple inputs max-min circuits and its applications. **Analog Integrated Circuits Signal.** Processing. 61 (1): pp.93-105.
- Sanchez-sinencio E., R.L. Geiger and H. Nevarez-Lozano. 1988. Generation of Continuous-Time Two Integrator Loop OTA filter structures. **IEEE Trans. Circuits and Syst.,** 35: pp. 936-946.
- Sun Y. and J.K. Fidler. 1993. Novel OTA-C realizations of biquadratic transfer functions. **IJE Journal.** 75: pp.333-340.
- Sun Y. and J.K. Fidler. 1993. Some design methods of OTA-C and CCII-RC active filters. **13th IEE Saraga Colloquium on Digital and Analogue Filters and Filtering Systems.** Processing. pp.7/1-7/8.
- Sun Y. and J.K. Fidler. 1995. Resonator-based universal OTA grounded capacitor filters. **IJCTA Journal.** 23: pp.261-265.
- Sun Y. and J.K. Fidler. 1996. Structure generation of current-mode two integrator loop dual output-OTA grounded capacitor filters. **IEEE Trans. Circuits Syst. II, Analog Digit. Signal Process.** 43: pp.659-663.
- Sun Y. and J.K. Fidler. 1996. Design of current-mode multiple output OTA and capacitor filters. **IJE Journal.** 81 (1): pp.95-109.
- Sun Y. 1998. Second-order OTA-C filters derived from Nawrocki-Klein biquad. **Electronics Letters.** 34 (15): pp.1449-1450.

บรรณานุกรม (ต่อ)

- Tsukutan T., M. Ishida, S. Tsuiki and Y. Fukui. 1996. Versatile current mode biquad filter using multiple current output OTAs. *IJE Journal*. 80 (4): pp.533–541.
- Tsukutan T., S. Edasaki, Y. Sumi and Y. Fukui. 2006. Current-mode Universal biquad filter using OTAs and DO-CCII. *Frequenz*. 60: pp.11–20.
- Urbas A. and J. Osowski. 1982. High-frequency realization of C-OTA second-order active filters. *IEEE International Symposium on Circuits and Systems*. Proceedings. pp.1106-1109.
- Wu J. and C.Y. Xie. 1993. New multifunction active filter using OTAs. *IJE Journal*. 74: pp.235-239.
- Wu J. 1994. Current-mode high-order OTA-C filter. *IJE Journal*. 76: pp.1115-1120.
- Wu J. and I.E. El-Masry. 1998. Universal voltage-mode and current-mode OTAs based biquads. *IJE Journal*. 85: pp.553-560.

ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved



ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved



ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved

โปรแกรมการวิเคราะห์หาคุณสมบัติของวงจรความถี่หลายหน้าที่รูปแบบกระแส

```
.Subckt      OTA  1  3  4  14 15 16 17 18 19 20 21
*Pinouts    in+ in- 0+ 0- 0+ 0- 0+ 0- 0+ 0- OTA
VDD  1  0  dc 1.2
VSS  2  0  dc -1.2
IB   1  26 200u
M1   7  3  25  25  NMOS1 W=5u  L=1u
M2   8  4  25  25  NMOS1 W=5u  L=1u
M3   7  7  1   1   PMOS1 W=5u  L=1u
M4   8  8  1   1   PMOS1 W=5u  L=1u
M5  14  7  1   1   PMOS1 W=5.5u L=1u
M6  12  7  1   1   PMOS1 W=5u  L=1u
M7  13  8  1   1   PMOS1 W=5u  L=1u
M8  15  8  1   1   PMOS1 W=5.5u L=1u
M9  14 13  2   2   NMOS1 W=3u  L=1u
M10 12 12  2   2   NMOS1 W=3u  L=1u
M11 13 13  2   2   NMOS1 W=3u  L=1u
M12 15 12  2   2   NMOS1 W=3u  L=1u
MB3 26 26  2   2   NMOS1 W=5u  L=1u
MB4 25 26  2   2   NMOS1 W=5u  L=1u
M52 16  7  1   1   PMOS1 W=5.5u L=1u
M92 16 13  2   2   NMOS1 W=3u  L=1u
M53 18  7  1   1   PMOS1 W=5.5u L=1u
M93 18 13  2   2   NMOS1 W=3u  L=1u
M54 20  7  1   1   PMOS1 W=5.5u L=1u
M94 20 13  2   2   NMOS1 W=3u  L=1u
M82 17  8  1   1   PMOS1 W=5.5u L=1u
M122 17 12  2   2   NMOS1 W=3u  L=1u
M83 19  8  1   1   PMOS1 W=5.5u L=1u
M123 19 12  2   2   NMOS1 W=3u  L=1u
M84 21  8  1   1   PMOS1 W=5.5u L=1u
M124 21 12  2   2   NMOS1 W=3u  L=1u
.Ends OTA
```



```

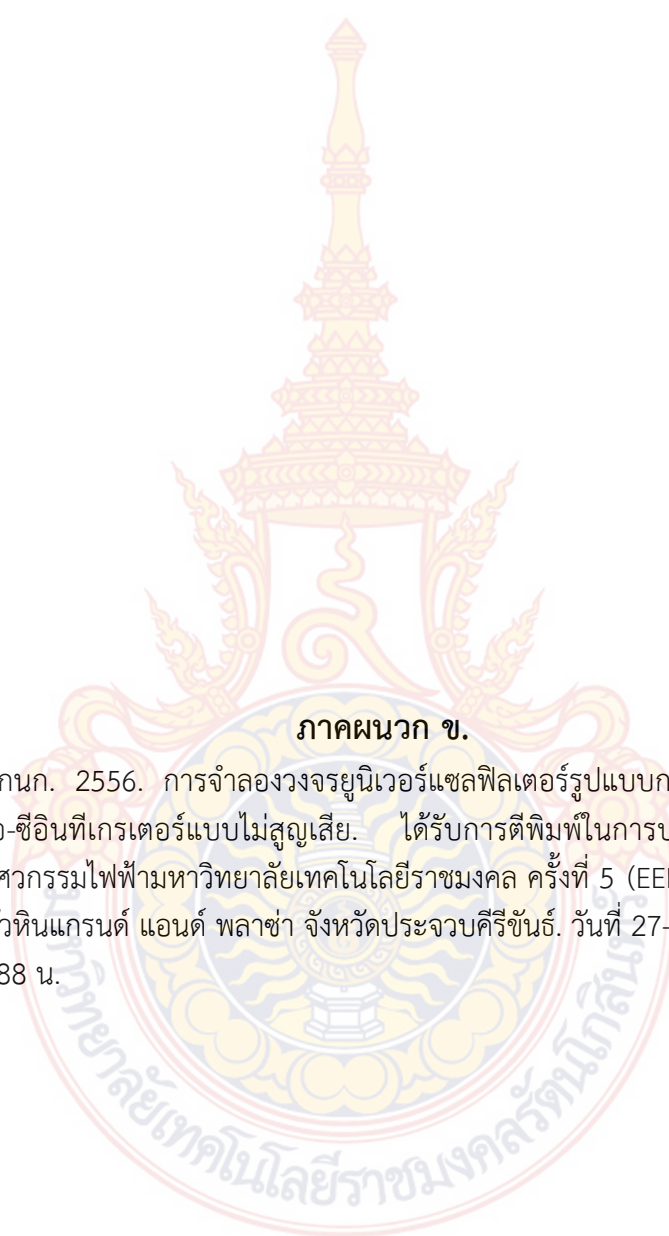
*****0.25um*****
* LOT: T14Y MOSIS      WAF: 03
* DIE: N_Area_Fring   DEV: N3740/10
* Temp= 27 C
.MODEL NMOS1 NMOS ( LEVEL = 3 TOX = 5.7E-9 NSUB = 1E17 GAMMA = 0.4317311
+PHI = 0.7 VTO = 0.4238252 DELTA = 0 UO = 425.6466519 ETA = 0 THETA =
+0.1754054 KP = 2.501048E-4 VMAX = 8.287851E4 KAPPA = 0.1686779 RSH =
+4.062439E-3 NFS = 1E12 TPG = 1 XJ = 3E-7 LD = 3.162278E-11 WD = 1.232881E-8
+CGDO = 6.2E-10 CGSO = 6.2E-10 CGBO = 1E-10 CJ = 1.81211E-3 PB = 0.5 MJ =
+0.3282553 CJSW = 5.341337E-10 MJSW = 0.5)
.MODEL PMOS1 PMOS ( LEVEL = 3 TOX = 5.7E-9 NSUB = 1E17 GAMMA = 0.6348369
+PHI = 0.7 VTO = -0.5536085 DELTA = 0 UO = 250 ETA = 0 THETA = 0.1573195 KP
+= 5.194153E-5 VMAX = 2.295325E5 KAPPA = 0.7448494 RSH = 30.0776952 NFS =
+1E12 TPG = -1 XJ = 2E-7 LD = 9.968346E-13 WD = 5.475113E-9 CGDO = 6.66E-10
+CGSO = 6.66E-10 CGBO = 1E-10 CJ = 1.893569E-3 PB = 0.9906013 MJ = 0.4664287
+CJSW = 3.625544E-10 MJSW = 0.5 )
*****0.25um*****
.tran 10n 15u 10u 1n
.PROBE
.END

```

ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved



ภาคผนวก ข.

มนตรี สมดุลยกนก. 2556. การจำลองวงจรยูนิเวอร์แซลฟิลเตอร์รูปแบบกระแสด้วยโครงสร้างไอทีเอ-ซีอินทีเกรเตอร์แบบไม่สูญเสีย. ได้รับการตีพิมพ์ในการประชุมเครือข่ายวิชาการวิศวกรรมไฟฟ้ามหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 5 (EENET 2013), ณ โรงแรมหัวหินแกรนด์ แอนด์ พลาซ่า จังหวัดประจวบคีรีขันธ์. วันที่ 27-29 มีนาคม 2556, 185-188 น.

ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved



การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 5

บทความวิจัย

- ไฟฟ้ากำลัง
- อิเล็กทรอนิกส์กำลัง
- ไฟฟ้าสื่อสารและโทรคมนาคม
- ระบบควบคุมและการวัดคุม
- คอมพิวเตอร์และเทคโนโลยีสารสนเทศ
- พลังงานและการอนุรักษ์พลังงาน
- นวัตกรรมและสิ่งประดิษฐ์
- งานวิจัยที่เกี่ยวข้องกับวิศวกรรมไฟฟ้า

บทความวิชาการ

27-29 มีนาคม 2556 โรงแรมหัวหินแกรนด์ แอนด์ พลาซ่า จังหวัดประจวบคีรีขันธ์
คณะวิศวกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลพระนคร

EENET2013

บทความวิจัย

การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 5

Proceedings of The 5th Conference of Electrical Engineering Network of Rajamangala University of Technology (EENET 2013)การจำลองวงจรมินิเวอร์แซลฟิลเตอร์รูปแบบกระแสด้วยโครงสร้างโอทีเอ-ซีอินทิเกรเตอร์แบบไม่สูญเสีย
OTA-C Lossless Integrator Based Current Mode Universal Filter Simulated

มนตรี สมดุลยกันก

ห้องปฏิบัติการวิจัยวิศวกรรมทางด้านวิศวกรรมไฟฟ้าและพลังงานทดแทน

สาขาวิชาวิศวกรรมไฟฟ้า คณะวิศวกรรมศาสตร์และสถาปัตยกรรมศาสตร์ มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

96 หมู่ 3 ถนนพหลโยธินสาย 5 ต.ศาลายา อ.พุทธมณฑล จ.นครปฐม 73170 โทรศัพท์: 0-2427-0039 E-mail: montri.som@rmutr.ac.th

บทคัดย่อ

บทความนี้นำเสนอการจำลองวงจรมินิเวอร์แซลฟิลเตอร์รูปแบบกระแสแบบใหม่ อาศัยวงจรมินิเกรเตอร์แบบไม่สูญเสียเพียงสามวงจร โดยผลลัพธ์ที่ได้ยังคงบรรลุข้อดีเช่นเดียวกับการใช้โอทีเอและตัวเก็บประจุแบบต่อกราวด์สองตัว วงจรที่นำเสนอเป็นวงจรมินิเกรเตอร์และหนึ่งเอาต์พุตสามารถกำหนดฟังก์ชันถ่ายโอนของวงจรมินิเวอร์แซลฟิลเตอร์ได้ห้ารูปแบบ (LPF, HPF, BPF, BRF, APF) ในวงจรมินิเกรเตอร์ นอกจากนี้วงจรมินิเกรเตอร์ยังสามารถปรับค่าตัวประกอบคุณภาพ (Q_p) ได้ทางอิเล็กทรอนิกส์หรือตัวเก็บประจุอย่างเป็นอิสระจากค่าความถี่ตอบสนอง (ω_c) คุณลักษณะของวงจรมินิเวอร์แซลฟิลเตอร์ที่นำเสนอถูกจำลองการทำงานด้วยโปรแกรม PSpice ซึ่งผลลัพธ์ที่ได้อยู่ในลักษณะที่สอดคล้องกับผลลัพธ์ในทางทฤษฎี

คำสำคัญ: โอทีเอ-ซี, มินิเวอร์แซลฟิลเตอร์, อินทิเกรเตอร์แบบไม่สูญเสีย

Abstract

This paper presents new current mode universal filter simulated employing only three lossless integrators by which the obtained result still achieves the advantages obtained by employing OTAs and two grounded capacitors. The proposed filter consists of three inputs and single output, where either one of five filtering transfer functions (LPF, HPF, BPF, BRF, APF) can be achieved by this only one filter. In addition, parameters orthogonally with frequency response (ω_c) of quality factor (Q_p) can also be electronically or capacitor tuned. Characteristics of the proposed filter are simulated using PSpice and its results are in agreement with the theory.

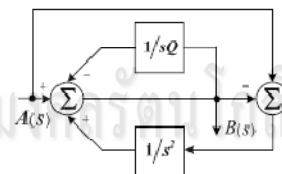
Keywords: OTA-C, Universal Filter, Lossless Integrator

1. บทนำ

การประมวลสัญญาณทางอนาล็อกในปัจจุบัน วงจรฟิลเตอร์ได้มีการออกแบบและพัฒนาอย่างต่อเนื่อง โดยการทำงานของวงจรในรูปแบบกระแสเป็นที่ทราบกันเป็นอย่างดีว่ามีข้อดีกว่าวงจรที่ทำงานในรูปแบบแรงดัน จากอดีตได้มีการออกแบบวงจรมินิเกรเตอร์ให้ทำงานในรูปแบบกระแสด้วยอุปกรณ์แอคทีฟหลายชนิด เช่น วงจรตามกระแส [1] (Current Follower: CF) วงจรสายพานกระแส [2,9] (CCII) และวงจรมินิเกรเตอร์ (Operational Transconductance Amplifier: OTA) [3-8] เป็นต้น โดยส่วนใหญ่ใช้ฟังก์ชันไบควอดเรติกเป็นหลัก ซึ่งนับเป็นหลักการที่นิยม

ใช้กันอย่างกว้างขวางและนำมาสังเคราะห์เป็นวงจรมินิเกรเตอร์ได้อย่างมีประสิทธิภาพ ซึ่งหลักการนี้สามารถสร้างเป็นวงจรมินิเกรเตอร์ได้หลากหลายรูปแบบ [10] เมื่อพิจารณาวงจรมินิเกรเตอร์รูปแบบกระแสที่เสนอนี้เสนอด้วยหลักการของโอทีเอสองถึงสามตัว [3,4] พบว่าสามารถปรับค่า ω_c และค่า Q_p ได้ด้วยวิธีอิเล็กทรอนิกส์แต่ในการปรับค่า Q_p จะมีผลกระทบต่อค่า ω_c และที่เสนอนี้เสนอด้วยโอทีเอสามตัว [5] พบว่าสามารถปรับค่า ω_c และค่า Q_p ได้โดยวิธีอิเล็กทรอนิกส์เพียงอย่างเดียว

บทความนี้นำเสนอ การจำลองวงจรมินิเวอร์แซลฟิลเตอร์จากฟังก์ชันไบควอดเรติก โดยใช้สมการฟิลเตอร์ความถี่ที่ต้องการออก (BRF) เป็นสมการตั้งต้น เพื่อให้ได้โครงสร้างที่สังเคราะห์มาจากวงจรมินิเกรเตอร์แบบไม่สูญเสีย โดยมีโอทีเอและตัวเก็บประจุเป็นอุปกรณ์หลักในการสร้างเป็นวงจรมินิเวอร์แซลฟิลเตอร์ที่สามารถปรับค่าตัวประกอบคุณภาพ (Q_p) ได้อิสระจากค่าความถี่ตอบสนอง (ω_c) ด้วยวิธีทางอิเล็กทรอนิกส์หรือตัวเก็บประจุจากหลักการของฟังก์ชันไบควอดเรติก สามารถให้คุณสมบัติของวงจรมินิเกรเตอร์อื่น ๆ อย่างครบถ้วน อีกทั้งยังได้นำเสนอแนวความคิดใหม่ที่ขยายเงื่อนไขการปรับค่า Q_p ได้ทั้งทางอิเล็กทรอนิกส์และทางกายภาพทำให้ปราศจากข้อจำกัดในการปรับค่า Q_p



รูปที่ 1 บล็อกไดอะแกรมของหลักการที่นำเสนอ

2. ทฤษฎีและหลักการ

2.1 บล็อกไดอะแกรมของหลักการที่นำเสนอ

จากสมการที่ (1) คือฟังก์ชันไบควอดเรติกในรูปแบบของวงจรมินิเกรเตอร์ความถี่ที่ต้องการออก (BRF) เมื่อทำการ Normalized ความถี่ ω_c ให้มีค่าเป็นหนึ่ง

$$\frac{B(s)}{A(s)} = \frac{s^2 + 1}{s^2 + s/Q + 1} \quad (1)$$

ปรับสมการที่ (1) เป็นรูปแบบวงจรมินิเกรเตอร์ดังสมการที่ (2)

บทความวิจัย

การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 5

Proceedings of The 5th Conference of Electrical Engineering Network of Rajamangala University of Technology (EENET 2013)

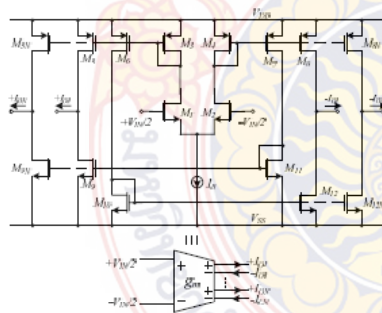
$$B(s)(1 + 1/sQ + 1/s^2) = A(s)(1 + 1/s^2)$$

หรือ
$$B(s) = A(s) + \left(\frac{A(s) - B(s)}{s^2} \right) - \frac{B(s)}{sQ} \quad (2)$$

จากสมการที่ (2) นำมาเขียนเป็นบล็อกโคจรตามหลักการที่นำเสนอได้ดังรูปที่ 1

2.2 โอทีเอชนิดหลายเอาต์พุตแบบซีมอส

โอทีเอชนิดหลายเอาต์พุตแบบซีมอส (CMOS MO-OTA) [11] ดังรูปที่ 2 มีคุณสมบัติคือ เอาต์พุตเป็นกระแสและอินพุตเป็นแรงดัน เมื่อฟังก์ชันความสัมพันธ์ระหว่างอินพุตและเอาต์พุตเป็นดังสมการที่ (3) โดยที่ค่าทรานสคอนดักแตนซ์ (g_m) สามารถปรับค่าได้ทางอิเล็กทรอนิกส์จากการปรับค่ากระแสไบอัส (I_b) ของโอทีเอ

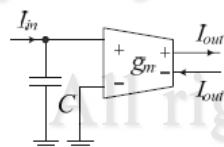


รูปที่ 2 โอทีเอชนิดหลายเอาต์พุตแบบซีมอส (CMOS MO-OTA)

$$\pm \frac{I_o}{V_m} = g_m = \sqrt{I_b \mu_0 C_{ox} \left(\frac{W}{L} \right)_{1,2}} \quad (3)$$

2.3 วงจรอินทิเกรเตอร์แบบไม่สูญเสีย

โดยหลักการจากรูปที่ 1 การทำงานจะอยู่ในรูปแบบของแรงดันเมื่อต้องการสร้างให้ทำงานในรูปแบบกระแสสามารถทำได้และให้ผลที่เหมือนกัน อุปกรณ์ที่ใช้สังเคราะห์เป็นวงจรมอนิเตอร์แบบกระแสในบทความนี้ ประกอบขึ้นจากวงจรมอนิเตอร์แบบไม่สูญเสีย (Lossless Integrator) ที่สร้างจากโอทีเอและตัวเก็บประจุแบบตัวกราวด์ แสดงดังรูปที่ 3 โดยมีฟังก์ชันการถ่ายโอนกระแสเขียนได้ดังสมการที่ (4)

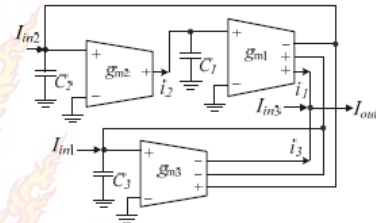


รูปที่ 3 วงจรอินทิเกรเตอร์แบบไม่มีการสูญเสีย

$$\frac{I_{out}}{I_{in}} = \pm \frac{g_m}{sC} \quad (4)$$

3. วงจรมอนิเตอร์แบบกระแสฟิลเตอร์รูปแบบกระแสที่นำเสนอ

นำหลักการจากรูปที่ 1 และรูปที่ 3 มาออกแบบเป็นวงจรมอนิเตอร์แบบกระแสฟิลเตอร์รูปแบบกระแสที่นำเสนอแสดงได้ดังรูปที่ 4 โดยที่ค่าของกระแสเอาต์พุตจากโอทีเอทั้งสามมีค่าเป็นดังสมการที่ (5) - (7)



รูปที่ 4 วงจรมอนิเตอร์แบบกระแสฟิลเตอร์รูปแบบกระแสที่นำเสนอ

$$i_1 = \frac{I_{m1}g_{m1}g_{m2}g_{m3} + I_{m2}(g_{m1}g_{m2}g_{m3} + s g_{m1}g_{m2}C_3)}{D_1(s)} \quad (5)$$

$$i_2 = \frac{I_{m1} \left(\frac{g_{m2}g_{m3}}{C_1C_3} \right) + I_{m2} \left(\frac{g_{m2}g_{m3}}{C_2C_3} + s \frac{g_{m2}}{C_2} \right)}{D(s)} \quad (6)$$

$$i_3 = \frac{-I_{m1}(g_{m1}g_{m2}g_{m3} + s^2 g_{m3}C_1C_2) - I_{m2}g_{m1}g_{m2}g_{m3}}{D_1(s)} \quad (7)$$

โดยที่ $D_1(s) = s^3 C_1 C_2 C_3 + s^2 g_{m3} C_1 C_2 + s g_{m1} g_{m2} C_3$

และ $D(s) = s^2 + s \frac{g_{m3}}{C_3} + \frac{g_{m1}g_{m2}}{C_1C_2}$

เมื่อกระแสเอาต์พุตของวงจรมอนิเตอร์แบบกระแสฟิลเตอร์หาได้จากผลรวมของกระแสทั้งสาม ($I_{out} = i_1 + i_2 + i_3$) โดยมีฟังก์ชันถ่ายโอนคือ

$$I_{out} = \frac{-s \frac{g_{m3}}{C_3} I_{m1} + \frac{g_{m1}g_{m2}}{C_1C_2} I_{m2} + D(s) I_{m3}}{D(s)} \quad (8)$$

จากวงจรมอนิเตอร์แบบกระแสฟิลเตอร์ที่นำเสนอสามารถวิเคราะห์เป็นฟังก์ชันถ่ายโอนได้ทั้งหารูปแบบภายใต้เงื่อนไขดังนี้

- LPF: $I_{m1} = I_{m3} = 0$ และ $I_{m2} = I_{in}$
- HPF: $I_{m1} = -I_{m2} = I_{m3} = I_{in}$
- BPF: $I_{m2} = I_{m3} = 0$ และ $I_{m1} = I_{in}$
- BRF: $I_{m2} = 0$ และ $I_{m1} = I_{m3} = I_{in}$
- APF: $I_{m2} = 0$ และ $I_{m1}/2 = I_{m3} = I_{in}$

เมื่อพิจารณาเทียบกับรูปแบบทั่วไปของฟังก์ชันไปควอดเรติก

$$D(s) = s^2 + s \frac{\omega_p}{Q_p} + \omega_p^2$$

ซึ่งตัวแปรที่เกี่ยวข้อง ω_p และ Q_p จะมีค่าเท่ากับ

$$\omega_p = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2}} \quad (9)$$

$$Q_p = \sqrt{\frac{g_{m1}g_{m2}}{C_1C_2} \cdot \left(\frac{C_3}{g_{m3}} \right)} \quad (10)$$

บทความวิจัย

การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 5

Proceedings of The 5th Conference of Electrical Engineering Network of Rajamangala University of Technology (EENET 2013)

จากสมการที่ (9) โดยทั่วไปสามารถกำหนดให้ $g_{m1} = g_{m2} = g_m$ และ $C_1 = C_2 = C$ ดังนั้นการปรับค่าความถี่ตอบสนอง ω_p สามารถทำได้ โดยการปรับค่าแกนจากกระแสไบอัส (I_B) ของโอทีเอทั้งสองตัว ซึ่งถ้าให้โอทีเอทั้งสองตัวมีค่าเท่ากันทุกประการ จะเห็นได้ว่าการควบคุมความถี่ตอบสนองจะมีความเป็นเชิงเส้น

เมื่อพิจารณาในกรณีที่ต้องการปรับค่าตัวประกอบคุณภาพ Q_p จากสมการที่ (10) พบว่าสามารถปรับค่า Q_p อย่างเป็นอิสระ โดยไม่มีผลกระทบต่อ ω_p ซึ่งทำได้ 2 วิธี โดยวิธีแรกคือ กำหนดให้ค่า $C_3 = C$ ซึ่งทำให้ค่า Q_p มีค่าเท่ากับ g_m/g_{m3} ส่วนวิธีที่สองคือ กำหนดให้ค่า $g_{m3} = g_m$ ซึ่งทำให้ค่า Q_p มีค่าเท่ากับ C_3/C

4. ค่าความไวของวงจร

สิ่งที่สามารถยืนยันประสิทธิภาพของวงจรมัลติโพลีเฟสฟิลเตอร์ที่นำเสนอ นั้นคือ ค่าความไวของของอุปกรณ์แอคทีฟและแพสซีฟในวงจรที่มีผลต่อความถี่ตอบสนอง $S_x^{\omega_p}$ และค่าตัวประกอบคุณภาพ $S_x^{Q_p}$ เมื่อ x คืออุปกรณ์แอคทีฟและแพสซีฟในแต่ละตัวดังสมการที่ (11) – (14)

$$S_{g_{m1}}^{\omega_p} = S_{g_{m2}}^{\omega_p} = S_{g_{m3}}^{\omega_p} = S_{g_m}^{\omega_p} = 0.5 \tag{11}$$

$$S_{C_1}^{\omega_p} = S_{C_2}^{\omega_p} = S_{C_3}^{\omega_p} = S_{C_p}^{\omega_p} = -0.5 \tag{12}$$

$$S_{I_{B3}}^{\omega_p} = S_{C_3}^{\omega_p} = 0 \tag{13}$$

$$-S_{g_{m3}}^{\omega_p} = S_{C_1}^{\omega_p} = 1 \tag{14}$$

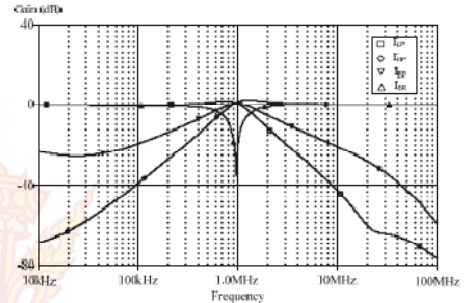
5. ผลจำลองการทำงานของวงจรที่นำเสนอ

วงจรมัลติโพลีเฟสฟิลเตอร์ที่นำเสนอสามารถยืนยันคุณสมบัติและประสิทธิภาพด้วยโปรแกรม PSpice โดยใช้แบบจำลองของ MOSIS TSMC 0.25 μm [12] ซึ่งถูกออกแบบเป็นวงจรโอทีเอหลายเอาต์พุตแบบซิมอสตริงรูปที่ 2 เมื่อแรงดันที่ใช้มีค่าเท่ากับ ± 1.2 โวลต์ และขนาดของทรานซิสเตอร์ที่ใช้แสดงได้ดังตารางที่ 1

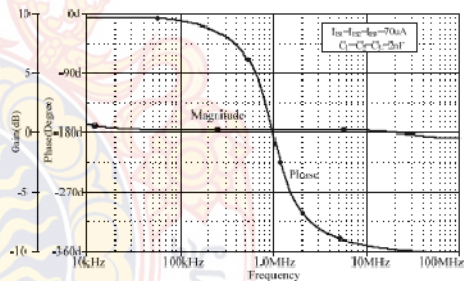
ตารางที่ 1 Aspect Ratio ทรานซิสเตอร์สำหรับโอทีเอแบบหลายเอาต์พุต

Transistor	W(μm)	L(μm)
M1, M2, M3, M4, M6, M7	5	1
M5, M8	5.5	1
M9-M12	3	1

ในรูปที่ 5 จำลองหาคุณสมบัติของวงจรมัลติโพลีเฟสฟิลเตอร์ทั้งหมดเมื่อกำหนดค่าตัวแปร $Q_p = 1$ โดยปรับกระแสไบอัสของโอทีเอเมื่อ $I_{B1} = I_{B2} = I_{B3} = I_B = 70 \mu A$ และตัวเก็บประจุ $C_1 = C_2 = C_3 = C = 2nF$ พบว่าค่าความถี่ตอบสนอง ω_p มีค่าเท่ากับ 1 MHz แสดงให้เห็นว่าการควบคุมค่าความถี่ตอบสนองมีความเป็นเชิงเส้นตามการปรับแกนของโอทีเอ ส่วนในรูปที่ 6 แสดงเอาต์พุตของวงจรมัลติโพลีเฟสฟิลเตอร์ในส่วนวงจรฟิลเตอร์ผ่านทุกความถี่ (APF) โดยค่าความถี่ตอบสนอง ω_p อยู่ที่ 1 MHz



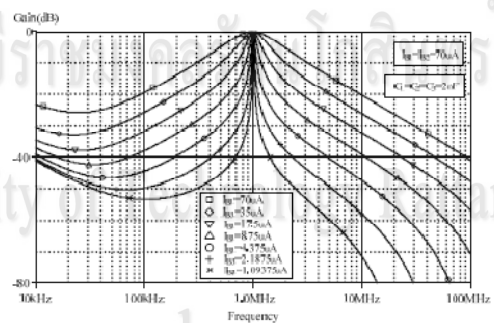
รูปที่ 5 คุณสมบัติของวงจรมัลติโพลีเฟสฟิลเตอร์ เมื่อ $I_B = 70 \mu A$, $C = 2nF$



รูปที่ 6 เอาต์พุตของวงจรมัลติโพลีเฟสฟิลเตอร์แบบ APF ที่ $\omega_p = 1$ MHz

ตารางที่ 2 การปรับค่าตัวประกอบคุณภาพ Q_p ด้วย I_{B3} และ C_3

Q_p	$I_{B1} = I_{B2} = 70 \mu A$	$I_{B1} = I_{B2} = 70 \mu A$
	$C_1 = C_2 = C_3 = 2nF$	$C_1 = C_2 = 2nF$
	$I_{B3} (\mu A)$	$C_3 (nF)$
1	70	2
2	35	4
4	17.5	8
8	8.75	16
16	4.375	32
32	2.1875	64
64	1.09375	128



รูปที่ 7 เอาต์พุตของวงจรมัลติโพลีเฟสฟิลเตอร์ความถี่ที่ต้องการปรับ โดยปรับค่า I_{B3}

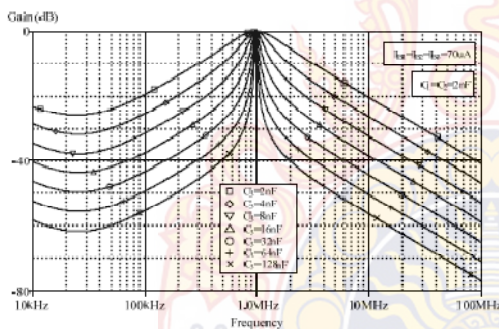
เพื่อยืนยันหลักการจากสมการที่ (10) การปรับค่าตัวประกอบคุณภาพ Q_p จะไม่มีผลกระทบต่อความถี่ตอบสนอง ω_p โดยการจำลองการทำงานของวงจรมัลติโพลีเฟสฟิลเตอร์ ถูกกำหนดให้มีค่าความถี่ตอบสนองไว้ที่ 1 MHz และทดลองปรับค่า Q_p เท่ากับ 1, 2, 4, 8, 16, 32

บทความวิจัย

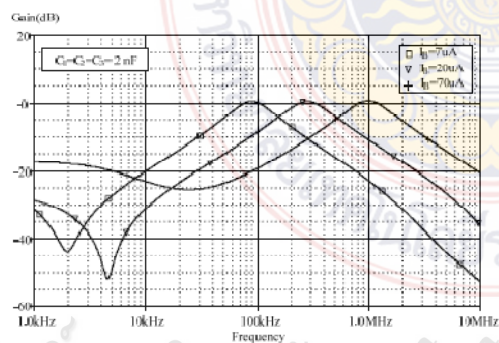
การประชุมวิชาการเครือข่ายวิศวกรรมไฟฟ้า มหาวิทยาลัยเทคโนโลยีราชมงคล ครั้งที่ 5

Proceedings of The 5th Conference of Electrical Engineering Network of Rajamangala University of Technology (EENET 2013)

และ 64 ตามลำดับ ซึ่งวิธีแรกโดยการกำหนดให้ $C_1 = C_2 = C_3 = 2nF$ และ $I_{B1} = I_{B2} = 70\mu A$ ทำการปรับค่า I_{B3} ตามตารางที่ 2 ส่วนวิธีที่สองทำการปรับค่า Q_p โดยการกำหนดให้ $I_{B1} = I_{B2} = I_{B3} = I_B = 70\mu A$ และ $C_1 = C_2 = 2nF$ ทำการปรับค่าตัวเก็บประจุ C_3 ตามตารางที่ 2 เช่นกัน ผลการตอบสนองทางความถี่ถูกแสดงไว้ดังรูปที่ 7 และรูปที่ 8 ตามลำดับ ซึ่งจากหลักการดังกล่าวจะเห็นได้ว่าการปรับค่า Q_p สามารถปรับค่าได้สูงมาก โดยไม่มีข้อจำกัดในการปรับตั้งเช่นบทความก่อนๆ [3-8] ซึ่งจะปรับโดยใช้ค่าทรานสคอนดักแตนซ์ (g_m) ของโอทีเอแต่เพียงอย่างเดียว



รูปที่ 8 เอทัพของวงจรฟิลเตอร์ความถี่ที่ต้องการผ่าน โดยปรับค่า C_3



รูปที่ 9 ผลการจำลองวงจรฟิลเตอร์ความถี่ที่ต้องการผ่าน โดยปรับค่า I_B

ในรูปที่ 9 เป็นการจำลองผลการทำงานของวงจรฟิลเตอร์ความถี่ที่ต้องการผ่าน (BPF) กรณีปรับค่า $I_B = 7\mu A, 20\mu A$ และ $70\mu A$ ตามลำดับ โดยตัวเก็บประจุมีค่าเป็น $C_1 = C_2 = C_3 = 2nF$ จากผลการจำลองเห็นได้ว่าการควบคุมค่าความถี่ตอบสนอง ω_c จะไม่มีผลกระทบต่อค่าตัวประกอบคุณภาพ Q_p ใดๆ

5. สรุป

บทความนี้นำเสนอ การจำลองวงจรยูนิเวอร์แซลฟิลเตอร์รูปแบบกระแสด้วยโอทีเอและตัวเก็บประจุ โดยสังเคราะห์จากฟังก์ชันของวงจรฟิลเตอร์ความถี่ที่ต้องการออก (BRF) เป็นสมการตั้งต้น ซึ่งเป็นหลักการที่สามารถนำมาสังเคราะห์วงจรฟิลเตอร์ได้เป็นอย่างดี การใช้สมการนี้ตั้งต้นทำให้ได้ผลดีต่อการปรับค่า Q_p ของวงจร อีกทั้งยัง

สามารถปรับได้ทั้งแบบวิธีทางอิเล็กทรอนิกส์ด้วยการปรับค่ากระแสไบอัสของโอทีเอและทางกายภาพด้วยการเปลี่ยนค่าตัวเก็บประจุ ซึ่งทั้งสองวิธีนี้จะไม่ผลกระทบต่อค่าความถี่ตอบสนอง ω_c และที่ยังยืนยันการปรับค่าตัวประกอบคุณภาพ Q_p ไม่จำกัดอยู่เพียงค่าทรานสคอนดักแตนซ์ (g_m) ของโอทีเอเท่านั้น ซึ่งทำให้สามารถปรับค่า Q_p ได้กว้างมาก อีกทั้งวงจรที่สังเคราะห์ได้นั้นยังให้คุณสมบัติของวงจรฟิลเตอร์ชนิดอื่นได้อย่างครบถ้วน

กิตติกรรมประกาศ

บทความวิจัยนี้ได้รับทุนอุดหนุนวิจัยจากมหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์ ผู้เขียนขอขอบคุณมหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์ คณะผู้บริหารและสถาบันวิจัยและพัฒนาที่ให้โอกาสและการสนับสนุนจัดสรรทุนเพื่อทำการวิจัยในครั้งนี้ รศ.ดร.พิพัฒน์ พรหมมี ภาควิชาวิศวกรรมโทรคมนาคม สถาบันเทคโนโลยีพระจอมเกล้าเจ้าคุณทหารลาดกระบัง ที่ให้คำปรึกษาแนะนำในการทำวิจัย ทำให้บทความวิจัยนี้สำเร็จลุล่วงลงได้เป็นอย่างดี ความเห็นในรายงานผลการวิจัยเป็นของผู้เขียน มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์ไม่จำเป็นต้องเห็นด้วยเสมอไป

เอกสารอ้างอิง

- [1] S. I. Liu, J. J. Chen, Y. S. Hwang, "New Current mode Biquad filters using current follower," *IEEE Trans. Circuits Syst.*, Vol. 42, pp.380-383, July 1995.
- [2] E. O. Gunes, A. Toker and S. Ozoguz, "Insensitive current-mode universal filter with minimum component using dual-output current conveyors," *Electron. Lett.*, Vol. 35, pp.524-525, April 1999.
- [3] C. Chang, "New multifunction OTA-C biquads," *IEEE Trans. Circuits and Syst.*, Vol. 46, pp.820-824, June 1999.
- [4] C. Chang and S. Pai, "Universal current-mode OTA-C biquad with the minimum components," *IEEE Trans. Circuits and Syst.*, Vol. 47, pp.1235-1238, Aug. 2000.
- [5] C. Chang, B. M. Al-Hashimi and J. N. Ross, "Unified active filter biquad structure," *IEE Proc. (part G)*, Vol.151, pp.273-277, Aug. 2004.
- [6] J. Wu, "Current-mode high-order OTA-C filter," *Int. J. Electron.*, Vol. 76, pp.1115-1120, 1994.
- [7] M. T. Abuelma'atti and A. Bentrchia, "New universal current-mode multiple-input multiple-output OTA-C filter," *Proc. of APCCAS*, pp.1037-1039, Dec. 2004
- [8] E. Sanchez-sinencio, R. L. Geiger and H. Nevarez-Lozano, "Generation of Continuous-Time Two Integrator Loop OTA filter structures," *IEEE Trans. Circuits and Syst.*, Vol. 35, pp.936-946, Aug. 1988.
- [9] A. Fabre, O. Saaid, F. Wiest and C. Boucheron, "Current controlled bandpass filter based on translinear conveyors," *Electron. Lett.*, Vol. 31, pp1727-1728, 1995.
- [10] W. J. Kerwin, L. P. Huelsman, and R. W. Newcomb, "State-variable synthesis for insensitive integrated circuit transfer function," *IEEE Trans. Solid-state Circuits*, Vol. SC-2, pp.87-92, 1967.
- [11] P.E. Allen and D.R. Holberg, "CMOS Analog circuit design," Holt Rinehart and Winston, Inc., 1987.
- [12] H. P. Chen and S. S. Shen, "A versatile universal capacitor-grounded voltage-mode filter using DVCCs," *ETRJ J.*, Vol. 29, no. 4, pp. 470-476, Aug. 2007.



ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved

การจำลองวงจรองความถี่หลายหน้าที่รูปแบบกระแสที่ใช้โครงสร้างของ
วงจรอินทิเกรเตอร์สามารถปรับค่าตัวประกอบคุณภาพได้อย่างอิสระ

มนตรี สมดุลยกนก
2556

ลิขสิทธิ์มหาวิทยาลัยเทคโนโลยีราชมงคลรัตนโกสินทร์

Copyright © by Rajamangala University of Technology Rattanakosin

All rights reserved